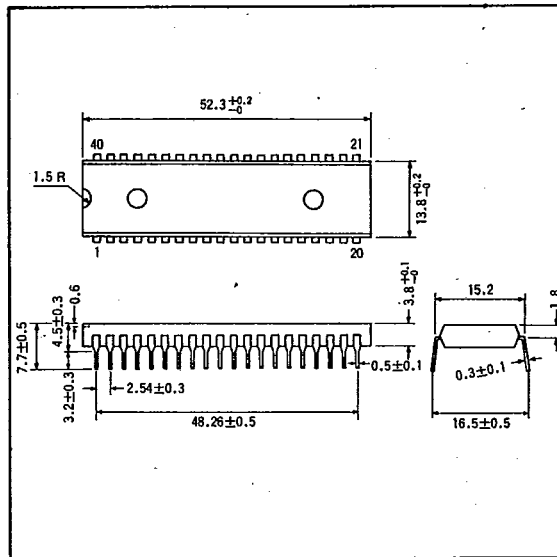


BU13870 Series**8ビット1チップマイクロコンピュータ
8-Bit 1-Chip Microcomputer**

T-49-19-05

● 外形寸法図/Dimensions (Unit : mm)

1
チ
ッ
プ
マ
イ
ク
ロ
コ
ン
ピ
ュ
ー
タB
U
1
3
8
7
0
シ
リ
ー
ズ

BU13870は、NMOSプロセスによる8ビット1チップマイクロコンピュータです。

主な機能としては、

- ・ 64バイトスクラッチパッドレジスタをもっている。
- ・ プログラマブルバイナリタイマを内蔵している。
- ・ 32ビットのI/Oポートをもっている(8ビット×4)。
- ・ 5V単一電源で動作する。
- ・ 内蔵ROMを1KB~4KB*の範囲で選択することができる。

BU13870は、Nチャンネルシリコンゲートで構成されていて広範囲のコントロール回路や、ロジック回路に最適です。

The BU13870 is a 8 bit 1 chip microcomputer based on the NMOS process.

Major functions include:

- ・ 64 byte scratch pad register,
- ・ Built-in programmable binary timer,
- ・ 32 bit I/O port (8 bits×4),
- ・ Operation by single 5V power supply,
- ・ Built-in ROM selectable in a range of 1KB~4KB*.

The BU13870 consists of the N channel silicon gate and is most suitable for a wide range of control circuits and logic circuits.

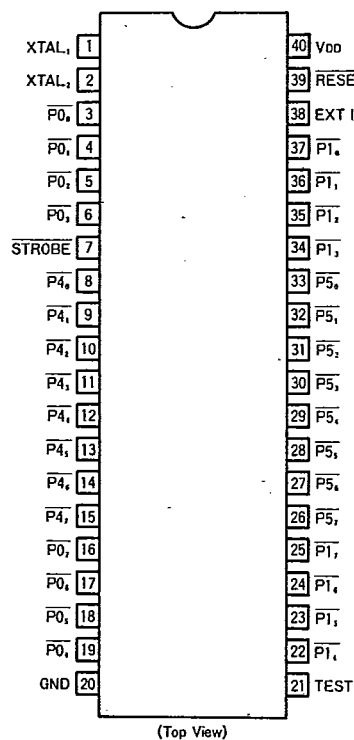
● 特長

- 1) 1チップマイクロコンピュータである。
 - 2) 最大4 K×8ビット*のマスク・プログラムROM内蔵。
 - 3) 64バイトスクラッチパッドレジスタ内蔵。
 - 4) 32ビット(8ビット×4)のTTLレベルI/Oポート。
 - 5) プログラマブルタイマ内蔵。
 - ・ インターバルタイマモード
 - ・ パルス幅測定モード
 - ・ イベントカウンタモード
 - 6) 外部割り込み機能をもっている。
 - 7) X'tal, CR発振, 外部モードがクロックとして使える。
 - 8) 低消費電力: 275mW (Typ.).
 - 9) 5V±10%の単一電源で動作する。
- * 3 KB, 4 KBについては開発中です。ただしサンプル供給は可能です。

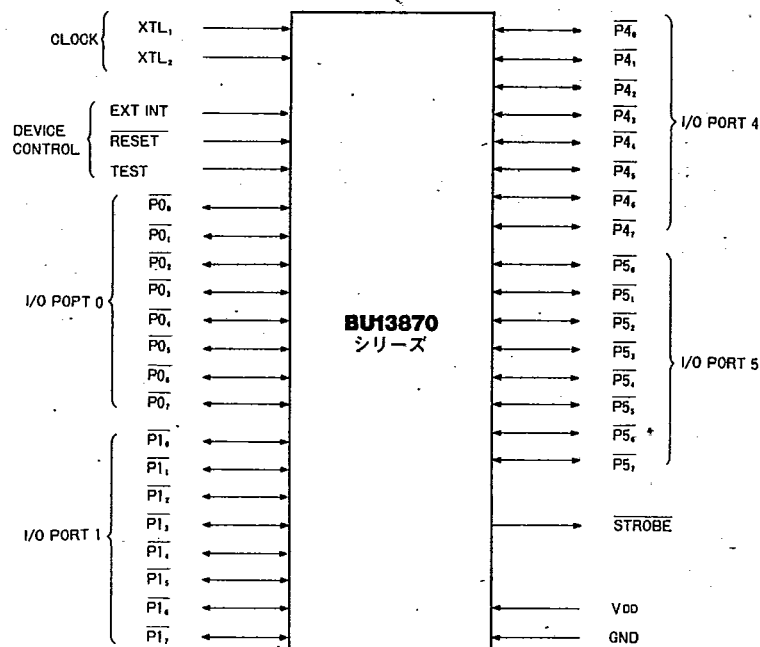
● Features

- 1) 1 chip microcomputer
 - 2) Built-in mask programmed ROM of a maximum of 4K×8 bits*
 - 3) Built-in 64 byte scratch pad register
 - 4) TTL level I/O port of 32 bits (8 bits×4).
 - 5) Built-in programmable timer
 - ・ Interval timer mode
 - ・ Pulse width measuring mode
 - ・ Event counter mode
 - 6) External interrupt function
 - 7) Crystal CR oscillation in external mode can be used as a clock.
 - 8) Low power consumption : 275mW (typ.)
 - 9) Operable by single 5V±10% power supply.
- * ROM for 3KB, 4KB are under development but available for sample supply.

● 端子配置図



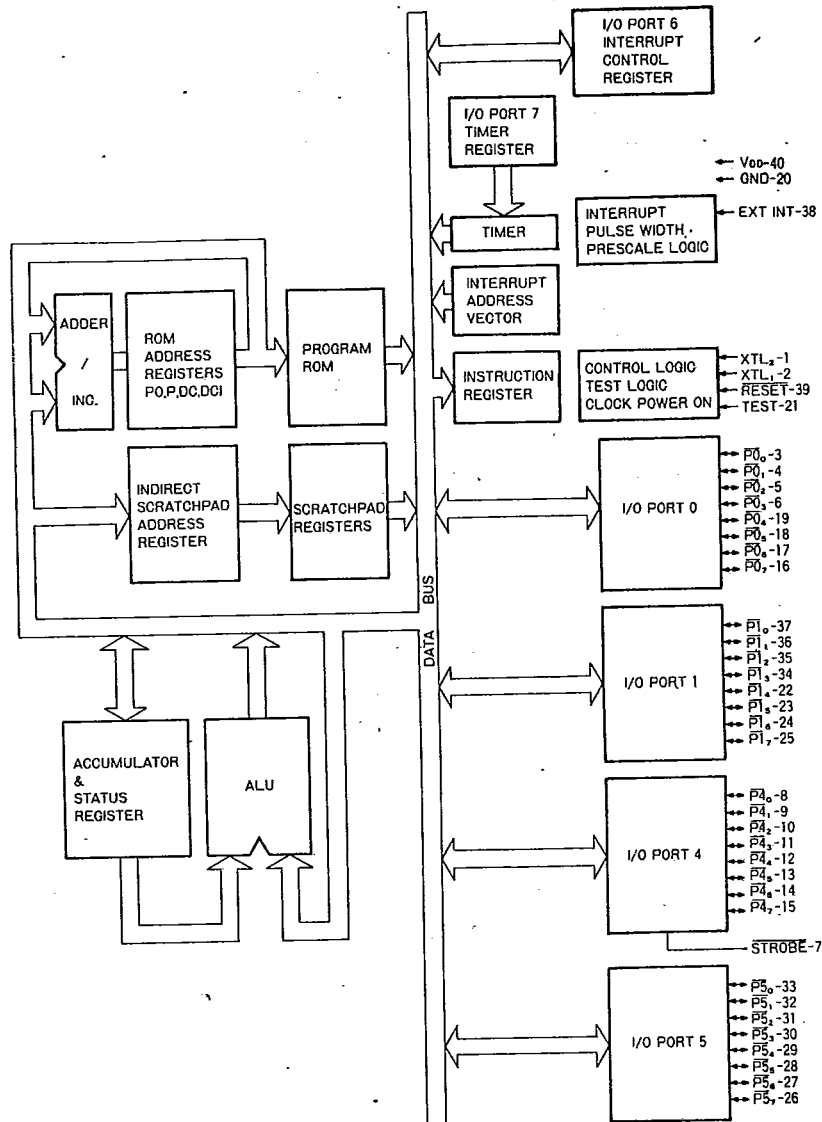
● 信号入出力図



● 基本機能

信号名	端子番号	名 称	機 能
Device Control			
EXT INT	38	External Interrupt	この端子は通常、外部割り込みのための端子で、アクティブレベルの指定はプログラムで行える。 タイマを、パルス幅測定モード又はイベントカウンタモードで使う場合は、その入力として使用される。 この端子はBU13870の外部リセット用の入力である。“L”にするとBU13870はリセットされ、“H”になったときにH“000”番地から命令を実行する。 この端子は入力端子で、BU13870をTESTするときに用いる。通常はGNDに接続して使う。
RESET	39	External Reset	
TEST	21	Test Line	
Clock			
STROBE	7	Ready Strobe	この端子は通常“H”にあり、P4 ₀ —P4 ₇ 端子に出力命令によりデータが出力され、有効になると“L”となる。 (ストローブ信号はI/Oポート4と共に動作し、レディストローブとして使うことができる。) この端子はシステムのタイムベースを決定するための入力である。X ^{tal} , RCの発振回路又は、外部の単相クロックを接続することができる。
XTL ₁ XTL ₂	1, 2	Time Base	
I/O Ports			
P0 ₀ —P0 ₇ P1 ₀ —P1 ₇ P4 ₀ —P4 ₇ P5 ₀ —P5 ₇	3—6, 8—19, 22—37	I/O Ports	これらの32ピンは、TTLコンパチブルな入力あるいはラッチ出力としてそれぞれ独立に使うことができる。
Power			
V _{DD}	40	Power Input	電源端子(5V±10%)
GND	20	Ground	信号と電源のアース

● ブロックダイアグラム/Block Diagram



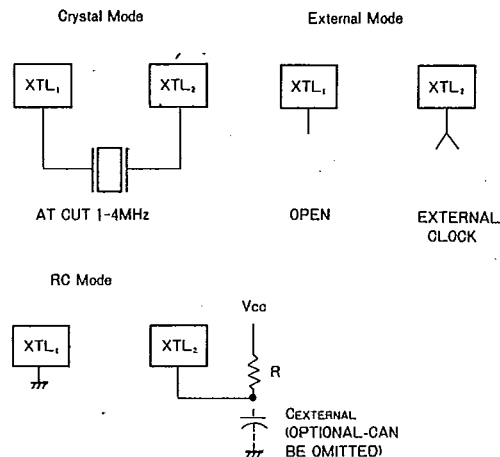
1チップマイクロコンピュータ

BU13870シリーズ

● BU13870のクロック

BU13870のタイムベースは3つの方法で与えることができます。3種類の構成をFig. 1に示します。

X'tal1とGNDの間に31.3pFの内部容量があり、X'tal2とGNDとの間にも同等の内部容量があります。したがって外付けの容量は不要です。すべての外部クロックモードではタイムベースの周波数を2分周して内部クロックφを作ります。



Minimum $R=4k\Omega$

$C=31.3pF \pm 4.0 pF + C_{EXTERNAL}$

$$f_{MIN} \approx \frac{1}{1.5RC + 65ns}$$

$$f_{MAX} \approx \frac{1}{1.2RC + 15ns}$$

Example with $C_{EXTERNAL}=0$

$R=15k\Omega \pm 5\%$

$f \approx 1.5MHz \pm 30\%$

Fig. 1 BU13870クロックの構成

● マスクオプション

BU13870は、ROM内容(コード)が指定できるのはもちろんですが、それ以外に次の項目についても指定できます。

1. I/Oポート(4, 5)の出力回路構成が各ビットごとに指定できる。

a) 標準出力

b) オープンドレイン出力

c) 直接ドライブ出力

* I/Oポート(0, 1)は標準出力のみ。

2. 外部リセットによってI/Oポート0とI/Oポート1の内容がクリアされるのか、不変なのかを指定できる。

3. 外部割り込み、外部リセット端子についてプルアップ抵抗を内蔵するかしないかを指定できる。

周辺回路とのインターフェースを考慮して、これらの指定を行うことにより、最適の回路構成が可能です。

● 電気的特性/Electrical Characteristics

(1) タイミング特性

項 目	記号	特 性	Min.	Max.	単位	条 件
XTL ₁ XTL ₂	t ₀ (EX)	タイムベース周期 (全ての外部モード)	250	1000	ns	1MHz-4MHz
	t _{EX(H)}	外部クロックパルス幅 (High)	90	700	ns	
	t _{EX(L)}	外部クロックパルス幅 (Low)	100	700	ns	
φ	t _φ	内部φクロック周期	2t ₀ (EX)		—	—
WRITE	t _w	内部書込みクロック周期	4t _φ 6t _φ		—	ショートサイクル ロングサイクル
I/O	t _{dt/o}	内部書込みクロックからの出力遅延時間	0	1000	ns	1個のTTLと50pFの負荷 注1)
	t _{st/o}	書込みクロックに対する入力セットアップ 時間	1000	—	ns	—
STROBE	t _{t/os}	ストロブ信号遅延時間	3t _φ -1000	3t _φ +250	ns	—
	t _{SL}	ストロブ信号Low時間	8t _φ -250	12t _φ +250	ns	—
RESET	t _{RN}	リセット信号ホールド時間 (Low)	6t _φ +750	—	ns	—
EXT INT	t _{EN}	外部割り込み信号ホールド時間 (アクティブ状態)	6t _φ +750	—	ns	タイマ割り込み時 注2)
		外部割り込み信号ホールド時間 (インアクティブ状態)	2t _φ	—	ns	タイマ割り込み時
	C _{IN}	入力容量 (I/Oポート, リセット端子, 外部割り込み 端子)	—	7	pF	未測定端子は GNDに接続する 注4)
	C _{XTL}	入力容量(XTL ₁ XTL ₂)	27.3	35.3	pF	未測定端子は GNDに接続する 注4)

注1) I/Oは1個の標準TTLと50pFの容量が負荷です。

ストロブ端子は3個の標準TTLと50pFの容量が負荷です。

2) タイマがインターバルタイマモードのとき, この規定が適用できます。

3) 特に指定のない限り Ta=0~70°C, V_{DD}=5V±10% I/Oの消費電力は100mW以下。

4) Ta=25°C f=2MHz

(2) 電気的特性 (特に指定のない限り Ta=0~70°C, V_{DD}=5V±10%, I/Oの消費電力は100mW以下とする。)

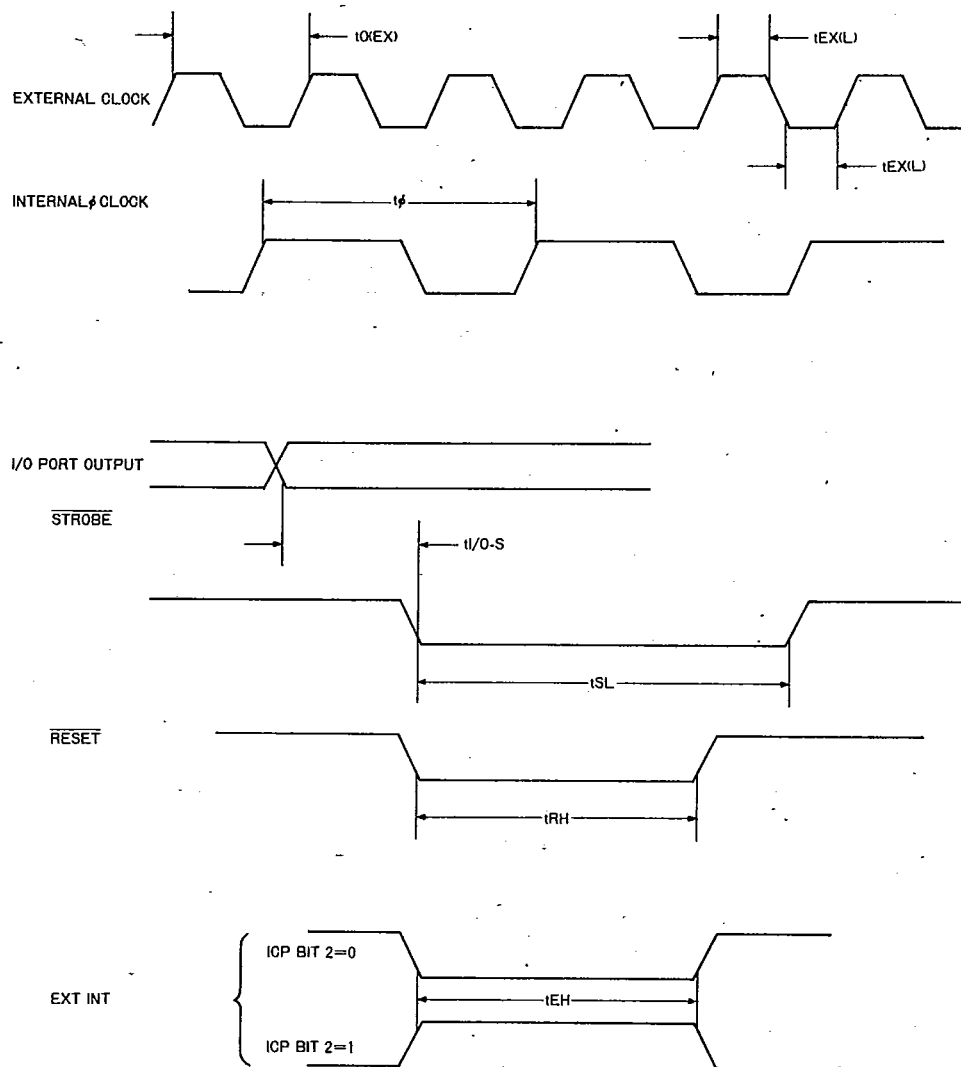
記 号	特 性	Min.	Max.	単位	条 件
I _{DD}	消費電流	—	100	mA	Outputs Open
V _{IHEX}	外部クロック"H"入力電圧	2.4	5.8	V	—
V _{ILEX}	外部クロック"L"入力電圧	-0.3	0.6	V	—
I _{HEX}	外部クロック"H"入力電流	—	100	μA	V _{IHEX} =2.4V
I _{LEX}	外部クロック"L"入力電流	—	-100	μA	V _{ILEX} =0.6V
V _{IH}	"H"入力電圧	2.0	5.8	V	—
V _{IL}	"L"入力電圧	-0.3	0.8	V	—
I _{IH}	"H"入力電流 (オープンドレイン, 直接駆動の I/Oポートは除く)	—	100	μA	V _{IH} =2.4V Internal Pull-Up
I _{IL}	"L"入力電流 (オープンドレイン, 直接駆動の I/Oポートは除く)	—	-1.6	mA	V _{IL} =0.4V
I _{LOD}	リーク電流 (オープンドレインのI/Oポート)	—	±10	μA	Pull-Down Device Off V _{OH} =13.2V
I _{OH}	"H"出力電圧 (オープンドレイン, 直接駆動の I/Oポートは除く)	-100	—	μA	V _{OH} =2.4V

1チップマイクロコンピュータ

BU13870シリーズ

記号	特性	Min.	Max.	単位	条件
I_{OHDD}	出力駆動電流 (直接駆動のI/Oポート)	-1.5	-8.0	mA	$V_{OH}=0.7V\sim 1.5V$
I_{OL}	"L"出力電流	1.8	—	mA	$V_{OL}=0.4V$
I_{OHS}	"H"出力電流 (ストローブ出力)	-300	—	μA	$V_{OH}=2.4V$
I_{OLS}	"L"出力電流 (ストローブ出力)	5.0	—	mA	$V_{OL}=0.4V$

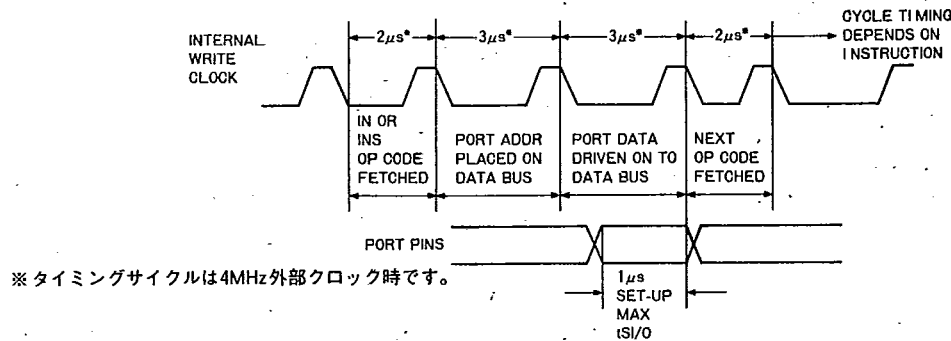
● タイミングチャート/Timing Charts



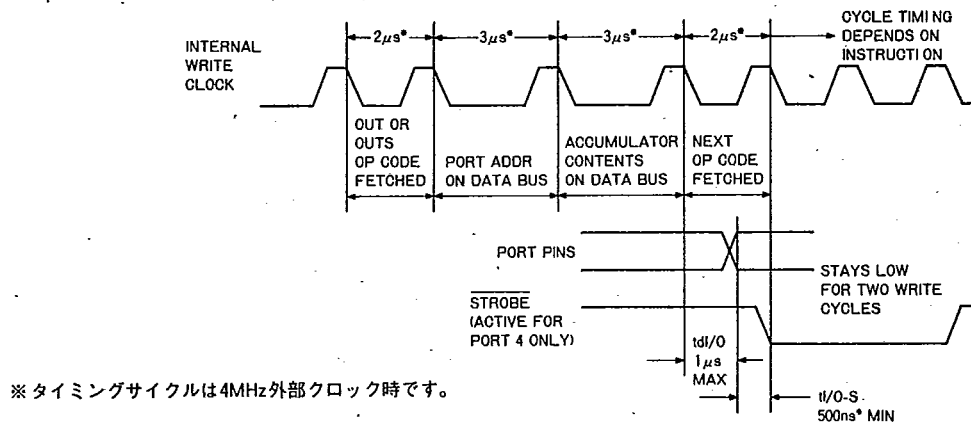
注：測定はすべて $V_{IL(max)}$, $V_{IH(min)}$, $V_{OL(max)}$, $V_{OH(min)}$ とする。

Fig.2 タイミングダイアグラム

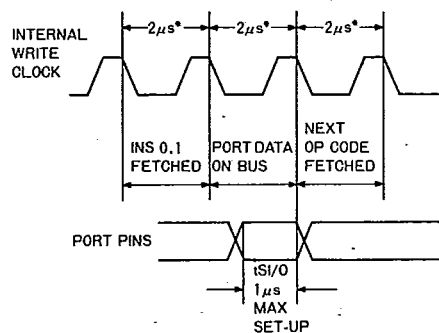
A. Input on Port 4 or 5



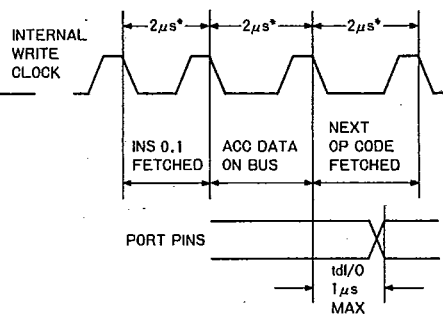
B. Output on Port 4 or 5



C. Input on Port 0 or 1



D. Output on Port 0 or 1



※ タイミングサイクルは4MHz外部クロック時です。

※ タイミングサイクルは4MHz外部クロック時です。

Fig.3 I/Oポート タイミングダイアグラム

