

デジタル NTSC / PAL エンコーダ

BU1427K / BU1427KV

BU1427K, BU1427KV は、デジタル YUV の信号をビデオ (NTSC / PAL / PAL60)、輝度 (Y)、色 (C) 信号に変換し出力する IC です。

●用途

Video-CD、デジタルカメラ、CD-G

●特長

- 1) 13.5MHz (NTSC / PAL)、14.318MHz (NTSC)、14.1875MHz (PAL) デジタルデータ入力レートに対応。
- 2) NTSC モード、PAL モード、PAL60 モードの入力に対応。
- 3) インターレース、ノンインターレース入力に対応。
- 4) ノンインターレース設定時にHラインを選択可能。NTSC / PAL60 モード選択時は、262 ライン / 263 ライン。
PAL 選択時は、312 ライン / 313 ライン。
- 5) 同期信号 (HSYNC、VSYNC) を発生するエンコーダマスターのモードと、同期信号 (HSYNC、VSYNC) を入力するエンコーダスレーブのモードのどちらかを選択可能。
- 6) サブキャリア周波数発生回路を内蔵。(NTSC : 3.579545MHz、PAL : 4.43361875MHz)
- 7) 入力フォーマットは、CCIR-601 / 656 に準拠。
- 8) コンポジット VIDEO、Y、C の DAC 出力は 9bit の高速 DAC を使用。
- 9) DAC 出力は 75Ω 負荷時、2V_{P-P} 出力。
- 10) RGB のデジタル入力を直接アナログ出力として取り出すことも可能。
- 11) デジタル OSD スイッチを内蔵しており、7 色の OSD カラー出力が可能。
- 12) Y 経路には、LPF を ON / OFF 可能。
- 13) C 経路には、U、VLPF に加えてクロマの BPF を内蔵。
- 14) 倍クロック入力時に INTERPOLATOR-FILTER を使用できるため外付けフィルタを削除できます。
- 15) 5.0V 単一電源、低消費電力。(Typ.0.4W)
- 16) Y、C 出力を OFF することが可能。(この時消費電力は、Typ.0.25W)
- 17) MASTER Mode 時 I/O V_{DD} に 3.3V、他の V_{DD} に 5.0V 印加することにより HSY、VSY 出力は 3.3V 振幅になる。これにより電源電圧 3.3V 用 LSI と Direct に接続可能。(OSD 用 Clock 出力は 5.0V 振幅に固定)
- 18) SLAVE Mode 時 I/O V_{DD} のみに電圧を印加し、他の V_{DD} を 0V にすることにより RGB Data、HSY、VSY、OSD Data が Active 状態であっても消費電流を 0 にできる。(I_{ddpd}=1.0μA 以下)
- 19) 内部 BASE CLK を BCLK として出力。
- 20) QFP-A64pin パッケージ。(BU1427K)
VQFP64pin パッケージ。(BU1427KV)

マルチメディア IC

●絶対最大定格 (Ta = 25°C)

Parameter	Symbol	Limits	Unit
印加電圧	V _{DD} , AV _{DD}	-0.5 ~ +7.0	V
入力電圧	V _{IN}	-0.3 ~ IoV _{DD} +0.3	V
保存温度範囲	T _{stg}	-55 ~ +150	°C
許容損失	P _d	1350*	mW

* Ta=25°C以上で使用する場合は、1°Cにつき11mWを減じる。
120×140×1.0 (mm) ガラスエポキシ基板実装時。

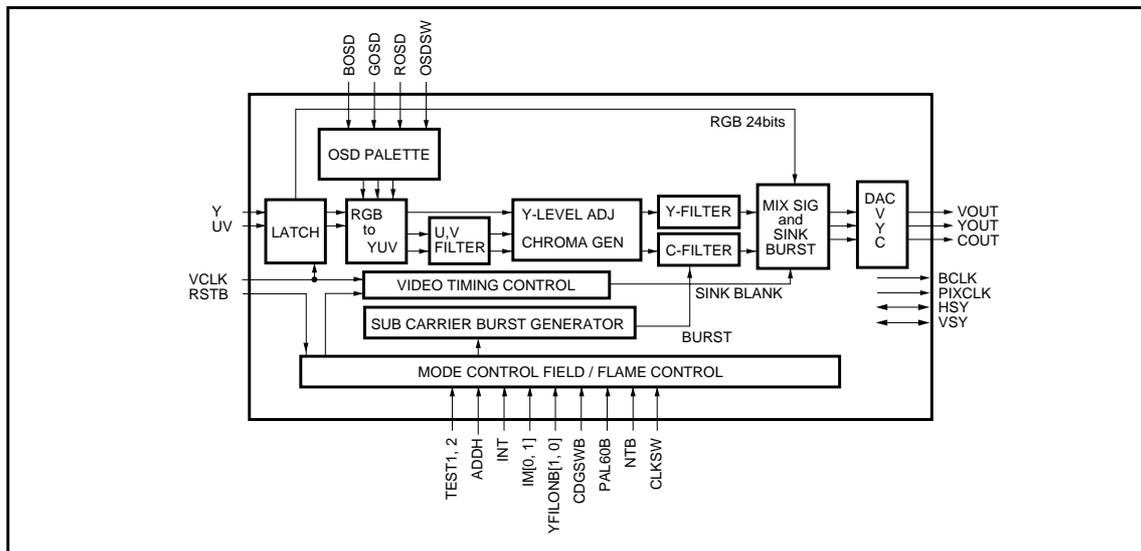
*動作を保证するものではありません。

●推奨動作条件 (Ta = 25°C)

Parameter	Symbol	Limits	Unit
電源電圧	V _{DD} =AV _{DD} *	4.5 ~ 5.5	V
電源電圧	IoV _{DD}	3.3 ~ 5.5	V
入力“H”電圧範囲	V _{IH}	2.1 ~ V _{DD}	V
入力“L”電圧範囲	V _{IL}	0 ~ 0.8	V
アナログ入力電圧範囲	V _{AIN}	0 ~ AV _{DD}	V
動作温度	T _{opr}	-25 ~ +60	°C

* V_{DD}=AV_{DD}でお使いください。

●ブロックダイアグラム



マルチメディア IC

●各端子説明

Pin No.	端子名	機能
1	BOSD	OSD BLUE DATA INPUT
2	Y0 / YUV0	YUV DATA bit0(LSB)
3	Y1 / YUV1	YUV DATA bit1
4	Y2 / YUV2	YUV DATA bit2
5	Y3 / YUV3	YUV DATA bit3
6	Y4 / YUV4	YUV DATA bit4
7	Y5 / YUV5	YUV DATA bit5
8	Y6 / YUV6	YUV DATA bit6
9	GND	DIGITAL GROUND
10	Y7 / YUV7	YUV DATA bit7(MSB)
11	UV0	UV DATA bit0(LSB)
12	UV1	UV DATA bit1
13	UV2	UV DATA bit2
14	UV3	UV DATA bit3
15	OSDSW	OSD ENABLE / DISABLE
16	CDGSWB	SELECT Video-CD / CD-G
17	UV4	UV DATA bit4
18	UV5	UV DATA bit5
19	UV6	UV DATA bit6
20	UV7	UV DATA bit7(MSB)
21	GND	DIGITAL GROUND
22	NTB	SELECT NTSC / PAL MODE
23	IM0	SELECT YUV 16bit / YUV 8bit
24	IM1	SELECT DAC / NORMAL
25	TEST1	Normally pull down to GND
26	TEST2	SELECT U / V TIMING
27	VSY	V-SYNC INPUT or OUTPUT
28	HSY	H-SYNC INPUT or OUTPUT
29	PIXCLK	1 / 2 freq. of BCLK
30	V _{DD}	DIGITAL V _{DD} *
31	Io V _{DD}	V _{DD} for I / O
32	INT	Interlace / Non-Interlace

Pin No.	端子名	機能
33	SLABEB	SELECT MASTER / SLAVE
34	ADDH	+0.5 / -0.5 LINE at NON-INTER
35	Vref-C	DAC BIAS
36	CGND	CHROMA OUTPUT GROUND
37	COUT	CHROMA OUTPUT
38	VGND	Composite Output Ground
39	VOUT	COMPOSITE OUTPUT
40	AV _{SS}	Analog Ground (DAC , VREF)
41	P-V _{DD}	POWER(DAC)V _{DD}
42	IR	REFERENCE REGISTER
43	AV _{DD}	ANALOG(VREF)V _{DD}
44	YGND	Luminance Output Ground
45	YOUT	Luminance Output
46	V _{DD}	DIGITAL V _{DD}
47	YFILON2 B	Y-FIL SEL THROU / FILON2
48	YCOFF	DAC(YOUT , COUT)OFF
49	YFILON1B	Y-FIL SEL THROU / FILON1
50	PAL60B	NORMAL / PAL60 at PAL MODE
51	VCLK	Video Clock Input
52	RSTB	NORMAL / RESET
53	CLKSW	SEL *1CLK / *2CLK
54	RD0	Pull Down to GND
55	RD1	Pull Down to GND
56	RD2	Pull Down to GND
57	ROSD	OSD RED DATA INPUT
58	RD3	Pull Down to GND
59	BCLK / RD4	BASE CLOCK OUT
60	RD5	Pull Down to GND
61	Io V _{DD}	V _{DD} for I / O
62	RD6	Pull Down to GND
63	RD7	Pull Down to GND
64	GOSD	OSD GREEN DATA INPUT

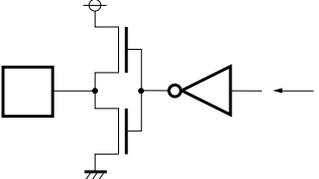
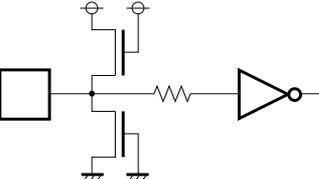
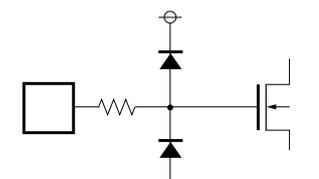
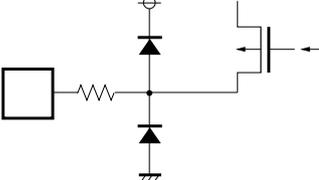
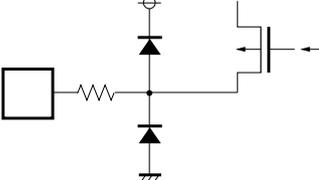
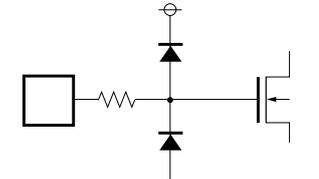
* プルダウン抵抗付き (約30kΩ)

マルチメディア IC

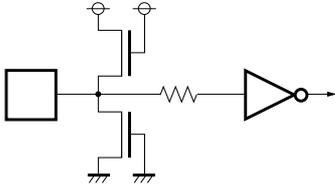
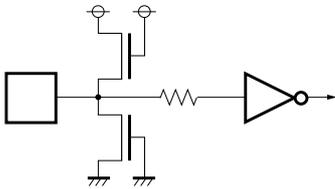
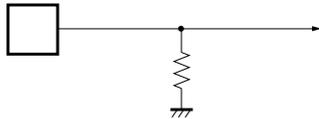
●入出力回路図

Pin. No	端子名	I/O	内部等価回路図	端子説明
2 ~ 8 10	Y / YUV [7 : 0]	I		YUV8bit入力時のYUVデータ入力端子。 YUV16bit入力時のYデータ入力端子。
11 ~ 14 17 ~ 20	UV [0 : 7]	I		YUV, 16bit入力時のU, Vデータ入力端子。
59	BCLK / RD4	I/O		内部BASE CLOCK OUT DACスルーMODE時はRD4入力
54~56 58, 60 62, 63	RD [0 : 7]	I		CONNECT TO GND
1 57 64 15	ROSD GOSD BOSD OSDSW	I		OSD機能使用時のOSDデータ入力端子。 OSDSW端子が“H”の時、ROSD、GOSD、 BOSD端子入力がRGBに優先してデータ 変換される。
23 24	IM0 IM1	I		入力モードをYUV (8bit) / YUV (16bit) / DACスルーを選ぶコントロール端子。
16	CDGSWB	I		VIDEO-CD (H)、CD-G (L) モードの 切り換え。
22	NTB	I		NTSC (LOW)、PAL (HIGH) モードの 切り換え。
28	HSY	I/O		水平同期信号端子で、負極性のHsync信号 を入力 (SLABEB = LOW時)、または出 力する (SLABEB = HIGH時)。 PIXCLK出力の位相固定用同期信号として も使われる。
27	VSY	I/O		垂直同期信号 (Vsync) を入力 (SLABEB = LOW時)、または出力する (SLABEB = HIGH時)

マルチメディア IC

Pin. No	端子名	I/O	内部等価回路図	端子説明
29	PIXCLK	O		内部処理クロックが1/2分周されて出力される。 このクロックのエッジ変化点でデータは取り込まれている。 OSDのIC用のクロックとして使用できます。
32	INT	I		インターレース (HIGH時)、ノンインターレース (LOW時) の切り換えを行う端子。 VIDEO-CD、CD-Gのどちらのモードでもこの端子は有効。
33 34	SLABEB ADDH	I I		マスターモード (HIGH時)、スレープモード (LOW時) の切り換えを行う端子。 ノンインターレースモード時に有効、インターレースのフィードル内のライン数に対して、-0.5ライン (LOW時)、+0.5ライン (HIGH時) を切り換える。
35	VREF-C	I		DACの出力振幅 (1LSBの出力電流) を決める基準電圧発生回路MONITOR端子。 0.01 μ FのCAPを43pin (AVDD) 間に付けてください。
37	COUT	O		S端子用のクロマ出力端子。
39	VOUT	O		コンボジット出力端子。
45	YOUT	O		S端子用のルミナンス出力端子。
42	IR	I		DACの出力振幅 (1LSBの出力電流) を外付け抵抗で設定、この端子を流れる電流で1bitあたりの電流値を制御する。

マルチメディア IC

Pin. No	端子名	I/O	内部等価回路図	端子説明
48	YCOFF	I		低消費電力モードの切り換え信号入力端子、 “H” 入力でYOUT、COUT端子の出力が オフされる。
51	VCLK	I		VIDEO-CDモード時の基準クロックの入力端 子。
52	RSTB	I		システムの初期化を行うリセット入力端子。 “L” でRESET
49	YFILON1B YFILON2B	I		Y-FILTERのF特を選択する。
50	PAL60B	I		PAL / PAL60モードの切り換えを行う。 NTB端子が“H” の時に有効。 (PAL MODE ONLY)
53	CLKSW	I		VCLK入力のクロックを1 / 2分周して内部 クロックとするか (LOW時)、分周しな いで内部クロックとするか (HIGH時) を 切り換える。
25 26	TEST1 TEST2	I		通常GND端子に接続。 ただし、TEST2端子はYUV16bit入力時にU, Vタイミングコントロール端子とすること ができる。
31 46 61 41 43	AV _{DD} Io V _{DD}	-	-	デジタル部、アナログ部、I/Oについての 電源端子。
9 21 36 38 40 44	GND CGND VGND AV _{SS} YGND	-	-	デジタル部、アナログ部の接地端子。
30	V _{DD}	-		デジタルV _{DD} 。 プルダウン抵抗付き。

マルチメディア IC

●電気的特性 (特に指定のない限り Ta = 25°C, V_{DD} = AV_{DD} = 5.0V, GND = AV_{SS} = VGND = CGND = YGND)

デジタル部

Parameter	Symbol	Min.	Typ.	Max.	Unit	Conditions
バースト周波数1	fBST1	–	3.57954	–	MHz	
バースト周波数2	fBST2	–	4.43361	–	MHz	
バーストサイクル	CBST	–	9	–	CYC	
動作回路電流1	I _{dd1}	–	80	–	mA	27MHz color bar
動作回路電流2	I _{dd2}	–	40	–	mA	27MHz color bar PD mode
出力“H”電圧	V _{OH}	4.0	4.5	–	V	I _{OH} =–2.0mA
出力“L”電圧	V _{OL}	–	0.5	1.0	V	I _{OH} =2.0mA
入力“H”電圧	V _{IH}	2.1	–	–	V	
入力“L”電圧	V _{IL}	–	–	0.8	V	
入力“H”電流	I _{IH}	–10	0	10	μA	
入力“L”電流	I _{IL}	–10	0	10	μA	

DAC部

Parameter	Symbol	Min.	Typ.	Max.	Unit	Conditions
DAC分解能	RES	–	9	–	bits	
リニアリティエラー	EL	–	±0.5	±3.0	LSB	I _R =1.2kΩ
Yホワイトレベル電流	I _{YW}	–	25.14	–	mA	
Yブラックレベル電流	I _{YB}	–	7.24	–	mA	
Yゼロレベル電流	I _{YZ}	–10	0	10	μA	
Vホワイトレベル電流	I _{YW}	–	25.14	–	mA	
Vブラックレベル電流	I _{YB}	–	7.24	–	mA	
Vゼロレベル電流	I _{YZ}	–10	0	10	μA	
Sleep Mode 電流	I _{ddpd}	–	–	1.0	μA	V _{IN} Max.=I _O V _{DD} +0.3V, V _{IN} Min.=–0.3V

●動作説明

(1) 概要

BU1427K, BU1427KV は、8bit 構成のデジタル画像、映像データを、NTSC または PAL、PAL60 フォーマットの 9bit のコンポジット信号 (VOUT)、輝度信号 (YOUT)、色信号 (COUT) に変換しアナログのTV信号として出力します。

VOUT は、クロマバンドパスを通過した色信号とミキシングする輝度信号を、クロマトラップを通過した輝度信号と通過しない輝度信号とを選択可能です。このクロマトラップのF特は3種類から選択が可能です。YOUT は常にトラップを通過しませんので、S端子に最適です。COUT は常にクロマのバンドパスを通過していますので、ドット妨害に強くなっております。さらに倍クロックモードでお使いのときは、インターポレータフィルタを通過しますので、さらに美しい画質を再現できます

入力デジタル画像データは、Video-CD、CD-G のデコード出力に対応することができます。出力TV信号はNTSC、PAL、PAL60の切り換えの他、インターレース、ノンインターレースの切り換えが可能です。

VCLK 端子に入力するデータクロックは、データレートの倍クロックでも入力することが可能です。(倍クロックモード) 倍クロックモードでは、1/2分周した内部クロックの立上がりでデータを取り込み、処理を行います。通常クロックモードでは、入力されたクロックの立上がりでデータを取り込み処理します。

入力データフォーマットは、YUV 8bit、YUV 16bit、に対応しております。それぞれ、YUV0~7、UV0~7 端子に入力します。入力フォーマットの選択は、IM0、IM1 端子入力で切り換えます。

OSDSW 端子をイネーブル (H) にすると、ROSD, GOSD, BOSD 端子の入力データが有効になり、7色 (黒を

マルチメディア IC

いれると8色)の色データを入力することができます。同時にPIXCLK端子から内部クロックの1/2の周波数のクロックが出力されます。したがって、OSD ICのクロック入力端子にPIXCLK端子を、BLK出力端子にOSDSW端子を直接つなぐことで簡単に、BU1427K, BU1427KVとOSD ICの同期をとって縁取りつきOSD文字を使用できます。

入力されたデータは、YUV (CCIR-601) フォーマットから、レベルシフトしたYUVに変換されます。それらのYUVデータをNTSC、PAL、PAL60での100IREレベルにアジャストされ、さらにU、Vデータは内部で発生されたサブキャリアで位相変調され、色信号にモジュレートされます。

最終的に、必要な同期レベル、色のブランクレベル、バースト信号などが、ミキシングされ、NTSC、PALのコンポジット信号、輝度信号、色信号として9bitのDACを通して出力されます。(RS-170Aに準拠)この時、倍クロックモードをお使いのときは、DACは内部クロックの2倍で動作しますので外付け部品の削減が可能です。

また、輝度信号出力と色信号出力は出力をOFFすることが可能です。この時、消費電力を削減することができます。

DAC出力は電流出力になっております。IR端子に指定値の抵抗をつなげた場合、VOUT端子に外付け抵抗として75Ωをつけると2.0V_{PP}出力ができるようになっております。したがって通常、ビデオ入力端子(75Ω終端)を接続した場合にホワイト100%レベルで約1.0V_{PP}の電圧出力となります。

(2) YUV16 入力モードについて

BU1427K, BU1427KVでは、IM0端子(23pin)を“H”に設定することにより、YUV16bit入力フォーマットに対応できます。

その時、Test2端子(26pin)のH/Lにより、U、Vの入力TIMINGをずらすことができます。

以下にその入力条件を示します。

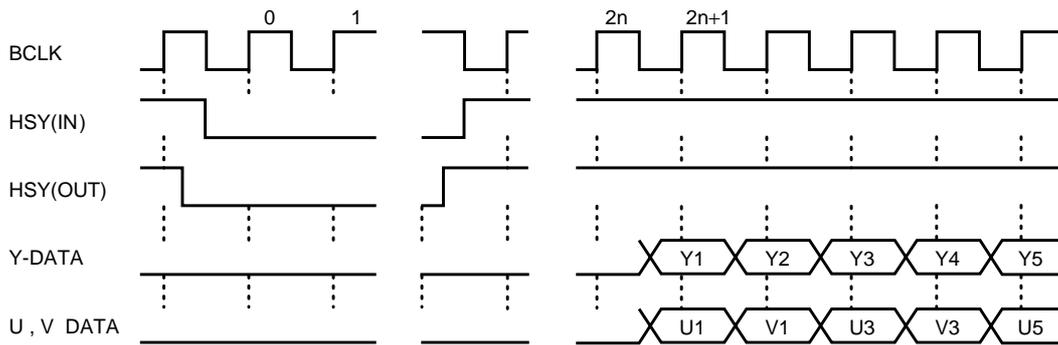


Fig.1 TEST[2]=“L”時 YUV入力タイミング

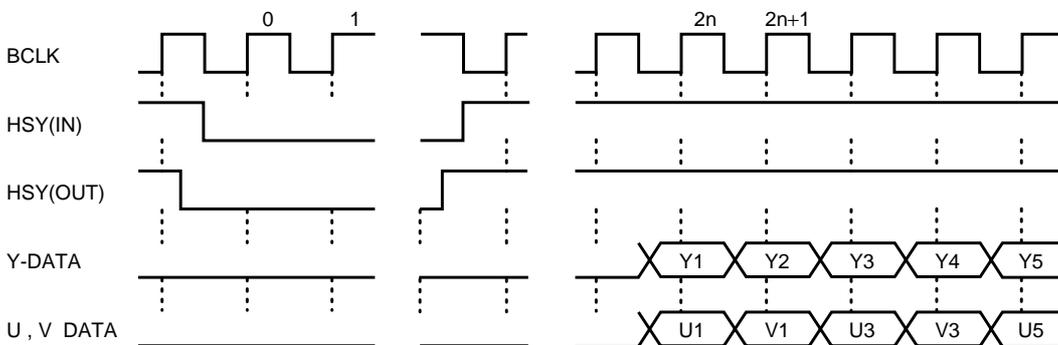


Fig.2 TEST[2]=“H”時 YUV入力タイミング

マルチメディア IC

(3) YUV8 (CCIR656) 入力モードについて

BU1427K, BU1427KV では、IM0 端子 (23pin) を “L” に設定することにより、YUV8bit 入力フォーマットに対応できます。

その時、Test2 端子 (26pin) の H/L により、Y、U、V の入力 TIMING をずらすことができます。

以下にその入力条件を示します。

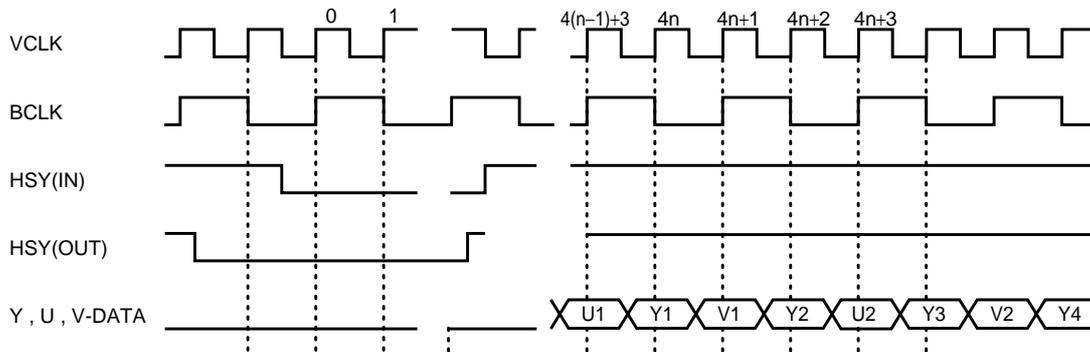


Fig.3 TEST[2]= “ L ” 時 YUV入力タイミング

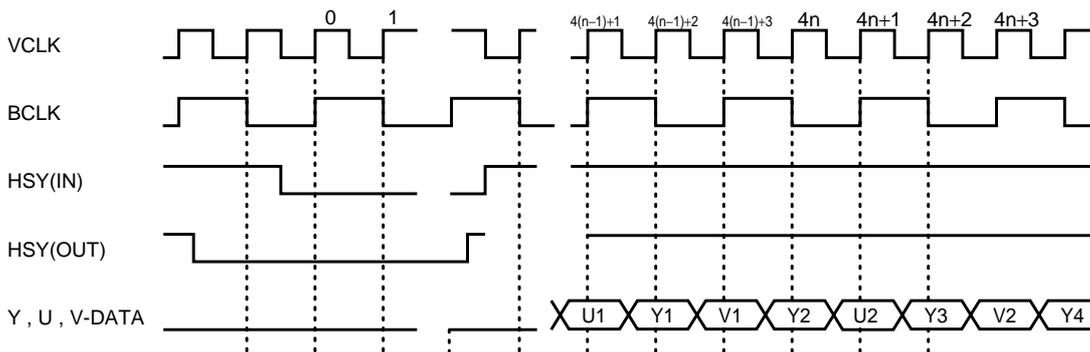


Fig.4 TEST[2]= “ H ” 時 YUV入力タイミング

マルチメディア IC

● 応用例

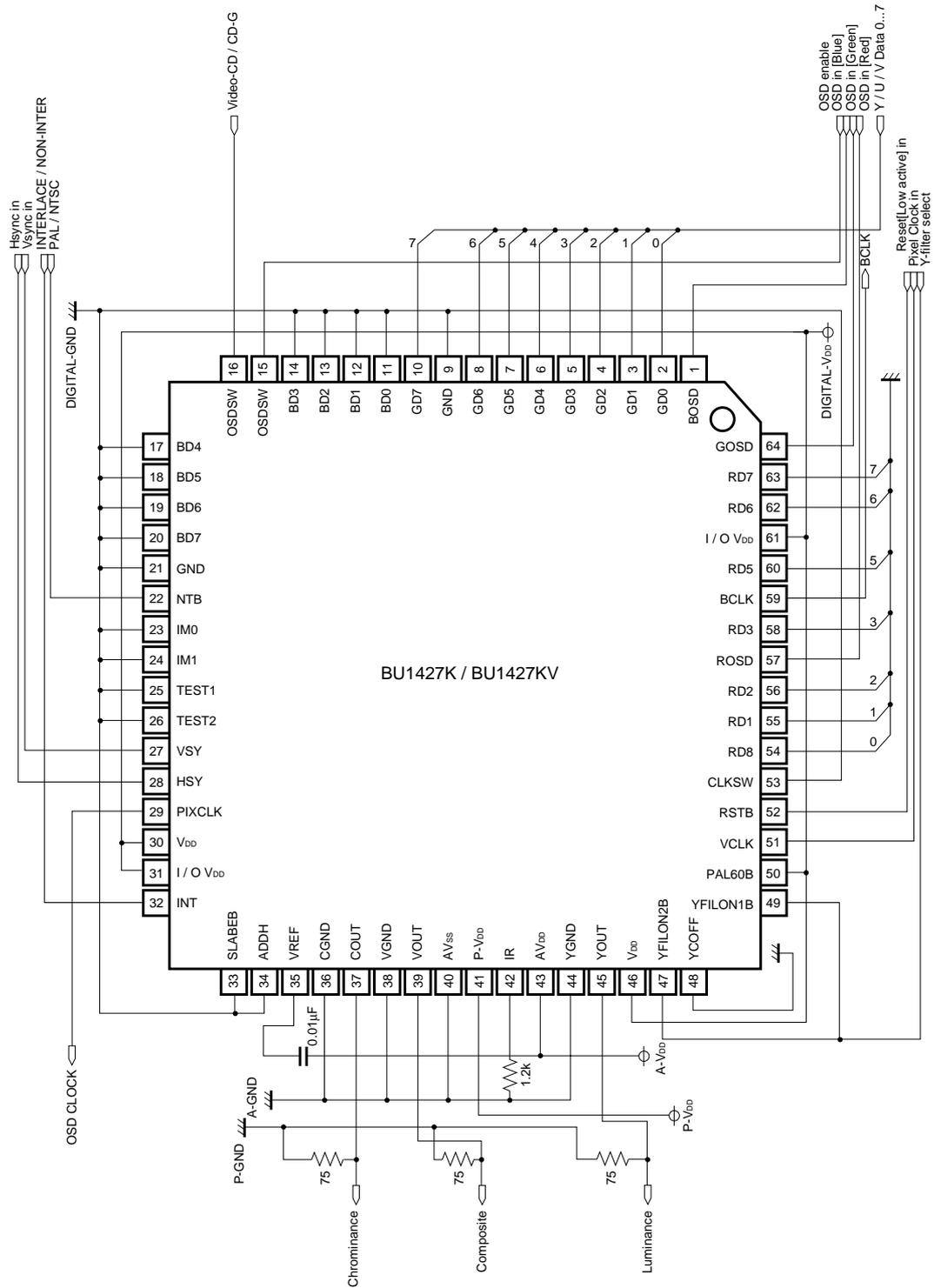


Fig.5

マルチメディア IC

●外形寸法図 (Units : mm)

