

BU2120CH-3W**64 ビットサーマルヘッドドライバ**
64 Bits Thermal Driver T-52-33-15

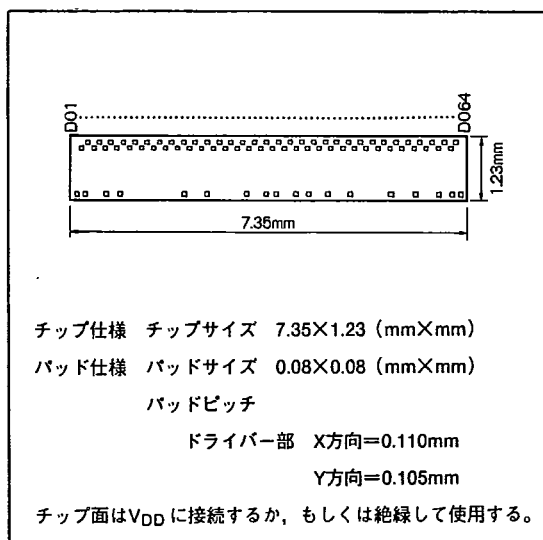
サーマルプリントヘッド駆動用 IC です。1チップで64ビット駆動できます。

ドライバ出力がチップの一方から出ているので、パターン設計が簡単にできます。

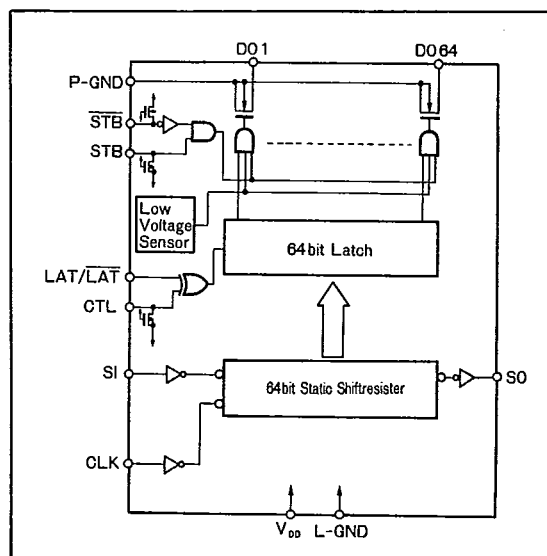
● 特長

- 1) 64ビットスタティックシフトレジスタ内蔵
- 2) 64ビットラッチ機能
- 3) 出力コントロール機能及び 64ビットドライバ
- 4) 出力耐圧 28V (Max.)
- 5) 出力電流 30mA (Max.)
- 6) 低消費電流 0.6mA/2MHz (Typ.)
- 7) 高速動作 7MHz (Max.)
- 8) 電源電圧低下時, 出力 OFF機能

● 外形寸法図/Dimensions (Unit : mm)



● ブロックダイアグラム/Block Diagram



● 端子機能説明

PAD 名	I/O	機 能 説 明
CLK	I	スタティックシフトレジスタ (64bits) クロック入力
SI	I	スタティックシフトレジスタ直列データ入力
SO	O	スタティックシフトレジスタ直列データ出力
LAT/LAT	I	並列出力 DO 用ラッチ信号入力。 CTL 端子 "L" 又は OPEN のとき, "L" で直列データは並列データになる。"H" の立ち上りで直前のデータをラッチする。 CTL 端子 "H" のとき, "H" で直列データは並列になる。"L" の立ち下りで直前のデータをラッチする。
CTL	I	LAT/LAT 信号の極性を変える。
STB	I	"H" で並列データは出力可能となる。"L" で DO 端子は High Impedance となる。
STB	I	"L" で並列データは出力可能となる。"H" で DO 端子は High Impedance となる。
DO _n	O	並列データ出力端子 (オープンドレイン N-MOS トランジスタ) データ "H", STB "L", STB "H" のとき P-GND レベルになり, データ "L" のとき High Impedance となる。
VDD	—	+5V 電源
L-GND	—	入力ロジック系 GND, 0V
P-GND	—	ドライバ出力 DO 用 GND, 0V

産業機器用

ドライバ

● 絶対最大定格/Absolute Maximum Ratings (Ta=25°C)

Parameter	Symbol	Min.	Typ.	Max.	Unit
電源電圧	V _{DD}	-0.5	—	7.0	V
ドライバ端子印加電圧	V _{DO}	—	—	28	V
ドライバ出力電流	I _{OLDO}	—	—	30	mA
入力電流	I _{IN}	-20	—	20	mA
入力電圧	V _{IN}	-0.5	—	V _{DD} +0.5	V
出力端子印加電圧	V _{OUT}	-0.5	—	V _{DD} +0.5	V
動作温度範囲	T _{opr}	-10	—	80	°C
保存温度範囲	T _{stg}	-65	—	150	°C
ジャンクション温度	T _J	-10	—	125	°C

● 推奨動作条件/Recommended Operating Conditions (Ta=25°C)

Parameter	Symbol	Min.	Typ.	Max.	Unit
電源電圧	V _{DD}	4.5	5.0	5.5	V
入力電圧	V _{IN}	0	—	V _{DD}	V
ハイレベル出力電圧 DO _n	V _{OHDO}	0	24	26	V
ローレベル出力電流 DO _n	I _{OLDO}	—	—	30	mA
クロック周波数	f _{CLK}	—	2	7	MHz
クロックパルス幅	t _{WCLK}	70	—	—	ns
セットアップ	SI-CLK	t _{setup}	50	—	ns
タイム	CLK-LATCH	t _{CLs}	100	—	ns
ホールド	CLK-SI	t _{hold}	10	—	ns
タイム					
ラッチパルス幅	t _{WLATCH}	100	—	—	ns

● 電気的特性/Electrical Characteristics (Unless otherwise noted, $V_{DD}=5.0V$, $T_a=25^\circ C$)

Parameter	Symbol	Min.	Typ.	Max.	Unit	Conditions	Test circuit
ハイレベル入力電圧	V_{IH}	$V_{DD} \times 0.7$	—	V_{DD}	V		Fig.1
ローレベル入力電圧	V_{IL}	0	—	$V_{DD} \times 0.3$	V		Fig.1
ハイレベル入力電流	I_{IH}	—	—	0.5	μA	$V_{IH}=V_{DD}$	Fig.2
	$I_{pull\downarrow}$	5	17	35	μA		
ローレベル入力電流	I_{IL}	—	—	0.5	μA	$V_{IL}=0V$	Fig.2
	$I_{pull\uparrow}$	5	17	35	μA		
ハイレベル出力電圧	V_{OHSO}	4.45	—	—	V	$V_{DD}=4.5V$ 出力端子 OPEN, SO 端子	Fig.1
ローレベル出力電圧	V_{OLSO}	—	—	0.05	V	$V_{DD}=4.5V$ 出力端子 OPEN, SO 端子	Fig.1
ハイレベル出力電流	I_{OHSO}	0.5	1.0	—	mA	$V_{OH}=V_{DD}-0.4V$, SO 端子	Fig.1
ローレベル出力電流	I_{OLSO}	0.5	1.0	—	mA	$V_{OL}=0.4V$, SO 端子	Fig.1
ローレベル出力電圧	V_{OLD0}	—	0.4	1.5	V	$I_{OLD0}=20mA$, DO_n 端子	Fig.1
ローレベル出力電流	I_{OLD0}	13	20	—	mA	$V_{OLD0}=1.0V$, DO_n 端子	Fig.1
消費電流	$I_{DD(1)}$	—	3.0	7.0	mA	$f_{CLK}=7MHz$, $f_{SI}=3.5MHz$, $V_{IH}=V_{DD}$, $V_{IL}=0$	Fig.1
	$I_{DD(2)}$	—	1.3	3.0	mA	$f_{CLK}=7MHz$, f_{SI} = 固定, $V_{IH}=V_{DD}$, $V_{IL}=0V$	Fig.1
	$I_{DD(3)}$	—	0.6	1.0	mA	$f_{CLK}=2MHz$, SI = 固定, $V_{IH}=V_{DD}$, $V_{IL}=0V$	Fig.1
出力リーク電流	I_{LEAK}	—	—	10	μA	$V_{DD}=4.5V$, $V_{OH}=24V$, DO_n 端子	Fig.1
電源電圧低下検出電圧	V_{LV}	2.2	—	4.2	V		Fig.1
電圧低下検出応答時間	t_{LV}	—	—	200	μs		Fig.1

● スイッチング特性/Switching Characteristics (Unless otherwise noted, $V_{DD}=5.0V$, $T_a=25^\circ C$)

Parameter	Symbol	Min.	Typ.	Max.	Unit	Conditions
出力(SO)立ち上がり時間	t_r	—	20	35	ns	SO
出力(SO)立ち下り時間	t_f	—	20	35	ns	SO
出力(DO_n)立ち上がり時間	t_{rDO}	0.1	—	2	μs	DO_n
出力(DO_n)立ち下り時間	t_{fDO}	—	0.5	1.0	μs	DO_n
出力遅れ時間	t_{dso}	—	70	120	ns	CLK—SO
“L” 伝達時間	t_{pDO}	—	0.5	2	μs	STB— DO_n

注：スイッチング特性測定条件

- 入力信号条件
 - (1) 振幅 0~5V
 - (2) 立ち上り, 立ち下り 15ns 又はそれ以下とする。
 - (3) 特に指定のない限り, タイミングの判定電圧は振幅の 1/2 とする。
- 出力信号条件
 - (1) 負荷は標準負荷を設定する。(13pF, 10M Ω)
 - (2) 特に指定のない限り, タイミングの判定電圧は振幅の 1/2 とする。

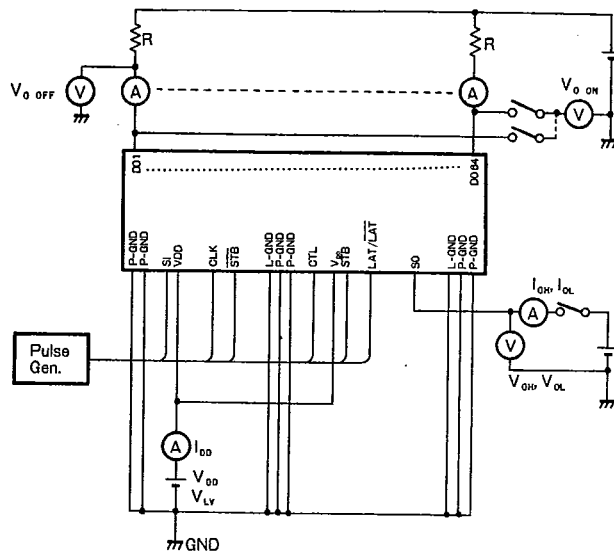


Fig.1

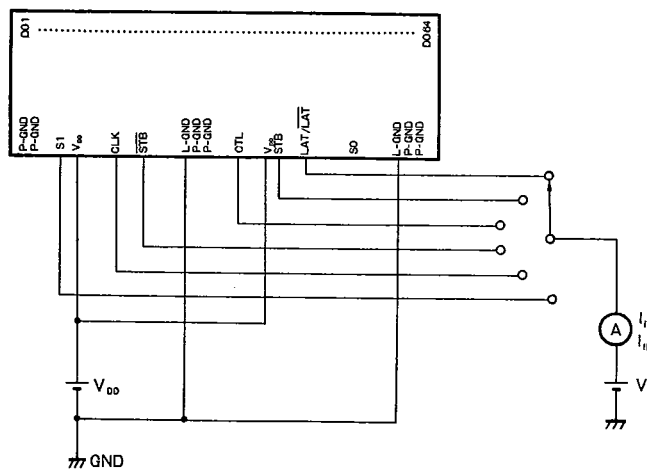


Fig.2

産業機器用

ドライバ

● バッド座標 (座標原点はチップ左端下)

T-52-33-15

No.	名称	X	Y	No.	名称	X	Y
1	P-GND	128	128	42	DO41	4609	997
2	P-GND	284	128	43	DO40	4499	1102
3	S1	655	128	44	DO39	4389	997
4	VDD	931	128	45	DO38	4279	1102
5	CLK	2099	128	46	DO37	4169	997
6	STB	2515	128	47	DO36	4059	1102
7	L-GND	3246	128	48	DO35	3949	997
8	P-GND	3619	128	49	DO34	3839	1102
9	P-GND	3801	128	50	DO33	3729	997
10	CTL	4175	128	51	DO32	3619	1102
11	VDD	4415	128	52	DO31	3509	997
12	STB	4771	128	53	DO30	3399	1102
13	LAT/LAT	5185	128	54	DO29	3289	997
14	TEST	5926	128	55	DO28	3179	1102
15	SO	6395	128	56	DO27	3069	997
16	L-GND	6822	128	57	DO26	2959	1102
17	P-GND	7066	128	58	DO25	2849	997
18	P-GND	7222	128	59	DO24	2739	1102
19	DO64	7139	1102	60	DO23	2629	997
20	DO63	7029	997	61	DO22	2519	1102
21	DO62	6919	1102	62	DO21	2409	997
22	DO61	6809	997	63	DO20	2299	1102
23	DO60	6699	1102	64	DO19	2189	997
24	DO59	6589	997	65	DO18	2079	1102
25	DO58	6479	1102	66	DO17	1969	997
26	DO57	6369	997	67	DO16	1859	1102
27	DO56	6259	1102	68	DO15	1749	997
28	DO55	6149	997	69	DO14	1639	1102
29	DO54	6039	1102	70	DO13	1529	997
30	DO53	5929	997	71	DO12	1419	1102
31	DO52	5819	1102	72	DO11	1309	997
32	DO51	5709	997	73	DO10	1199	1102
33	DO50	5599	1102	74	DO9	1089	997
34	DO49	5489	997	75	DO8	979	1102
35	DO48	5379	1102	76	DO7	869	997
36	DO47	5269	997	77	DO6	759	1102
37	DO46	5159	1102	78	DO5	649	997
38	DO45	5049	997	79	DO4	539	1102
39	DO44	4939	1102	80	DO3	429	997
40	DO43	4829	997	81	DO2	319	1102
41	DO42	4719	1102	82	DO1	209	997

● 機能

T-52-33-15

(1) 出力 (DO) 制御

DATA	STB	$\overline{\text{STB}}$	DO
*	L	*	High Imp
*	*	H	High Imp
L	H	L	High Imp
H	H	L	P-GND

* : Don't Care
High Imp : High Impedance

(2) ラッチ

CTL	LAT/ $\overline{\text{LAT}}$	ラッチ機能
L	L	THROUGH
H	H	THROUGH
H	L	HOLD
L	H	HOLD

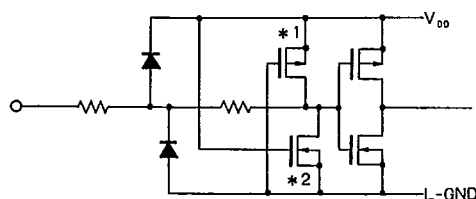
(3) シフトレジスタ

DATA は CLK の立ち上りでシフトする。

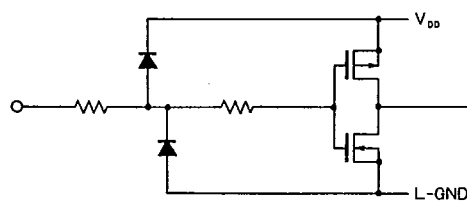
● 入出力回路図

(1) ロジック入力部

- (a) ブルアップ抵抗内蔵端子 $\overline{\text{STB}}$ *1
(b) ブルダウン抵抗内蔵端子 STB, CTL *2

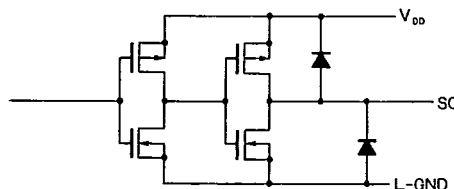


(c) SI, CLK, LAT/ $\overline{\text{LAT}}$ 端子

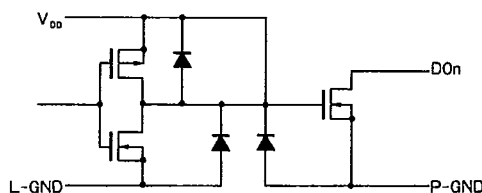


(2) ロジック出力部

(a) SO 端子



(b) DOn 出力部



注 : L-GND と P-GND は完全に分離されている。
L-GND と P-GND の間に電位差を生ずると、出力トランジスタの能力が下がる。

産業機器用

ドライバ

● タイミング図/Timing Diagram

T-52-33-15

