

ドットマトリクスLCDコントローラ / ドライバ

BU97711-00

BU97711-00はパネル制御に必要なキースキャン機能、LED表示などを内蔵した、キャラクタ表示用LCDコントローラ/ドライバです。10文字×1行または10文字×2行の表示が可能です。シリアルインターフェースで制御でき、液晶駆動用電源回路を内蔵しているためシステムの小型化が容易に行えます。

用途

携帯電話機、FAX、プリンタ、オーディオ

特長

- 1) 4線式シリアルインターフェースで制御。
- 2) 6×6キーマトリクスインターフェース内蔵。
- 3) 3bit LEDドライバ内蔵。
- 4) 240文字データ内蔵。
- 5) 8文字のユーザー設定が可能。
- 6) セグメント表示最大50ヶ。
- 7) 液晶駆動用電源回路内蔵。
- 8) 低電圧・低消費電流動作対応。

絶対最大定格 (Ta = 25 , Vss = 0V)

Parameter	Symbol	Limits	Unit
電源電圧1	V _{DD}	- 0.3 ~ + 7.0	V
電源電圧2	V _{LCD}	- 0.3 ~ + 7.0	V
許容損失	P _d	1000 ^{*1}	mW
		1500 ^{*2}	
動作温度範囲	T _{opr}	- 20 ~ + 75	
保存温度範囲	T _{stg}	- 55 ~ + 125	

*1 IC単体時。Ta = 25 以上で使用する場合は、1 につき10mWを減じる。

*2 70 (mm) × 70 (mm) × 1.6 (mm) 基板実装時。Ta = 25 以上で使用する場合は、1 につき15mWを減じる。

推奨動作条件 (Ta = 25 , Vss = 0V)

Parameter	Symbol	Min.	Typ.	Max.	Unit
電源電圧1	V _{DD}	2.7		5.5	V
電源電圧2 ^{*3}	V _{LCD}	2.7		6.0	V
発振周波数 ^{*4}	f _{osc}	40	70	100	kHz
キー接触抵抗	R _{KC}	0		5	k

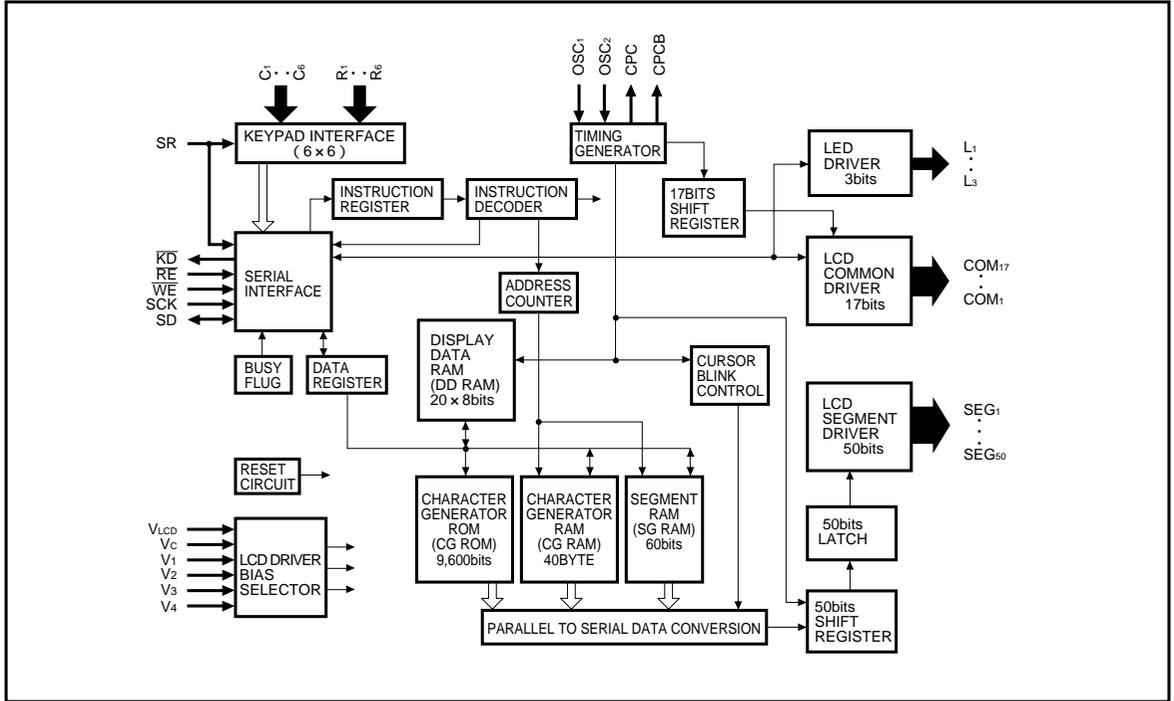
*3 V_{LCD} V_C V_I V₂ V₃ V₄ V_{SS}の関係を保持すること。

*4 R_f = 2.2M

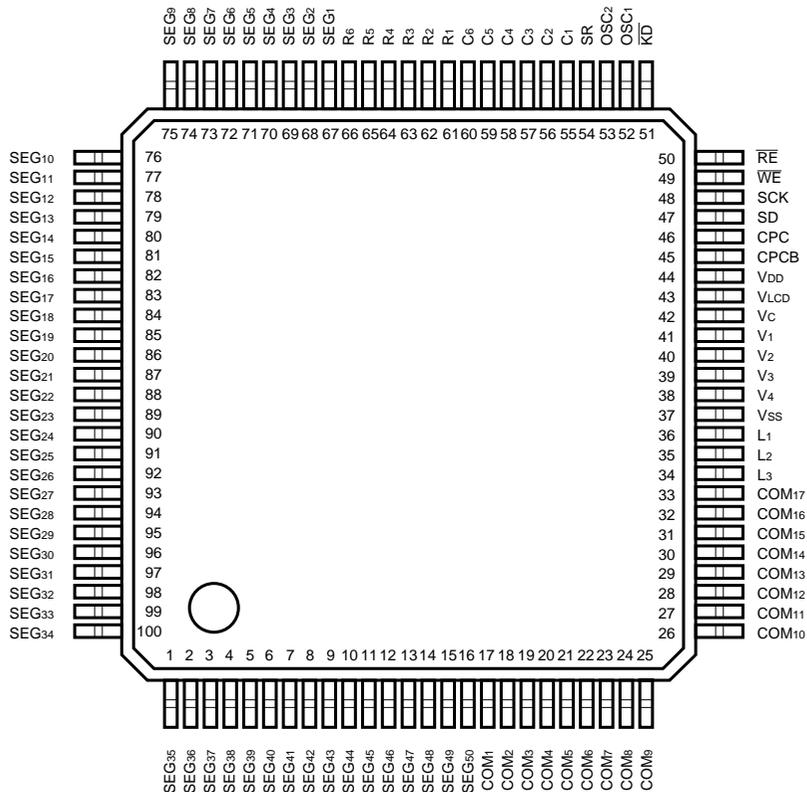
形名案内

形名	内蔵フォント
BU97711-00	ROM Ver.00

ブロックダイアグラム



端子配置図



各端子説明

Pin NO.	端子名	I/O	機能
36 ~ 34	L ₁ ~ L ₃	O	LED駆動用出力端子です。 LEDレジスタに“1”を書き込むと出力FETが“ON”しLED点灯状態に、“0”を書き込むと出力FETは“OFF”しLED消灯状態になります。
33 ~ 17	COM ₁₇ ~ COM ₁	O	LCD駆動用コモン出力端子です。 液晶パネルのコモンに接続します。 表示OFF時には全端子V _{LCD} レベルを出力します。
16 ~ 1 100 ~ 67	SEG ₅₀ ~ SEG ₁	O	LCD駆動用セグメント出力端子です。 液晶パネルのセグメントに接続します。 表示OFF時には全端子V _{LCD} レベルを出力します。
61 ~ 66 55 ~ 60	R ₁ ~ R ₆ C ₁ ~ C ₆	I/O	キーパッド出力端子です。 最大6×6のキーパッドをシングルコンタクトのキースイッチで構成することができます。
52 53	OSC ₁ OSC ₂	I O	内部発振器の入出力端子です。 内部クロック動作時は端子間に抵抗を接続します。 外部クロック動作時はOSC ₁ から入力し、OSC ₂ はオープンとしてください。
51	\overline{KD}	O	キー押下状態出力端子です。 キー押下後、オンデバウンス有効で“L”レベルを出力します。 キー開放後、オフデバウンス有効で“Z”(ハイインピーダンス)になります。
50	\overline{RE}	I	リードイネーブル入力端子です。 “L”レベルでリードモードになります。 立下がりエッジで、出力シリアルレジスタに読み出しデータをセットします。
49	\overline{WE}	I	ライトイネーブル入力端子です。 “L”レベルでライトモードになります。 LEDポートへの書き込み時は立上がりエッジでレジスタにデータをセットします。
47	SCK	I	シリアルデータのシフトクロック入力端子です。 \overline{RE} = “L” のときは立上がりエッジで1bitずつSD端子から読み出します。 \overline{WE} = “L” のときは立下がりエッジで1bitずつSD端子から書き込みます。
48	SD	I/O	シリアルデータ入出力端子です。 データフォーマットに該当するデータ入出力を行います。 \overline{RE} = “L” , \overline{WE} = “H” のときはデータ入出力状態です。 データ出力状態以外では“Z”(ハイインピーダンス)になります。
54	SR	I	スタンバイモード解除入力端子です。 \overline{RE} = “L” , \overline{WE} = “L” でも入力が可能で、“L”レベルでスタンバイモードが解除されます。 抵抗プルアップされているため、V _{SS} に対してシングルコンタクトのキースイッチを接続してスタンバイモード解除キーを構成します。
46 45	CPC CPCB	O	昇圧回路駆動用出力端子です。 外付けダイオードとコンデンサでV _{LCD} 用昇圧電源が構成できます。
43 41 ~ 38	V _{LCD} V ₁ ~ V ₄		液晶用電源端子です。 (高)V _{LCD} V _C V ₁ V ₂ V ₃ V ₄ V _{SS} (低)の関係を満たすこと。
42	V _C		コントラスト調整用端子です。
44	V _{DD}		V _{DD} 端子です。
37	V _{SS}		V _{SS} 端子です。

入出力回路図

端子名	I/O	内部等価回路図	端子名	I/O	内部等価回路図
SCK, WE, RE	IN		$\overline{\text{KD}}$ L1 L2 L3	IN	
SD	IN / OUT		SR	IN	
SEGN COMn	OUT		OSC1 OSC2		
Rn Cn	IN / OUT		Vc V1 V2 V3 V4		
CPC, CPCB	OUT				

電気的特性

DC特性 (特に指定のない限り $V_{DD} = 2.7 \sim 5.5V$, $V_{SS} = 0V$, $T_a = 25$)

Parameter	Symbol	Min.	Typ.	Max.	Unit	Conditions	Pin.
“H”入力電圧	V_{IH1}	$0.8 \times V_{DD}$		V_{DD}	V		OSC ₁ , \overline{RE} , \overline{WE} , SCK, SD, SR, R1 ~ R6 C1 ~ C6
“L”入力電圧	V_{IL1}	0		$0.2 \times V_{DD}$	V		
COMドライバON抵抗	R_{COM}			20	k	$I_d = \pm 50 \mu A$	COM1 ~ 17
SEGドライバON抵抗	R_{SEG}			30	k	$I_d = \pm 50 \mu A$	SEG1 ~ 50
入力電流1	I_{IN1}	-1		1	μA	$V_{IN} = 0 \sim V_{DD}$	\overline{RE} , \overline{WE} , SCK, SD
入力電流2	I_{IN2}	-1		100	μA	$V_{IN} = 0 \sim V_{DD}$	SR
“H”出力電圧1	V_{OH1}	$0.8 \times V_{DD}$			V	$I_{OH} = -100 \mu A$	SD
“L”出力電圧1	V_{OL1}			$0.2 \times V_{DD}$	V	$I_{OL} = 100 \mu A$	SD, \overline{KD}
“L”出力電圧2	V_{OL2}			0.7	V	$V_{DD} = 5V, I_{OL} = 40mA$	L ₁ , L ₂
				0.9	V	$V_{DD} = 3V, I_{OL} = 40mA$	
“L”出力電圧3	V_{OL3}			0.5	V	$V_{DD} = 5V, I_{OL} = 10mA$	L ₃
				0.7	V	$V_{DD} = 3V, I_{OL} = 10mA$	
消費電流	I_{DD}		20	50	μA	$V_{DD} = 3V, f_{osc} = 70kHz$, 無負荷	V_{DD}
				2	μA	スタンバイモード時	

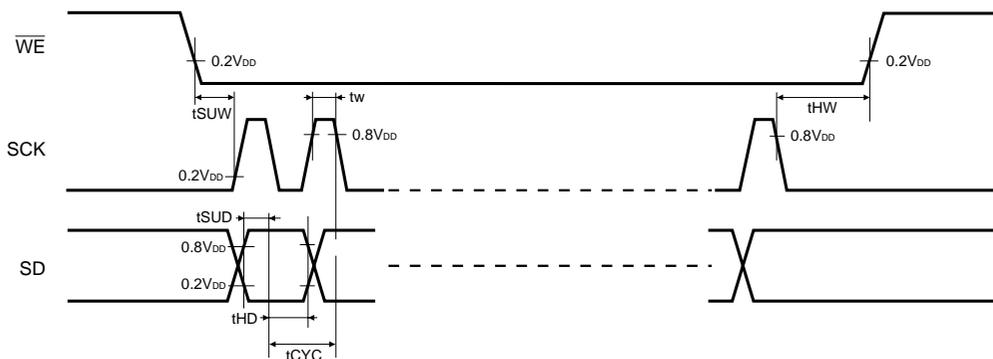
AC特性 (特に指定のない限り $V_{DD} = 2.7 \sim 5.5V$, $V_{SS} = 0V$, $T_a = 25$)

Parameter	Symbol	Min.	Typ.	Max.	Unit	Conditions
クロック (f_{osc}) 特性						
動作周波数	f_{IN}			200	kHz	外部クロック動作
クロックデューティ	f_{DUTY}	45	50	55	%	
クロック立上がり時間	t_r			100	ns	
クロック立下がり時間	t_f			100	ns	
シリアルインターフェースタイミング特性						
SCKサイクル時間	f_{CYC}	400			ns	
SCKパルス幅	f_W	100			ns	
セットアップ時間1	t_{SUW}	100			ns	\overline{WE} SCK
セットアップ時間2	t_{SUD}	100			ns	SD SCK
セットアップ時間3	t_{SUR}	100			ns	\overline{RE} SCK
セットアップ時間4	t_{SUK}	100			ns	\overline{KD} \overline{RE}
ホールド時間1	t_{HW}	100			ns	SCK \overline{WE}
ホールド時間2	t_{HD}	100			ns	SCK SD
SD出力遅延時間	t_{DO}			150	ns	SCK SD, $C_L = 30pF$
キーインターフェース特性						
キーオンデバウンス時間	t_{DBN}		$1500 / f_{osc}$		s	$B1 = 1, B2 = 0, B3 = 0$
			$800 / f_{osc}$		s	$B1 = 0, B2 = 1, B3 = 0$
			$400 / f_{osc}$		s	$B1 = 0, B2 = 0, B3 = 1$
キーオフデバウンス時間	t_{DBF}		$2400 / f_{osc}$		s	$B1 = 1, B2 = 0, B3 = 0$
			$1400 / f_{osc}$		s	$B1 = 0, B2 = 1, B3 = 0$
			$650 / f_{osc}$		s	$B1 = 0, B2 = 0, B3 = 1$

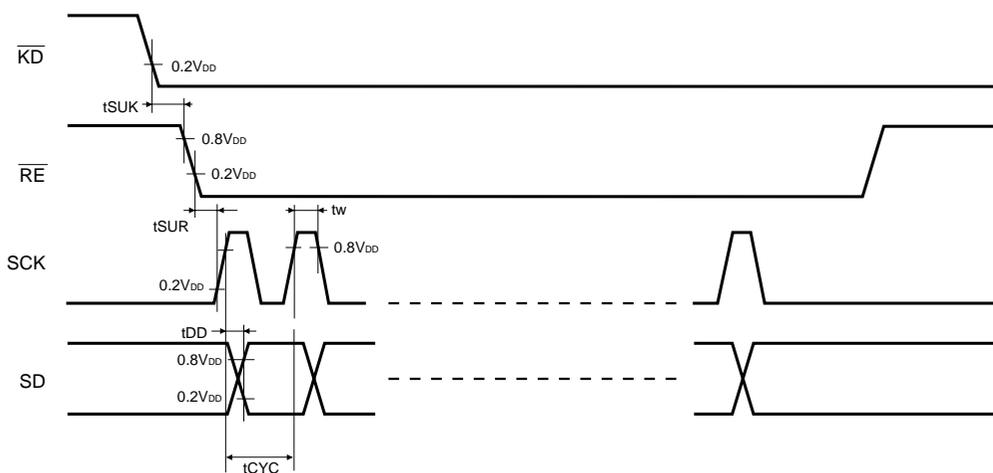
電源リセット時電源特性

インターフェースタイミング

シリアルデータ入力タイミング



シリアルデータ出力タイミング



データフォーマット

シリアルデータは4線式クロック同期転送方式です。SCKに同期して、シリアルデータを入力/出力します。

RE, WEの状態により次のモードが選択されます。

なお、データの入出力はいずれの場合もMSBから順に行われます。

RE	WE	動作モード
H	H	通常時(インストラクション待ち受け状態) SCK = "L" で停止すること
H	L	ライトモード
L	H	リードモード
L	L	スタンバイモード

シリアルデータは16bit長で入出力します。各インストラクションは最終bitの転送を確認した後、実行を開始します。インストラクション実行中は“SR / BF / キーデータ読み出し”、“SR / BF / LEDレジスタ読み出し”及び“LEDレジスタ書き込み”命令以外の命令は実行できません。ビジーフラグはインストラクション終了まで“1”(ビジー状態)に保存されるので、MPUからBU97711-00にインストラクションを送る前にMPUはビジーフラグが“0”(非ビジー状態)であることを確認しなければなりません。

もしビジーフラグを確認することなしに次のインストラクションを引き続き送る場合はインストラクション実行時間よりも長い転送ウェイトが必要です。なお、前のインストラクションが実行中(ビジー状態)に次のインストラクションの最終bitを受信しても、その命令は無視されます。

注) 全てのインストラクション実行前のRE, WE端子の状態は通常状態 (RE = WE = "H") でなければなりません。

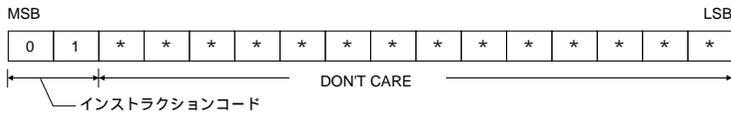
また、SCKは"L"にする必要があります。

インストラクション一覧

インストラクション	コード															説明	実行時間 (fosc = 70kHz)																			
	D16	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2			D1																		
スタンバイモード解除	0	1	*	*	*	*	*	*	*	*	*	*	*	*	*	*	スタンバイモードを解除します。発振が開始し、全てのインストラクションが実行可能になります。	0s																		
KEY SCAN タイミングセット	0	0	0	0	0	0	0	0	0	0	0	0	1	B3	B2	B1	KEY押下時のオンデバウンス時間及びオフデバウンス時間を設定します。	143 μs																		
表示クリア	0	0	0	0	0	0	0	0	0	0	1	L	SG	*	*	*	LCDをクリックし、アドレスカウンタにDDRAMの0番地をセットします。	286 μs																		
リターンホーム	0	0	0	0	0	0	0	0	0	1	*	*	*	*	*	*	アドレスカウンタにDDRAMの0番地をセットします。シフトしていた表示も元へ戻します。DDRAMの内容は変化しません。	286 μs																		
エントリーモードセット	0	0	0	0	0	0	0	0	1	I/D	S	*	*	*	*	*	カーソルの進行方向、表示シフトの設定を行います。RAMデータ書き込み時に設定された動作を行います。	143 μs																		
表示ON / OFF	0	0	0	0	0	0	0	1	D	C	B	R	*	*	*	*	LCD全表示のON / OFF、カーソルON / OFFカーソル位置の文字プリンク / 白黒反転をセットします。	143 μs																		
カーソル / 表示シフト	0	0	0	0	0	0	1	S/C/R/L	*	*	*	*	*	*	*	*	DDRAMの内容を変えずにカーソルの移動 / 表示のシフトを行います。	143 μs																		
表示モードセット	0	0	0	0	0	1	N	*	*	*	*	*	*	*	*	*	1行表示 / 2行表示の設定を行います。	143 μs																		
SGRAM アドレスセット	0	0	0	0	1	ADDRESS			*	*	*	*	*	*	*	*	SGRAMのアドレスをセットします。以後受信するデータはSGRAMデータです。	143 μs																		
DDRAM アドレスセット	0	0	0	1	ADDRESS			*	*	*	*	*	*	*	*	*	DDRAMのアドレスをセットします。以後受信するデータはDDRAMデータです。	143 μs																		
CGRAM アドレスセット	0	0	1	ADDRESS			*	*	*	*	*	*	*	*	*	*	CGRAMのアドレスをセットします。以後受信するデータはCGRAMデータです。	143 μs																		
SR / BF / キーデータ読み出し	SR	BF	R6	R5	R4	R3	R2	R1	C6	C5	C4	C3	C2	C1	0	0	SR端子の状態、内部動作を示すBF状態及びキーデータを読み出します。	0s																		
LEDレジスタ書き込み	1	0	*	*	*	*	*	*	*	*	*	*	*	*	L3	L2	L1	LEDポートのON / OFF制御を行います。“1”でON状態です。	0s																	
CG / DD / SGRAMデータ書き込み	1	1	*	*	*	*	*	*	RAM WRITE DATA							CGRAM,DDRAMまたはSGRAMにデータを書き込みます。			143 μs																	
<p>B1, B2, B3によりKEYインターフェースタイミングを設定します。</p> <table border="1"> <thead> <tr> <th>B1</th><th>B2</th><th>B3</th><th>オンデバウンス時間</th><th>オフデバウンス時間</th></tr> </thead> <tbody> <tr> <td>1</td><td>0</td><td>0</td><td>1500 / fosc</td><td>2400 / fosc</td></tr> <tr> <td>0</td><td>1</td><td>0</td><td>800 / fosc</td><td>1400 / fosc</td></tr> <tr> <td>0</td><td>0</td><td>1</td><td>400 / fosc</td><td>650 / fosc</td></tr> </tbody> </table> <p>L = 1: LEDレジスタをクリアします。 L = 0: LEDレジスタはクリアしません。 SG = 1: SGRAMをクリアします。 SG = 0: SGRAM内容は保持します。 I/D = 1: インクリメント I/D = 0: デクリメント。 S = 1: 表示シフトを伴います。 S = 0: 表示シフトは行いません。 D = 1: 表示ON C = 1: カーソルON B = 1: R = 0の時プリンクON, R = 1の時白黒反転ON。 B = 0: Rに関係なくプリンク, 白黒反転共にOFF。 S/C = 1: 表示シフト S/C = 0: カーソル移動 R/L = 1: 右シフト R/L = 0: 左シフト N = 1: 2行表示 N = 0: 1行表示 BF = 1: 内部動作中 BF = 0: インストラクション受付可</p>																	B1	B2	B3	オンデバウンス時間	オフデバウンス時間	1	0	0	1500 / fosc	2400 / fosc	0	1	0	800 / fosc	1400 / fosc	0	0	1	400 / fosc	650 / fosc
B1	B2	B3	オンデバウンス時間	オフデバウンス時間																																
1	0	0	1500 / fosc	2400 / fosc																																
0	1	0	800 / fosc	1400 / fosc																																
0	0	1	400 / fosc	650 / fosc																																

動作説明

(1) スタンバイモード解除 ($\overline{RE} = "H"$ 、 $\overline{WE} = "L"$) 実行時間：0s



スタンバイモードを解除します。発振が開始されすべてのインストラクションが実行可能になります。表示はOFFでバイアス電流経路はカットされた状態になります。

電源投入時にBU97711-00はスタンバイモードになっていますのですべてのインストラクションに優先してこのインストラクションを実行してください。

注) このインストラクションはスタンバイモード時のみ受け付けます。スタンバイモードに設定されていない時にこの命令が入力されても命令は無視されます。

(2) KEYスキャンタイミングセット ($\overline{RE} = "H"$ 、 $\overline{WE} = "L"$) 実行時間：10 / fosc (fosc = 70kHz時：143 μs)



KEY押下時のオンデバウンス時間、オフデバウンス時間を設定します。

B1	B2	B3	オンデバウンス時間	オフデバウンス時間
1	0	0	1500 / fosc	2400 / fosc
0	1	0	800 / fosc	1400 / fosc
0	0	1	400 / fosc	650 / fosc

電源投入時にはオンデバウンス時間：1500 / fosc、オフデバウンス時間：2400 / foscに設定されています。

(3) 表示クリア ($\overline{RE} = "H"$ 、 $\overline{WE} = "L"$) 実行時間：20 / fosc (fosc = 70kHz時：286 μs)



DDRAMの全アドレスにスペースコード“20H”が書き込まれます。(ROM書換えの場合キャラクタコード“20H”が空白パターンになるようにする必要があります。)

アドレスカウンタにDDRAMアドレスの0番地をセットします。表示は消去され、カーソル/プリンクは表示の1番目(2行表示モードの時は1行目の1番目)に移動します。

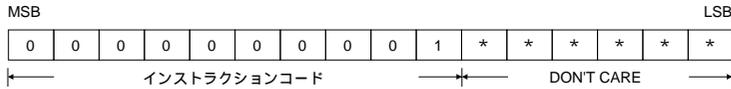
L : L = 1のとき、LEDレジスタに“0”が書き込まれ、LEDは消灯状態になります。

L = 0のとき、LEDレジスタおよびLEDポートの状態は変化しません。

SG : SG = 1のとき、SGRAMの全アドレスに“00H”が書き込まれます。

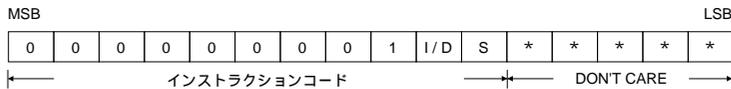
SG = 0のとき、SGRAMの内容は変化しません。

(4) リターンホーム ($\overline{RE} = "H"$ 、 $\overline{WE} = "L"$) 実行時間：20 / fosc (fosc = 70kHz時：286 μ s)



アドレスカウンタにDDRAMアドレスの0番地をセットします。表示がシフトしている時は、ホームポジションに戻ります。DDRAMの内容は変化しません。
 カーソル/プリンクは表示の1番目(2行表示モードの時は1行目の1番目)に移動します。

(5) エントリーモードセット ($\overline{RE} = "H"$ 、 $\overline{WE} = "L"$) 実行時間：10 / fosc (fosc = 70kHz時：143 μ s)



I / D : キャラクターコードをDDRAMに書き込むときにDDRAMアドレスを +1 (I / D = 1) または -1 (I / D = 0) します。

I / D = 1の時、カーソル/プリンクは右へ移動します。

I / D = 0の時、カーソル/プリンクは左へ移動します。

CGRAM, SGRAMに書き込む場合も同様です。

S : S = 1、I / D = 1の時、DDRAM書き込み時に表示全体を左へシフトします。

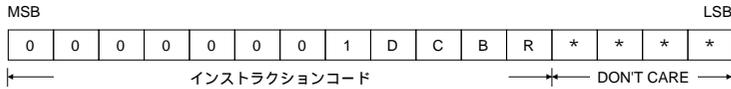
S = 1、I / D = 0の時は、右へシフトします。

従ってカーソル位置は止まって見え表示のみ動くように見えます。

S = 0の時は、表示はシフトしません。

注) 2行表示の1行目と2行目のアドレスセットは単独で行ってください。

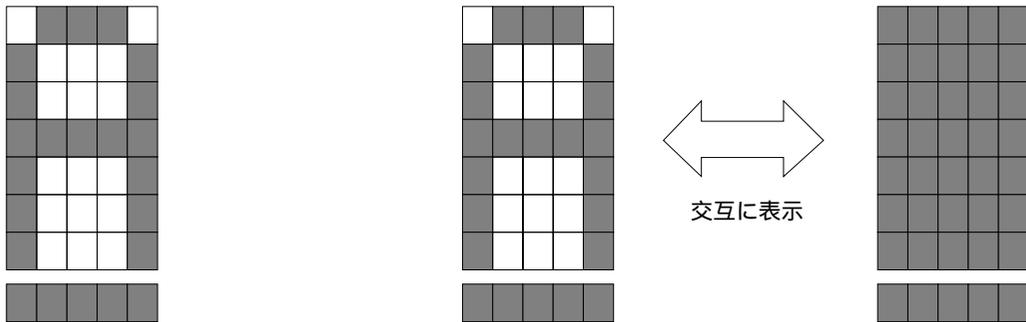
(6) 表示ON/OFF ($\overline{RE} = "H"$ 、 $\overline{WE} = "L"$) 実行時間: $10 / f_{osc}$ ($f_{osc} = 70\text{kHz}$ 時: $143\mu\text{s}$)



- D : D = 1の時表示はON、D = 0の時は表示はOFFし、LCD電源のバイアス電流経路はカットされます。
DがリセットしてもDDRAM内容は変わりません。従ってDをセットすれば前の状態で表示できます。
- C : C = 1の時カーソル表示、C = 0の時カーソル禁止。
カーソルは8ライン目の5ドットで表されます。
- B, R : R = 0、B = 1の時、カーソル位置と一致した文字がブリンクします。
R = 1、B = 1の時、カーソル位置と一致した文字が周期的に白黒反転します。
このとき、カーソル表示とブリンクの設定は無効になります。
R = 1、B = 0の時、D、Cの状態に従います。

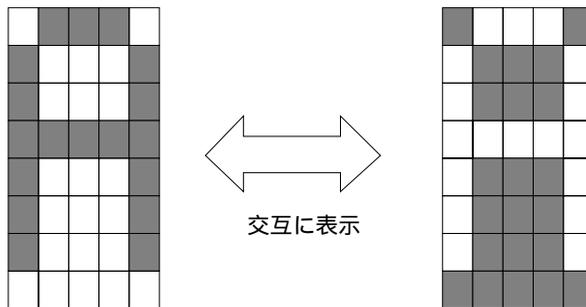
ブリンク及び白黒反転は $f_{osc} = 70\text{kHz}$ の時411msごとに交互に繰り返します。
また、カーソルとブリンクは同時にセットできます。

・カーソル/ブリンク/白黒反転表示例



(a) カーソル表示例

(b) ブリンク表示例



(c) 白黒反転表示例

(7) カーソル表示シフト ($\overline{RE} = "H"$ 、 $\overline{WE} = "L"$) 実行時間：10 / fosc (fosc = 70kHz時：143 μ s)



カーソルまたは表示は表示データを書き込まずに左右にシフトします。

表示シフトは水平方向のみのシフトです。(1行目表示と2行目表示が入れ換わることはありません)

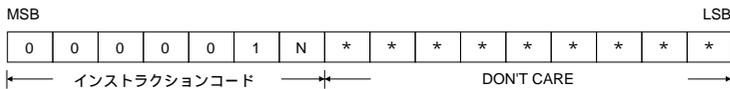
S / C : S / C = 0の時、シフトはカーソルのみについて行われます。

S / C = 1の時、シフトは表示について行われます。この時、カーソルは表示と共にシフトします。アドレスカウンタの内容は変化しません。

R / L : R / L = 0の時、カーソルまたは表示は左にシフトします。

R / L = 1の時、カーソルまたは表示は右にシフトします。

(8) 表示セットモード ($\overline{RE} = "H"$ 、 $\overline{WE} = "L"$) 実行時間：10 / fosc (fosc = 70kHz時：143 μ s)



N : N = 0の時1行表示モード (1 / 9デューティモード)

N = 1の時2行表示モード (1 / 17デューティモード)

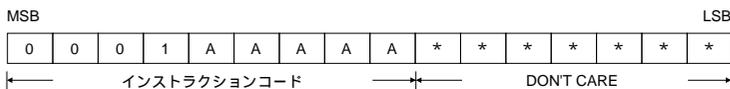
注) このインストラクションはプログラムの最初に他のインストラクションを実行する前に実行してください。“スタンバイモード解除”、“SR / BF / キーデータ読み出し”、“SR / BF / LEDレジスタ読み出し”及び“LEDレジスタ書き込み”(命令を除く)以後このインストラクションを実行することはできません。

(9) SGRAMアドレスセット ($\overline{RE} = "H"$ 、 $\overline{WE} = "L"$) 実行時間：10 / fosc (fosc = 70kHz時：143 μ s)



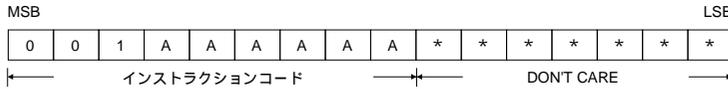
AAAAと2進で表されるアドレスデータがSGRAMアドレスカウンタにセットされます。以後MPUのRAMデータ書き込みはSGRAMについて行われます。

(10) DDRAMアドレスセット ($\overline{RE} = "H"$ 、 $\overline{WE} = "L"$) 実行時間：10 / fosc (fosc = 70kHz時：143 μ s)



AAAAAと2進で表されるアドレスデータがDDRAMアドレスカウンタにセットされます。以後MPUのRAMデータ書き込みはDDRAMについて行われます。

(11) CGRAMアドレスセット ($\overline{RE} = "H"$ 、 $\overline{WE} = "L"$) 実行時間：10 / fosc (fosc = 70kHz時：143 μ s)



AAAAAAと2進で表されるアドレスデータがCGRAMアドレスカウンタにセットされます。以後MPUのRAMデータ書き込みはCGRAMについて行われます。

(12) SR / BF / キーデータ読み出し ($\overline{RE} = "H"$ “L”、 $\overline{WE} = "L"$) 実行時間：0s

インストラクションコード2bit転送後に \overline{RE} を“L”にします。 \overline{RE} の立下がりエッジで出力シリアルレジスタにデータがセットされます。

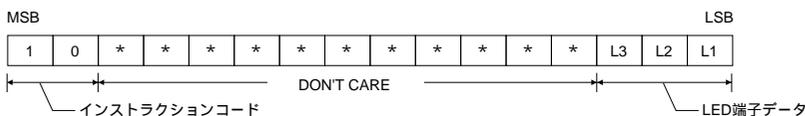


- SR : SR端子の状態を出力します。キー押下 (“L” レベル) で1を、キー開放 (“H” レベル) で0を出力します。
- BF : ビジーフラグを出力します。BF = 1の時、内部動作中であることを示し、次のインストラクションはBF = 0となるまで受け付けません。BF = 0となった後で次のインストラクションの最終bitを受信するように転送レートを調整してください。
- R1 ~ R6、C1 ~ C6 : キーデータの出力です。キー押下されていると1を、キー押下されていないと“L”レベルなら0を出力します。
また下位の2bitは0として読まれます。

注) このインストラクションは内部動作ビジー状態でも実行可能です。

$\overline{RE} = "L"$ のまま連続して読み出す場合もこの順番で読み出されます。それぞれのデータは16bit転送終了時に更新されます。

(13) LEDレジスタ書き込み ($\overline{RE} = "H"$ 、 $\overline{WE} = "L"$ “H”) 実行時間：0s

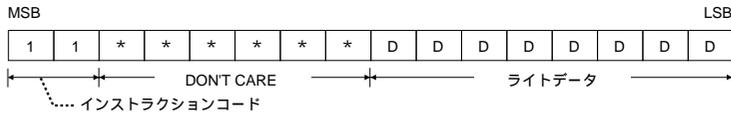


L1 ~ L3 : LEDの制御データを入力します。1で点灯、0で消灯です。 $\overline{WE} = "L"$ にしてデータを入力し、 \overline{WE} の立下がりエッジでLEDレジスタにデータを取り込みます。

注) LEDデータを書き換える場合、該当bitだけでなくすべてのbitを書き込んでください。

このインストラクションはスタンバイモード及び内部動作ビジー状態でも実行可能です。

(14) CG/DD/SGRAMデータ書き込み ($\overline{RE} = "H"$ 、 $\overline{WE} = "L"$) 実行時間: $10 / f_{osc}$ ($f_{osc} = 70kHz$ 時: $143 \mu s$)



2進8bitデータDDDDDDDDをCGRAM、DDRAM、またはSGRAMに書き込みます。CGRAMに書き込む場合、下位3bitのデータは無視されます。

CGRAM / DDRAM / SGRAMの選択は、このインストラクション実行以前に行った“CG / DD / SGRAMアドレスセット”命令により決定されます。

なお、アドレスセット命令は書き込み命令の直前に実行される必要はありません。

書き込み後、アドレスはエントリーモードに従って自動的に+1または-1されます。表示シフトはエントリーモードに従います。

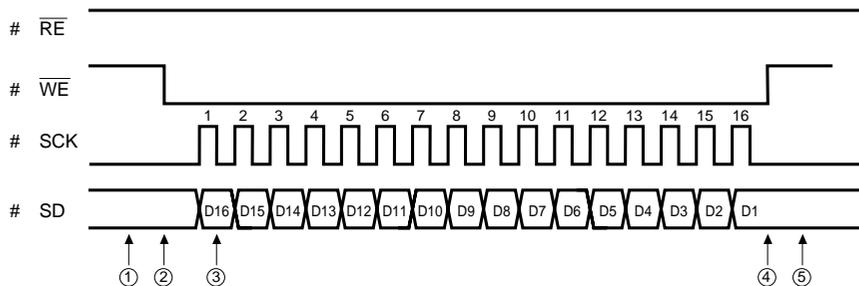
\overline{RE} 、 \overline{WE} を固定したまま連続して書き込む場合、2回目以降はRAMデータ8bitのみを入力します。

注) RAMデータを書き換える場合、該当bitだけでなくすべてのbitを書き込んでください。

連続書き込みの場合、各8bitデータを入力後インストラクション実行時間以上の転送ウェイトを置く必要があります。

推奨データ入出力方法

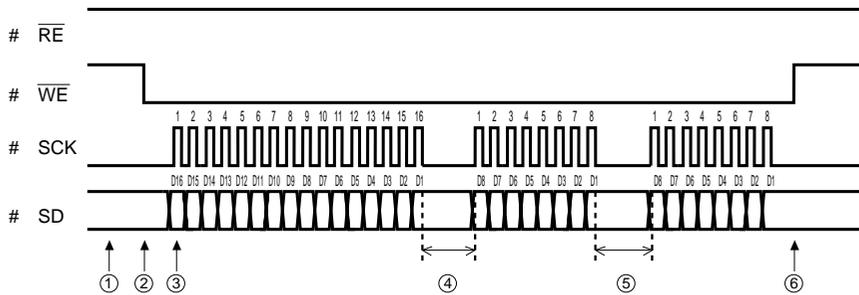
(1) 制御・書き込み命令のシリアル入力



状態	CPUの動作(#)
①	待機時、 $\overline{RE} = "H"$ 、 $\overline{WE} = "H"$ 、 $SCK = "L"$
②	$\overline{WE} = "L"$ にする。(ライトモードにする。)
③	SCKの立下がりに同期してSDへシリアルデータを入力して行く。
④	書き込みデータ転送後(16bit長 / RAM連続書き込み時の2回目以降であれば8bit単位) $\overline{WE} = "H"$ にしてライトモードを終了する。 LED書き込み命令時であれば、この時にLEDデータをラッチする。
⑤	インストラクション実行時間以上のウェイトを置く。

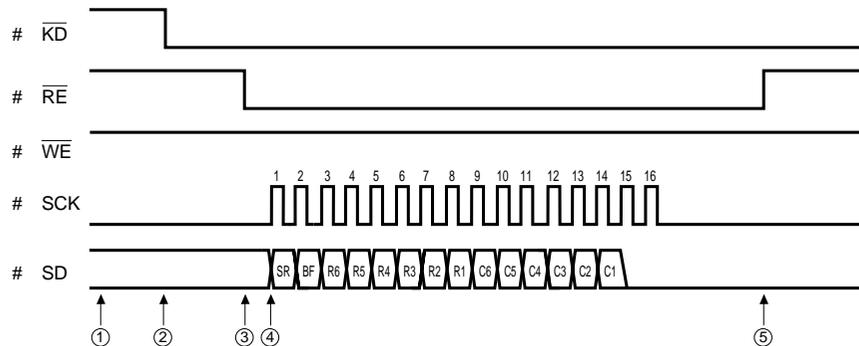
* ④、⑤はいずれが先でもよい

(2) 連続書き込み命令のシリアル入力 (RAM書き込み時)



状態	CPUの動作(#)
①	待機時、 $\overline{RE} = "H"$ 、 $\overline{WE} = "H"$ 、 $SCK = "L"$
②	$\overline{WE} = "L"$ にする。(ライトモードにする。)
③	SCKの立下がり同期してSDへシリアルデータを入力して行く。
④⑤	指定アドレスの書き込みデータ転送後、インストラクション実行時間以上のウェイトを置く。
⑥	書き込みデータ転送後 $\overline{WE} = "H"$ にしてライトモードを終了し、インストラクション実行時間以上のウェイトを置く。

(3) 読み出し命令のシリアル入/出力



状態	CPUの動作(#)	BU97711の動作(*)
①	待機時、 $\overline{RE} = "H"$ 、 $\overline{WE} = "H"$ 、 $SCK = "L"$	
②		キー押下により、 $\overline{KD} = "L"$ となる。
③	$\overline{RE} = "L"$ にする。(リードモードにする。)	読み出しデータ設定。
④	順次、SCKの立上がりエッジを与える。	順次、SDからシリアルデータが出力される。
⑤	$\overline{RE} = "H"$ にして読み出しモードを終了する。	

スタンバイモード

(1) スタンバイモードの設定

$\overline{RE} = "L"$ 、 $\overline{WE} = "L"$ でスタンバイモードに設定されます。スタンバイモードでは次のファンクションが実行されます。

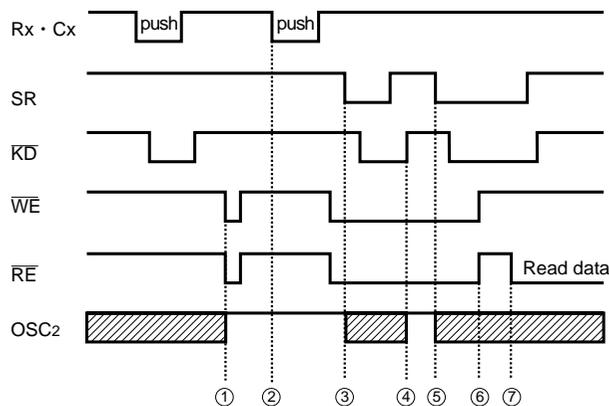
- ・発振が停止し回路電流が非常に少なくなります。
- ・表示はOFFし、プリンク、白黒反転も解除されます。
- ・DDRAMの全アドレスにスペースコード“20H”が書き込まれます。
- ・アドレスカウンタにDDRAMアドレスの0番地をセットします。
- ・LCD出力は“ V_{LCD} ”レベルになり、バイアス電流経路はカットされます。
- ・キー入力は、SRキーしか受け付けなくなります。キーパッド入力は受け付けられません。
- ・SGRAMの内容は \overline{RE} 、 \overline{WE} を“L”にする直前の命令でインストラクションコードのD4が“1”であればクリアされ、“0”であれば保持されます。
- ・LEDポートの状態は変化しません。

(2) スタンバイモードの解除

- ・スタンバイモード解除命令で解除されます。
- ・ $\overline{RE} = "L"$ 、 $\overline{WE} = "L"$ でない状態でSR = “L” とすると直ちに解除されます。
- ・ $\overline{RE} = "L"$ 、 $\overline{WE} = "L"$ の状態でSR = “L” とすると発振は起動しますが解除はされず、SR = “H” でまた発振が停止します。(SRキーがオンデバウンス有効で、 \overline{KD} が“L”レベルを出力していた場合、オフデバウンス有効までは発振が持続します。)

注) SGRAMをスタンバイモードでクリアしていない場合、スタンバイモードを解除して表示をONする前にSGRAMの設定を行ってください。

(3) スタンバイモード設定例



- ① $\overline{RE} = "L"$ 、 $\overline{WE} = "L"$ でスタンバイモードに設定され発振が停止する。
- ② スタンバイモードではキーパッド入力は受け付けられない。
- ③ SR端子を“L”レベルにすることでスタンバイモードでも発振が起動する。
($\overline{RE} = "L"$ 、 $\overline{WE} = "L"$ よりもSR = “L” が優先される。)
- ④ SR端子をオープン (“H”レベル)にした時、 $\overline{RE} = "L"$ 、 $\overline{WE} = "L"$ なので発振は停止しスタンバイモードが持続する。
- ⑤ SR端子“L”レベルにすることでスタンバイモードでも発振が起動する。
- ⑥ $\overline{RE} = \overline{WE} = "L"$ ではなくスタンバイモードは解除されSR端子がオープン (“H”レベル)になっても発振は持続する。
- ⑦ \overline{RE} = の立下がりエッジでSR = “L” の状態がシリアルレジスタに設定され、読み出し可能となる。

各機能説明

(1) レジスタ

BU97711は2本の8bitレジスタを持っています。1本はインストラクションレジスタ (IR)、他はデータレジスタ (DR) です。

IRはインストラクションコード及びデータディスプレイRAM (DDRAM)、キャラクタジェネレータRAM (CGRAM) 及びセグメントRAM (SGRAM) のアドレスデータを格納します。IRはMPUから書き込むことはできませんが読み出しはできません。

DRはDDRAM、CGRAM及びSGRAMに書き込み / 読み出しするデータを一時的に書き込むレジスタです。ライト動作ではDR中の書き込みデータは自動的にDDRAM、CGRAM及びSGRAMに書き込まれます。リード動作では、アドレスデータがIR書かれた時データは自動的にDDRAM、CGRAMまたはSGRAMより読み込まれ、MPUはDRよりデータを読むことができます。

MPUがDRを読み出した後アドレスデータは次の読み出しのために自動的に + 1 または、 - 1 されます。

(2) ビジーフラグ (BF)

インストラクション実行中は、ビジーフラグがセットされます。ステータスを読み出した結果、ビジーフラグがセットしている間BU97711-00はインストラクションを受付けません。(ビジーフラグ読み出し命令およびLED書き込み命令は除外されます。) 従ってインストラクションを送る前にはビジーフラグがリセットされたことを確認してください。

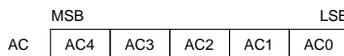
(3) アドレスカウンタ (AC)

アドレスカウンタ (AC) はDDRAM、CGRAM及びSGRAMのアドレスを示します。RAMアドレスセッティングのインストラクションがIRに書かれた時アドレスデータは自動的にIRよりACに転送されます。同時にDDRAM / CGRAM / SGRAMの選択もインストラクションにより決定されます。DDRAM / CGRAM / SGRAMにデータを読み出し / 書き込み後ACは自動的に + 1 (- 1) されます。

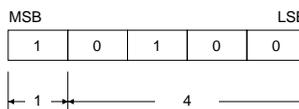
(4) ディスプレイデータRAM (DDRAM)

ディスプレイデータRAM (DDRAM) は8bitのキャラクタコードを格納するために用います。その容量は20文字 x 8bitです。DDRAMとディスプレイ位置との関係は以下のとおりです。

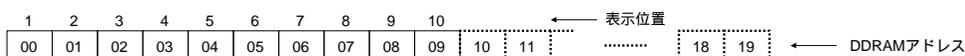
アドレスカウンタ (AC) にセットされるDDRAMアドレスは16進数で次のように表されます。



(例) DDRAMアドレス = “ 14 ” の場合



1) 1行表示モード (N=0) でのDDRAMアドレスとディスプレイ位置との関係。



11番目文字のDDRAMアドレスは“ 10 ”となります。

表示シフトを実行したとき、表示位置とDDRAMアドレスとの関係は次のようになります。



2) 2行モード (N = 1) でのDDRAMアドレスと表示位置との関係。

	1	2	3	4	5	6	7	8	9	10	← 表示位置
1行目	00	01	02	03	04	05	06	07	08	09	← DDRAMアドレス
2行目	10	11	12	13	14	15	16	17	18	19	

表示シフトを実行した時、表示位置とDDRAMアドレスとの関係は次のようになります。

1	2	3	4	5	6	7	8	9	10
01	02	03	04	05	06	07	08	09	00
11	12	13	14	15	16	17	18	19	10

表示左シフト

1	2	3	4	5	6	7	8	9	10
09	00	01	02	03	04	05	06	07	08
19	10	11	12	13	14	15	16	17	18

表示右シフト

(5) キャラクタジェネレータROM (CGROM)

キャラクタジェネレータROM (CGROM) は8bitのキャラクタコードからキャラクタパターン (5×8ドット×240文字を内蔵) を発生します。キャラクタコードとキャラクタパターンは『キャラクタコードとキャラクタパターンの対応表 (ROM Ver.00)』に示します。

なお、ユーザー指定キャラクタパターンへのROM変更も可能です。

(6) キャラクタジェネレータRAM (CGRAM)

キャラクタジェネレータRAM (CGRAM) はユーザーが独自のキャラクタパターンを表示するために使用します。(5×8ドット文字×8パターン)

キャラクタコードとCGRAMアドレスおよびキャラクタパターンの関係は次のようになります。

キャラクタコード (DDRAM Data)	CGRAM アドレス	キャラクタパターン (CGRAM Data)																																								
7 6 5 4 3 2 1 0	5 4 3 2 1 0	4 3 2 1 0																																								
0 0 0 0 * 0 0 0	0 0 0	<table border="1"> <tr><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr> </table>	1	1	1	1	0	1	0	0	0	1	1	0	0	0	1	1	1	1	1	0	1	0	0	0	1	1	0	0	0	1	1	0	0	0	1	0	0	0	0	0
1	1	1	1	0																																						
1	0	0	0	1																																						
1	0	0	0	1																																						
1	1	1	1	0																																						
1	0	0	0	1																																						
1	0	0	0	1																																						
1	0	0	0	1																																						
0	0	0	0	0																																						
	0 0 0	0 0 0																																								
	0 0 1	0 0 1																																								
	1 1 0	1 1 0																																								
	1 1 1	1 1 1																																								
	1 1 0	1 1 0																																								
	1 1 1	1 1 1																																								
0 0 0 0 * 1 1 1	1 1 1	<table border="1"> <tr><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr> </table>	1	0	0	0	1	1	1	0	1	1	1	0	1	0	1	1	0	0	0	1	1	0	0	0	1	1	0	0	0	1	1	0	0	0	1	0	0	0	0	0
1	0	0	0	1																																						
1	1	0	1	1																																						
1	0	1	0	1																																						
1	0	0	0	1																																						
1	0	0	0	1																																						
1	0	0	0	1																																						
1	0	0	0	1																																						
0	0	0	0	0																																						
	0 0 0	0 0 0																																								
	0 0 1	0 0 1																																								
	1 1 0	1 1 0																																								
	1 1 1	1 1 1																																								

キャラクタパターン

*無効

注) 1: キャラクタコードのbit0~2はCGRAMアドレスのbit3~5に対応します。

2: CGRAMアドレスのbit0~2はキャラクタパターンのライン位置を示します。8ライン目はカーソルと表示データとで“OR”を取って表示します。8ライン目のデータはカーソル位置と一致しますので、カーソルを区別するためにはデータを“0”にする必要があります。8ライン目のデータが“1”の時カーソルは区別できません。

3: キャラクタコードbit4~7がすべて“0”の時CGRAMキャラクタパターンが選択されます。

キャラクタコードのbit3は無効bitです。キャラクタコード00Hと08Hは同じキャラクタパターンになります。

4: “1” : ON Data “0” : OFF Data

(7) キャラクタコードとキャラクタパターンの対応表 (ROM Ver.00)

上位4 bit 下位4 bit	0000	0001	0010	0011	0100	0101	0110	0111	1000	1001	1010	1011	1100	1101	1110	1111
XXXX0000 (1)	CGRAM (1)															
XXXX0001 (2)																
XXXX0010 (3)																
XXXX0011 (4)																
XXXX0100 (5)																
XXXX0101 (6)																
XXXX0110 (7)																
XXXX0111 (8)																
XXXX1000 (1)																
XXXX1001 (2)																
XXXX1010 (3)																
XXXX1011 (4)																
XXXX1100 (5)																
XXXX1101 (6)																
XXXX1110 (7)																
XXXX1111 (8)																

注) アドレス“00”～“08”に割り当てられるCGRAMデータと“00”～“0F”に割り当てられるCGRAMデータは同じものです。

(8) セグメントRAM (SGRAM)

セグメントRAM (SGRAM) はユーザープログラムでアイコンやマーク等のセグメントを自由に表示 / 非表示するRAMです。

1行表示モード時はCOM₉で、2行表示モード時はCOM₁₇でSGRAMが読み出され、セグメント表示を行います。表示を行うセグメントに対応するSGRAM内のbitを直接セットします。DDRAM , CGRAMの設定値には依存せず、表示シフトも行いません。

SGRAMは8bitで構成され、下位6bitで各セグメントのON / OFF制御と、各アドレス中の5bitのセグメントの一括プリント制御を行います。上位2bitは無効です。

SGRAMアドレスと表示パターンの関係

SGRAM ADDRESS				SGRAM DATA							
A ₃	A ₂	A ₁	A ₀	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
0	0	0	0	*	*	B	S ₅	S ₄	S ₃	S ₂	S ₁
0	0	0	1	*	*	B	S ₁₀	S ₉	S ₈	S ₇	S ₆
0	0	1	0	*	*	B	S ₁₅	S ₁₄	S ₁₃	S ₁₂	S ₁₁
0	0	1	1	*	*	B	S ₂₀	S ₁₉	S ₁₈	S ₁₇	S ₁₆
0	1	0	0	*	*	B	S ₂₅	S ₂₄	S ₂₃	S ₂₂	S ₂₁
0	1	0	1	*	*	B	S ₃₀	S ₂₉	S ₂₈	S ₂₇	S ₂₆
0	1	1	0	*	*	B	S ₃₅	S ₃₄	S ₃₃	S ₃₂	S ₃₁
0	1	1	1	*	*	B	S ₄₀	S ₃₉	S ₃₈	S ₃₇	S ₃₆
1	0	0	0	*	*	B	S ₄₅	S ₄₄	S ₄₃	S ₄₂	S ₄₁
1	0	0	1	*	*	B	S ₅₀	S ₄₉	S ₄₈	S ₄₇	S ₄₆

*無効

- 注) 1 : SGRAMに設定されたデータは、1行表示モードの時はCOM₉選択時に、2行表示モードの時はCOM₁₇選択時に出力されます。
- 2 : S₁ ~ S₅₀はセグメント出力ドライバ端子番号(SEG₁ ~ SEG₅₀)にそれぞれ対応します。SGRAMの設定のないSEG₅₀はSGRAM出力の時、非選択型を出力します。
- 3 : Bは8bitデータで表されるセグメントのプリント制御データです。“1”のときそのSGRAMアドレス中のセグメントデータに“1”が書かれているセグメントの表示がプリントし、“0”でプリントOFFです。

(9) タイミング発生回路

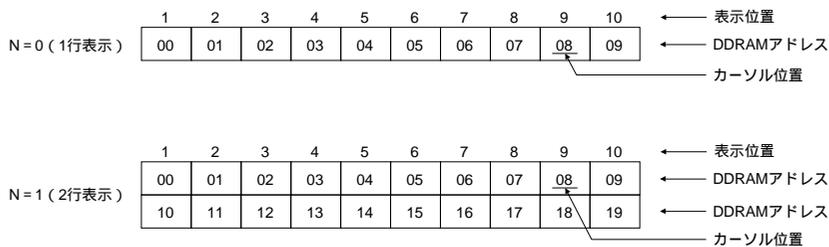
タイミング発生回路は内部回路及びDDRDRAM、CGROM、CGRAM、SGRAM等の内部回路を動作させるタイミング信号を発生します。
 MPUの動作が、LCDディスプレイの動作に影響を与えないように設計されています。
 MPUよりDDRDRAMにデータを書き込むときに悪影響、例えばデータを書き込んだ場所以外の場所にフリッカがでることなどはありません。

(10) LCDドライブ回路

LCDドライブ回路は17本のコマンドドライバと50本のセグメントドライバで構成されています。
 表示行数をコマンドにて選択した時、有効なコマンドドライバは自動的に駆動波形を出力します。他のドライバは非選択波形を出力します。

(11) カーソル/ブリンク/白黒反転制御回路

カーソル表示、ブリンク（点滅）または白黒反転表示を発生します。カーソル/ブリンク/白黒反転はアドレスカウンタ中にセットされているDDRDRAM中のデータアドレスと一致したところに表れます。
 アドレスカウンタが08Hの時カーソルは以下のように表れます。



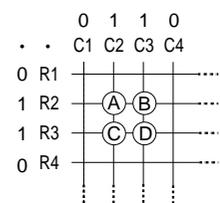
注) カーソル/ブリンク/白黒反転はアドレスカウンタがCGRAMまたはSGRAMアドレスを示している場合も同じように表れます。しかしそのカーソル/ブリンク/白黒反転はDDRDRAMのデータアドレスと無関係です。

(12) LED制御

BU97711-00は3bitのレジスタ制御NMOSオープンドレイン出力サポートを持っています。LEDの点灯制御をシリアルインターフェースを介してMPUから制御可能です。
 3bitのうち2bitは大電流駆動が可能ですので携帯機器のバックライト駆動に適しています。

(13) キーパッドマトリクスインターフェース

6×6のキーパッドをシングルコンタクトのキースイッチで構成することが可能です。キーデータはシリアルインターフェースを介してMPUから直接読み出せます。
 複数のキーを同時押下した場合のキーデータのシリアル出力は右図のようになります。
 ①と④が同時押下された時のキーデータと②と③が同時押下された時のキーデータは同じです。



(14) 電源ON時リセット回路

電源ON時BU97711-00は内部リセット回路により自動的に初期化された後、スタンバイモードにセットされます。電源投入後BU97711-00を動作させるとき、最初にスタンバイモードを解除する必要があります。(スタンバイモードでは“スタンバイモード解除命令”及び“LED制御命令”以外は実行不可能です。)

また、初期状態では次のインストラクション実行後の状態になっています。

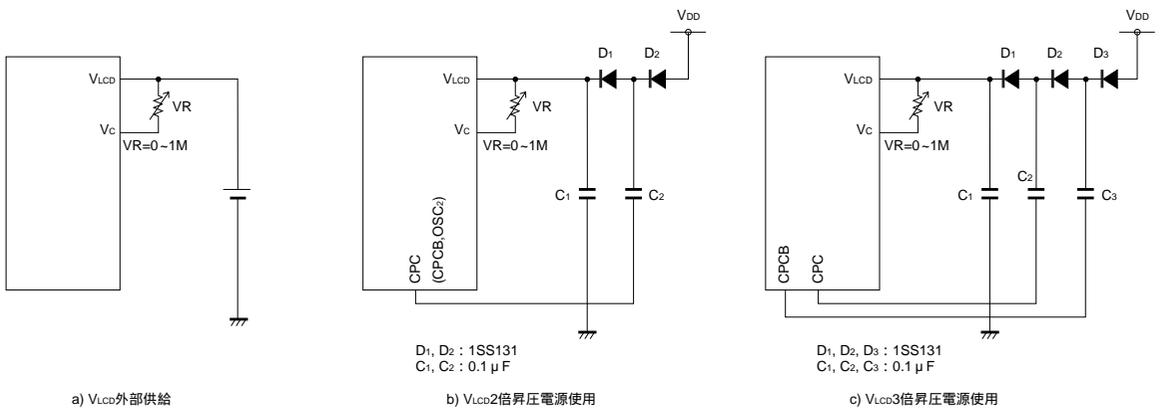
- ・表示クリア R = 1 (LED消灯)
- ・表示モードセット N = 1 (2行表示モード)
- ・エントリーモードセット I / D = 1 (インクリメントモード)
S = 0 (シフトなし)
- ・表示ON / OFF D = 0 (表示OFF)
C = 0 (カーソルOFF)
B = 0 (プリンク / 白黒反転OFF)
- ・KEYスキャンタイミングセット B1 = 1、B2 = 0、B3 = 0
(オンデバウンス : 1500 / fosc)
(オフデバウンス : 2400 / fosc)

注) 電源条件によってはリセットが正常にかからない場合がありますので、このような電源条件の場合インストラクションによる初期化を行ってください。

(15) LCDドライブ電源

V_{LCD} は電源電圧に関わらず V_{SS} V_{LCD} 6.0Vの範囲内で供給し、これと V_C の間にコントラスト調整用の抵抗を挿入し、 V_C 、 V_1 、 V_2 、 V_3 、 V_4 の間の内部ブリーダ抵抗を利用して1/4バイアスで供給します。

また、BU97711-00は昇圧回路駆動用出力を持っていますので、これを用いて V_{DD} からLCDドライブのための V_{LCD} を得ることが可能です。



(16) 発振回路

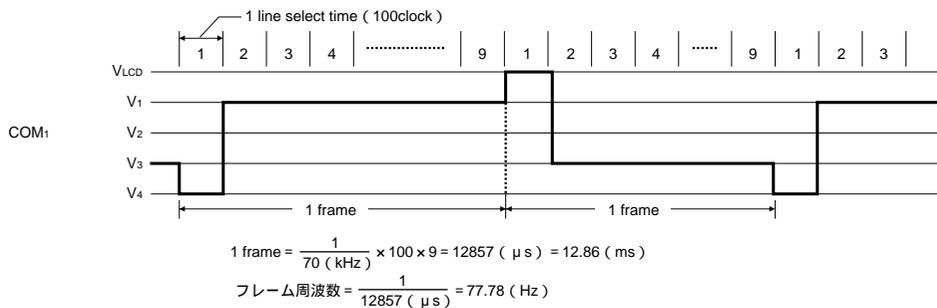
外付け抵抗1本で発振回路をを構成できます。



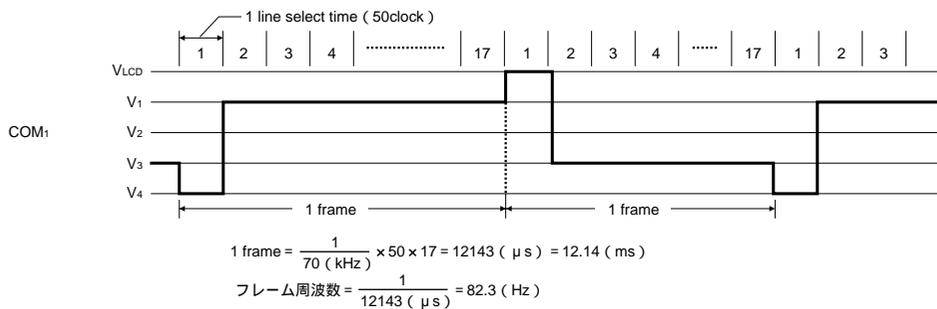
発振周波数とフレーム周波数との関係

以下のLCDフレーム周波数の例はすべて発振クロックが70kHz (14.3 μs / CLK) の場合です。

a) 1 / 9Dutyの場合

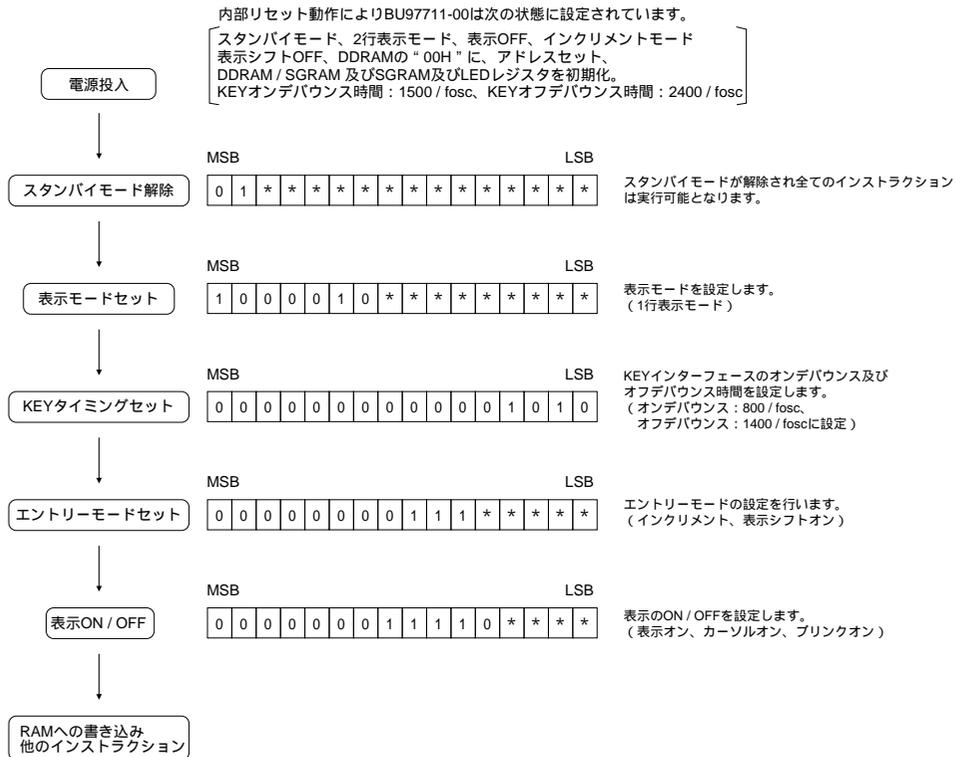


b) 1 / 17Dutyの場合

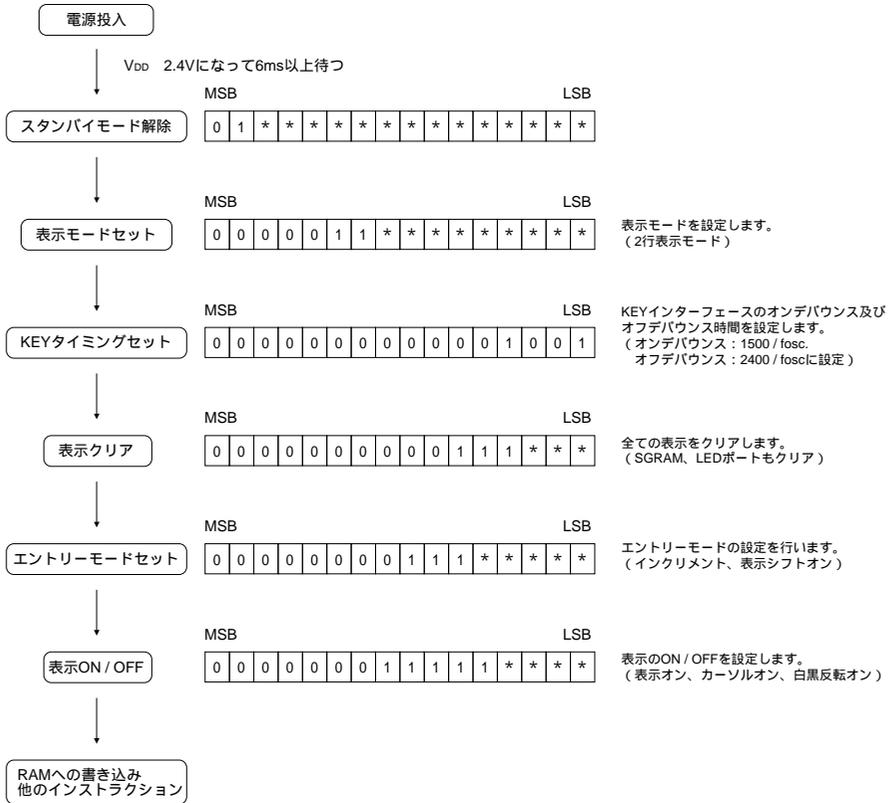


インストラクション設定例

a) 内部リセット動作の電源特性が満足されている場合 (1行設定の例)



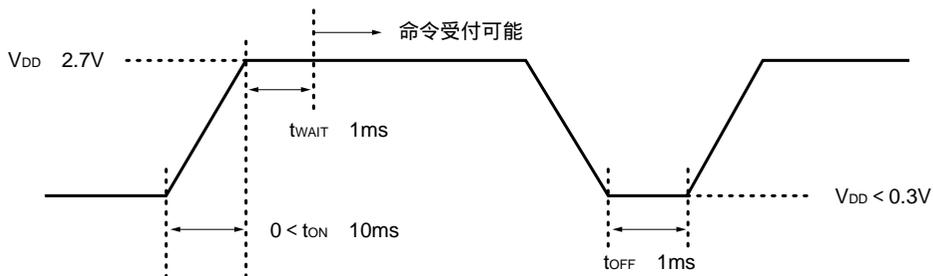
b) 内部リセット動作の電源特性が満足されない場合 (2行表示設定の例)



使用上の注意

電源投入時にリセット動作を行う場合次の使用条件に従ってください。

- ・外部リセット端子を使用する場合、 V_{DD} が2.7V以上になって1ms以上RESET = “L”としてください。
- ・外部リセット端子を使用しない場合、 V_{DD} は次の条件を満たす必要があります。



外形寸法図 (Unit : mm)

