

UMB7N
IMB7A

アイソレーテッドミニモールドデバイス
Isolated Mini-Mold Device
インバータドライバ/Inverter Driver

● 特長

- 1) UMT (SC-70), SMT (SC-59) と同一体積に 2 個のデジタルトランジスタが入っている。
- 2) UMT, SMT の自動装着機により、装着が可能である。
- 3) 各デジタルトランジスタの素子間は独立しているため相互干渉がない。

● Features

- 1) Two digital transistors are housed in the same volume as UMT (SC-70), SMT (SC-59).
- 2) The automatic mounting machine of UMT, SMT can be used for mounting.
- 3) No mutual interference exists between each digital transistor.

以下の特性は個々の DTr₁, DTr₂ について共通です。 / The following characteristics are common for DTr₁ and DTr₂.

● 絶対最大定格 / Absolute Maximum Ratings (Ta=25℃)

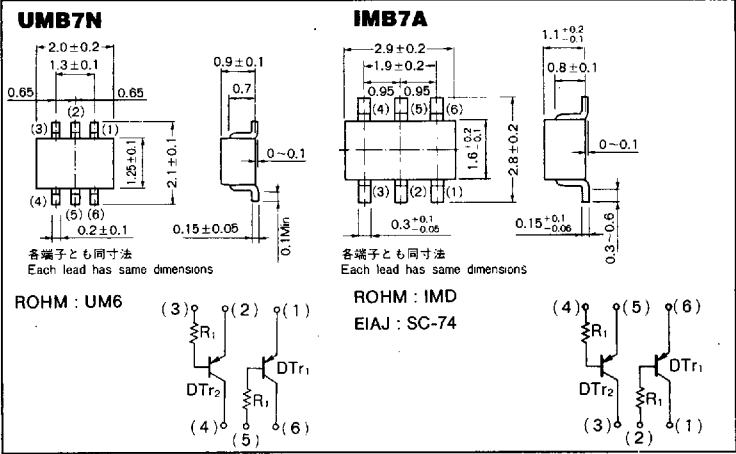
Parameter	Symbol	Limits	Unit
コレクタ・ベース間電圧	V _{CB0}	−50	V
コレクタ・エミッタ間電圧	V _{CEO}	−50	V
エミッタ・ベース間電圧	V _{EB0}	−5	V
コレクタ電流	I _C	−100	mA
コレクタ損失	P _C	300 (TOTAL)*	mW
接合部温度	T _j	150	℃
保存温度範囲	T _{stg}	−55~150	℃

* ただし、1 素子当り 200mW をこえないこと。 / However, 200mW should not be exceeded per element.

● 電気的特性 / Electrical Characteristics (Ta=25℃)

Parameter	Symbol	Min.	Typ.	Max.	Unit	Conditions
コレクタ・ベース降伏電圧	BV _{CB0}	−50	—	—	V	I _C =−50 μA
コレクタ・エミッタ降伏電圧	BV _{CEO}	−50	—	—	V	I _C =−1mA
エミッタ・ベース降伏電圧	BV _{EB0}	−5	—	—	V	I _E =−50 μA
コレクタシャ断電流	I _{CB0}	—	—	−0.5	μA	V _{CB} =−50V
エミッタシャ断電流	I _{EB0}	—	—	−0.5	μA	V _{EB} =−4V
直流電流増幅率	h _{FE}	100	250	600	—	V _{CE} /I _C =−5V/−1mA
コレクタ・エミッタ飽和電圧	V _{CE (sat)}	—	—	−0.3	V	I _C /I _B =−5mA/−0.25mA
入力抵抗	R _i	—	4.7	—	kΩ	—

● 外形寸法図 / Dimensions (Unit : mm)



デジタルトランジスタ
2 素子内蔵 6 端子タイプ

Synthesis and Optimization

The VHDL code described in the previous section is synthesized and optimized by ACTmap, which generates a gate level description optimized for Actel's architecture. ACTmap can output the results in any of the following netlist formats: EDIF, Verilog, ADL, and Viewlogic. The following results were obtained from ACTmap targeting an ACT 3 device.

Figures 29 through 34 show the schematic representation of the netlist generated by ACTmap.

Conclusion