

SANYO**三洋半導体ニュース**

No. 6009

N2098

新

LC73883M
LC73884M

CMOS LSI

DTMFレシーバIC

LC73883M, 73884Mは、DTMF信号の検出を行うレシーバであり、それに必要なフィルタを内蔵した留守番電話機用LSIである。

- 特長**
- ・16種のDTMF信号を検出
 - ・DTMFレシーバとして必要な各種フィルタを内蔵
 - ・ダイアルトーンフィルタ
 - ・高群バンドパスフィルタ
 - ・低群バンドパスフィルタ
 - ・シリアルデータ出力
 - ・動作電源電圧 : 2.85V ~ 5.5V
 - ・パワーダウンモードを持ち消費電流の低減が可能
 - ・外部より19.2MHz もしくは 14.85MHzのクロック入力による動作 (LC73883M)
 - ・外部より9.6MHz もしくは 4.8MHzのクロックによる動作 (LC73884M)

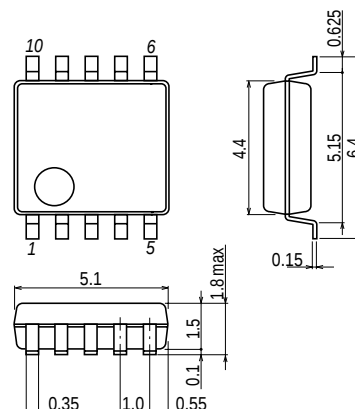
絶対最大定格 / Ta = 25

最大電源電圧	V _{DDmax}	- 0.3 ~ + 6.0	V
入力電圧	V _{IN}	- 0.3 ~ V _{DD} + 0.3	V
入力電流	I _{IN}	- 10 ~ + 10	mA
出力電圧	V _{OUT}	- 0.3 ~ V _{DD} + 0.3	V
許容消費電力	P _{dmax}	Ta 70 120	mW
動作周囲温度	T _{opr}	- 35 ~ + 70	
保存周囲温度	T _{stg}	- 50 ~ 125	

許容動作範囲 / Ta = - 35 ~ + 70

			min	typ	max	unit
動作電圧	V _{DD}		2.85		5.5	V
入力「H」レベル電圧	V _{IH1}	3, 7ピン	0.7V _{DD}			V
	V _{IH2}	2ピン	0.85V _{DD}			V
	V _{IH3}	4ピン(LC73884M)	0.85V _{DD}			V
入力「L」レベル電圧	V _{IL1}	3, 7ピン			0.3V _{DD}	V
	V _{IL2}	2ピン			0.15V _{DD}	V
	V _{IL3}	4ピン(LC73884M)			0.15V _{DD}	V

外形図3086A
(unit : mm)



■本書記載の製品は、極めて高度の信頼性を要する用途(生命維持装置、航空機のコントロールシステム等、多大な人的・物的損害を及ぼす恐れのある用途)に対応する仕様にはなっておりません。そのような場合には、あらかじめ三洋電機販売窓口までご相談下さい。

■本書記載の規格値(最大定格、動作条件範囲等)を瞬時たりとも越えて使用し、その結果発生した機器の欠陥について、弊社は責任を負いません。

SANYO : MFP10S

LC73883M, 73884M

DC電気的特性/ Ta = 25 , V _{DD} = 3V, V _{SS} = 0V				min	typ	max	unit
動作消費電流	I _{DD} (op)				1.4	2.8	mA
静的消費電流	I _{DD} (st)	2ピン = 「L」			0.5	5	μA
出力「H」レベル電流	I _{OH}	6, 8, 9ピン : V _{OUT} = 2.6V				- 0.3	mA
出力「L」レベル電流	I _{OL}	6, 8, 9ピン : V _{OUT} = 2.6V		0.6			mA
入力インピーダンス	Z _{IN}	1ピン		10	50		kΩ

AC電気的特性/ Ta = 25 , V _{DD} = 3V, V _{SS} = 0V, Fosc = 19.2MHz or 14.85MHz (LC73883M) Fosc = 9.6MHz or 4.8MHz (LC73884M)				min	typ	max	unit
入力信号検知レベル		1, 2, 3, 5, 6, 9		- 43		- 13	dBm
許容ツイスト		2, 3, 6, 9, 11			± 10		dB
周波数検知帯域		2, 3, 5, 9		1.5% ± 2Hz			
周波数不検知帯域		2, 3, 5		± 3.5			%
許容サードトーン		2, 3, 4, 5, 9, 10			- 16		dB
許容ダイアルトーン		2, 3, 4, 5, 8, 9, 10			22		dB
許容ノイズ		2, 3, 4, 5, 7, 9, 10			- 8		dB
入力信号検知時間	t _{DP}	タイミングチャート参照		3		20	ms
入力信号検知時間	t _{DA}	タイミングチャート参照		0.5		20	ms
入力信号無効時間	t _{REC}	タイミングチャート参照				20	ms
入力信号有効時間	t _{REC}	タイミングチャート参照		45			ms
インタディジットポーズ	t _{DD}	タイミングチャート参照				20	ms
インタディジットポーズ	t _{LD}	タイミングチャート参照		40			ms
ガードタイム	t _{GDP}	タイミングチャート参照		29.5	30.0	30.5	ms
	t _{GDA}	タイミングチャート参照		19.5	20.0	20.5	ms
シリアルロック 立上り時間	t _{RCK}	タイミングチャート参照				1	μs
シリアルロック 立下り時間	t _{FCK}	タイミングチャート参照				1	μs
データシフト速度						500	kHz
データ出力遅延時間	t _{PAD}	タイミングチャート参照			100		ns
データセット速度	t _{DL}	タイミングチャート参照		4			μs
データ保持時間	t _{DH}	タイミングチャート参照		30			ns
クロック入力周波数	fosc1	CLKSEL = 「L」 (LC73883M)	- 0.1%	19.2MHz	+ 0.1%		
	fosc2	CLKSEL = 「H」 (LC73883M)	- 0.1%	14.85MHz	+ 0.1%		
	fosc3	CLKSEL = 「L」 (LC73884M)	- 0.1%	9.6MHz	+ 0.1%		
	fosc4	CLKSEL = 「H」 (LC73884M)	- 0.1%	4.8MHz	+ 0.1%		
クロック入力レベル	Vosc	LC73883M		0.3			Vp-p
クロックデューティ比	Cdty	4ピン		40	50	60	%

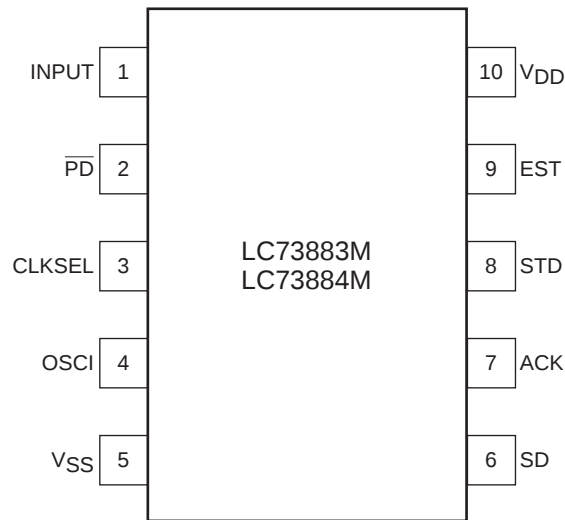
条件

1. dBm = 600Ω 負荷時の1mW電力を0dBmとする。
2. 16種のDTMF信号全ての組み合わせ
3. 40msのDTMF信号時間, 40msのポーズ時間
4. DTMF信号は公称周波数を使用
5. 低群・高群のレベルは同一
6. DTMF信号の周波数偏差は± 1.5% ± 2Hz以内
7. 帯域が0 ~ 3kHzのガウスノイズ
8. 350Hz および 440Hzのダイアルトーン
9. エラー率は1万回中1回以下
10. DTMF信号のもっとも低いレベルの周波数成分を基準とする
11. ツイスト = 高群トーンレベル/低群トーンレベル

端子説明

端子番号	端子名		端 子 説 明
1	INPUT	I	入力結合コンデンサが必要。内部で $V_{DD}/2$ にバイアスされている。
2	$\overline{PD}$	I	このピンを「L」にすることによりパワーダウンモードになる。また、電源投入時には必ず $1\mu s$ 以上「L」にすること。
3	CLKSEL	I	このピンの切換えにより4ピンに入力するクロックの切換えが可能。 L : 19.2MHz, H : 14.85MHz (LC73883M), L : 9.6MHz, H : 4.8MHz (LC73884M)
4	OSCI	I	外部より19.2MHz もしくは 14.85MHzのクロックを入力する (LC73883M)。 外部より9.6MHz もしくは 4.8MHzのクロックを入力する (LC73884M)。
5	V_{SS}		電源端子 通常0V
6	SD	O	デコードされたDTMF出力がLSBを先頭に4ビットのシリアルデータとしてこの端子より出力される。
7	ACK	I	このピンはSDピンへデータをシフトアウトするのに用いられる。4つのパルスが4ビットからなるDTMF文字をシフトアウトするために必要である。
8	STD	O	「H」でDTMF信号が存在することを示す。このピンはESTピンに比べ、入力信号に対し立上りは遅いが、パースト波等に対して不感である。
9	EST	O	「H」でDTMF信号が存在することを示す。このピンもしくはSTDを外部でモニタし、適当な時間を経過後、データをアクセスするためにACKへ4つのパルスを与える。なお、この端子の立上りでデータをラッチする。
10	V_{DD}		電源端子 通常2.85 ~ 5.5V

ピン配置図



Top view

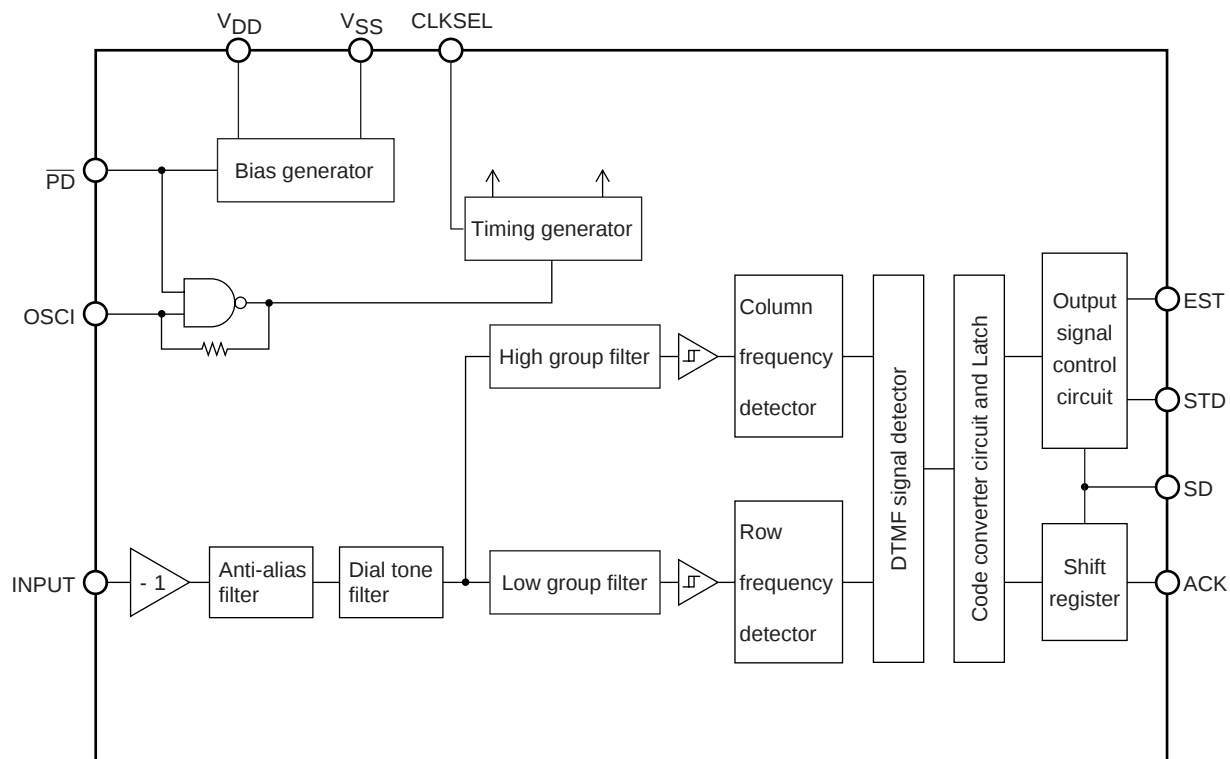
A11526

入出力端子等価回路図

端子番号	端 子 名	内 部 接 続
1	INPUT	A11527
2 3	$\overline{\text{PD}}$ CLKSEL	A11528
4	OSCI	(LC73883M) A11529
4	OSCI	(LC73884M) A11530
6 8 9	SD STD EST	A11531
7	ACK	A11532

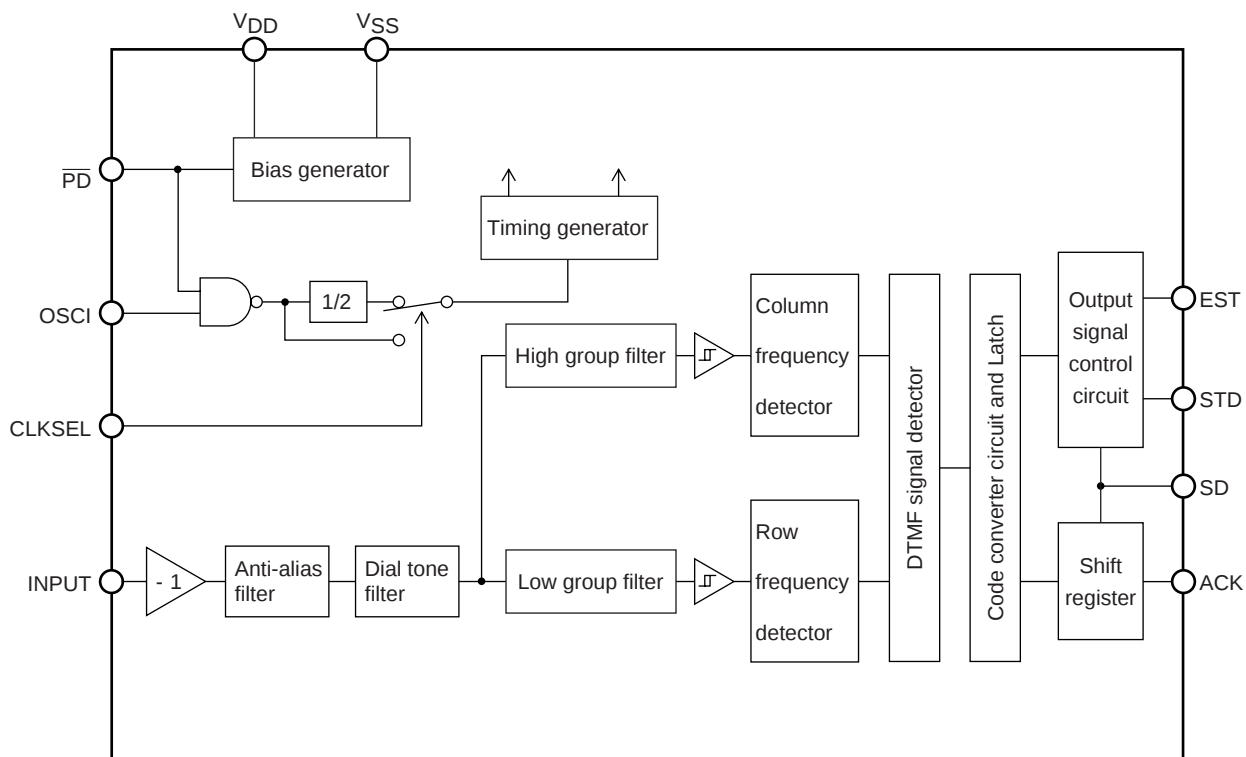
等価回路ブロック図

【 LC73883M 】



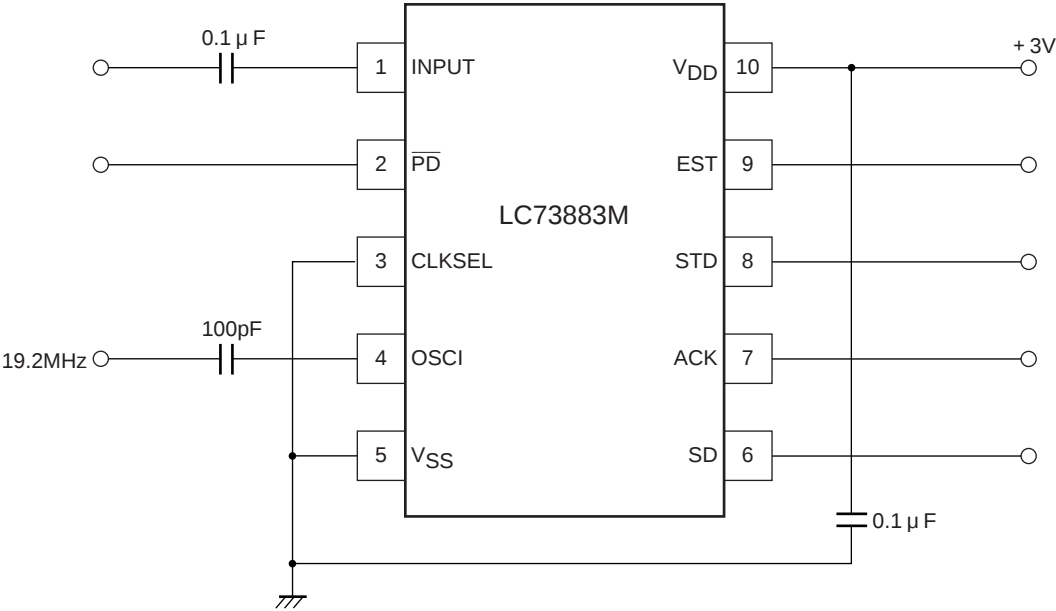
A11533

【 LC73884M 】

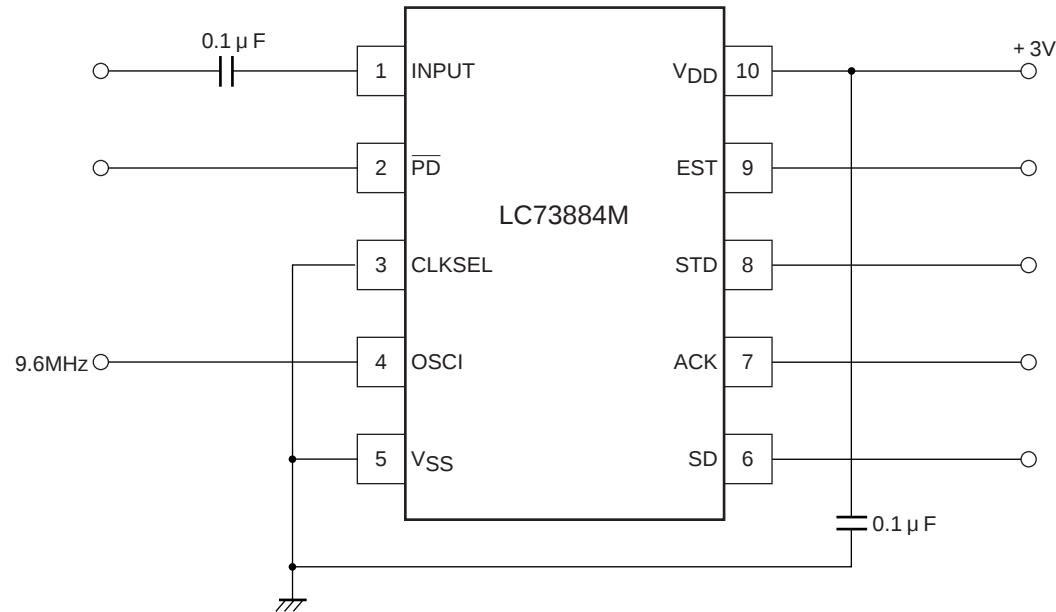


A11534

測定回路/応用回路例



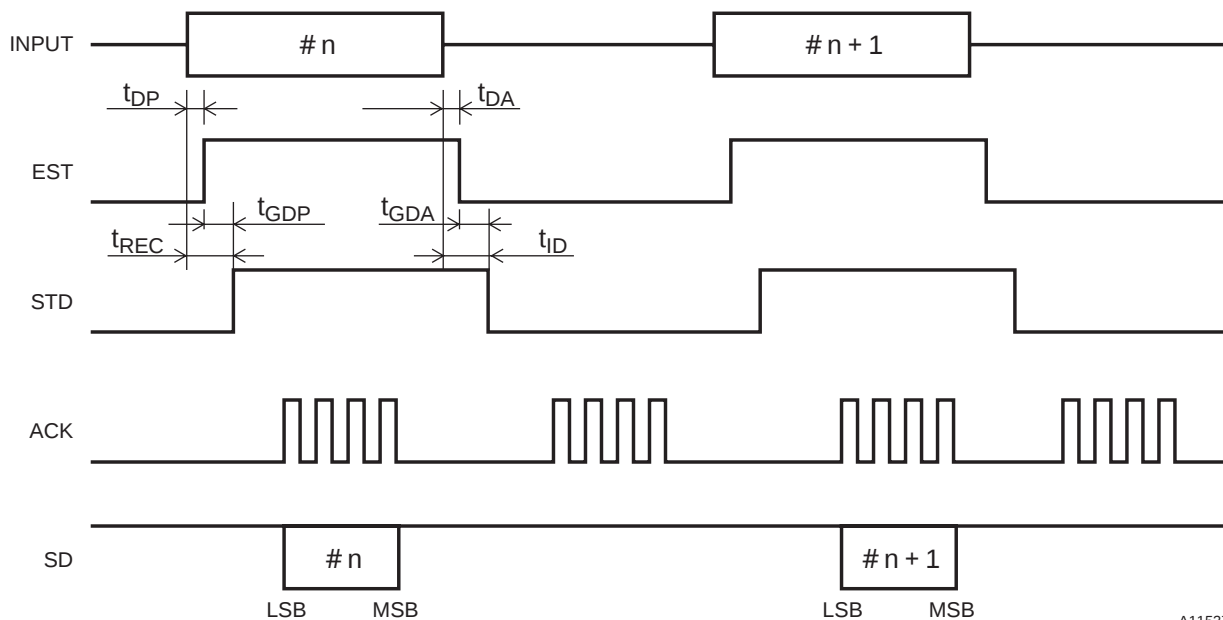
A11535



A11536

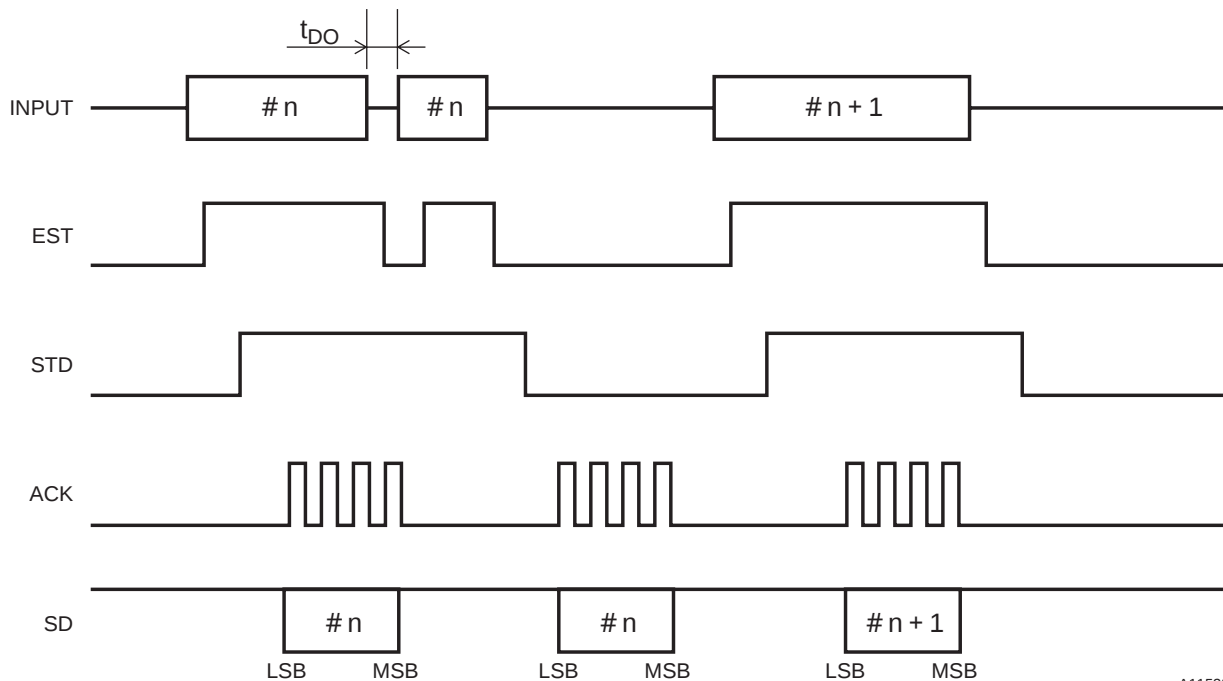
タイミングチャート

通常状態 (DTMF信号 #n および #n+1が入力された場合)



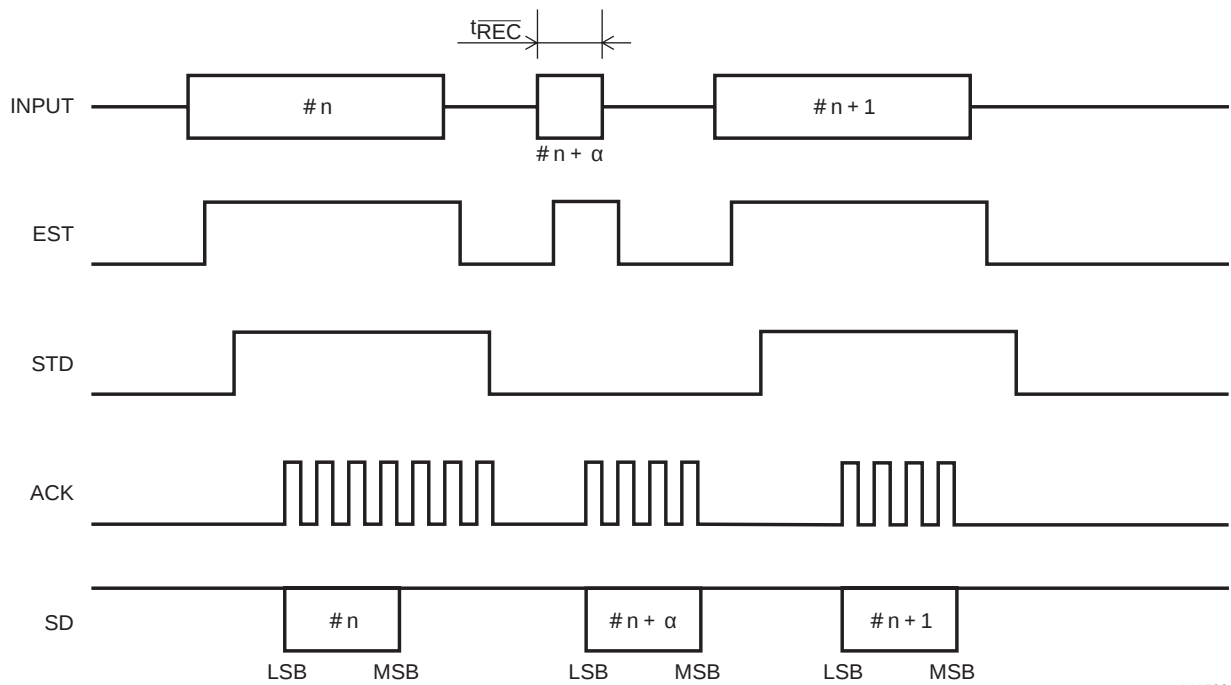
A11537

DTMF信号 (#n)がバースト等により2つに分割した場合



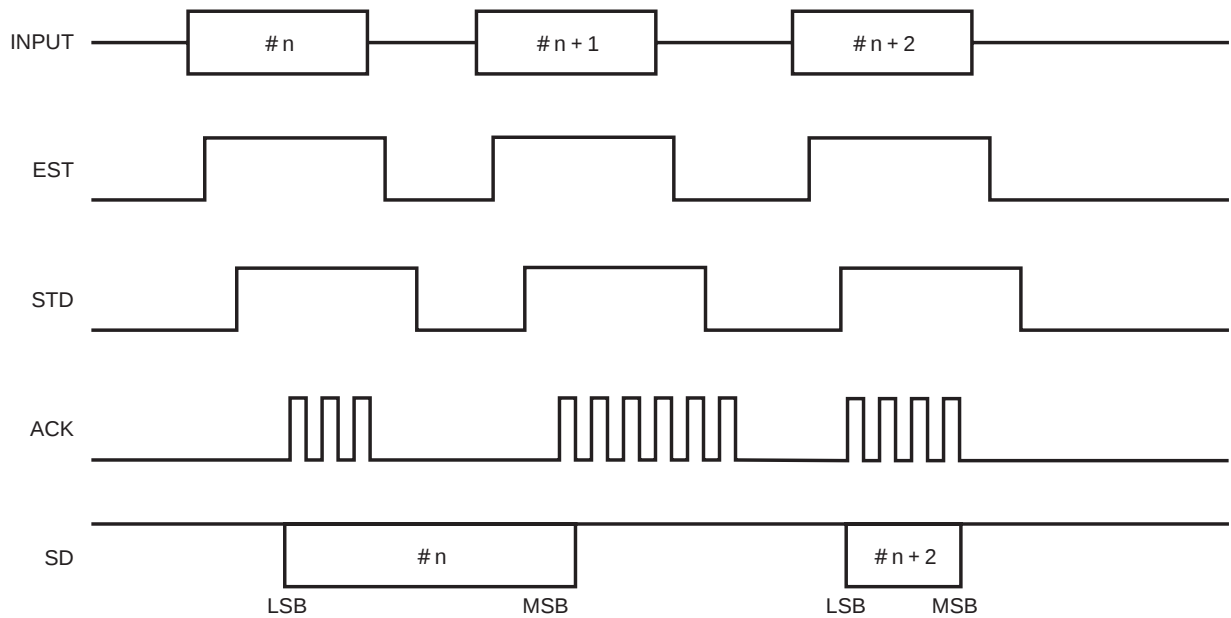
A11538

雑音 ($\#n + \alpha$) という疑似DTMF信号が入った場合



A11539

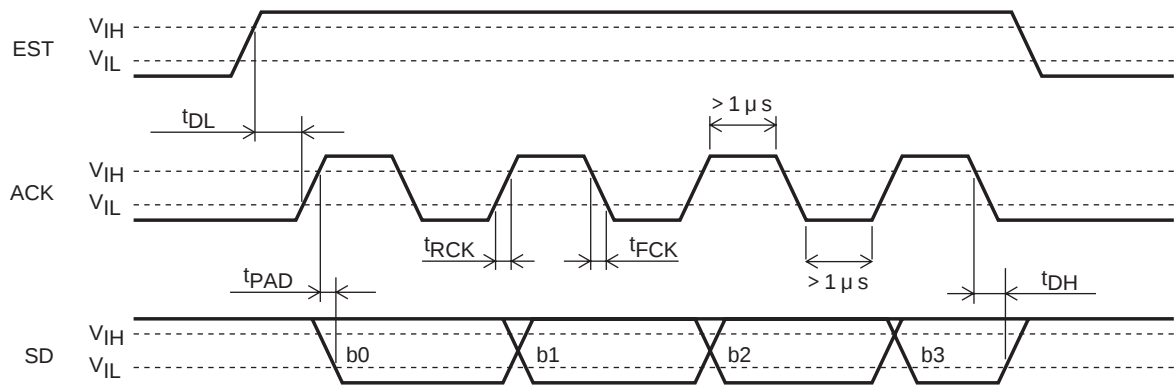
入力クロックのズレによりデータ出力が狂ってしまう場合



A11540

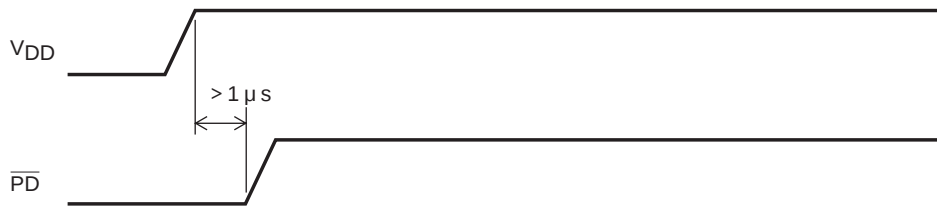
注) データ出力はACKから4つのパルスセットとしてSD端子より出力される。ただし、EST端子の立上りから次の立上りまでの間に5つ以上のパルスを入力しても5つめ以降のパルスは無視される。また、EST端子の立上りから次のEST端子の立上りまでの間に、ACK端子からのパルスが1～3個の場合、4つ目のパルスの立下りまで前EST端子が「H」となった時のデータが保持され、次のデータは無視される。

入力クロックの条件



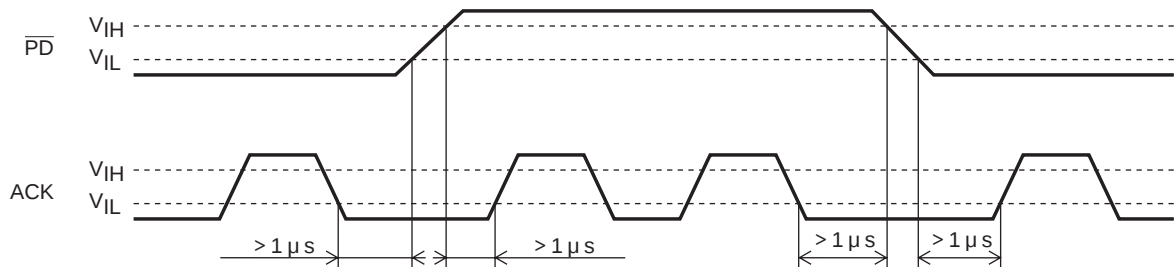
A11541

パワーオン時のリセットタイミング



A11542

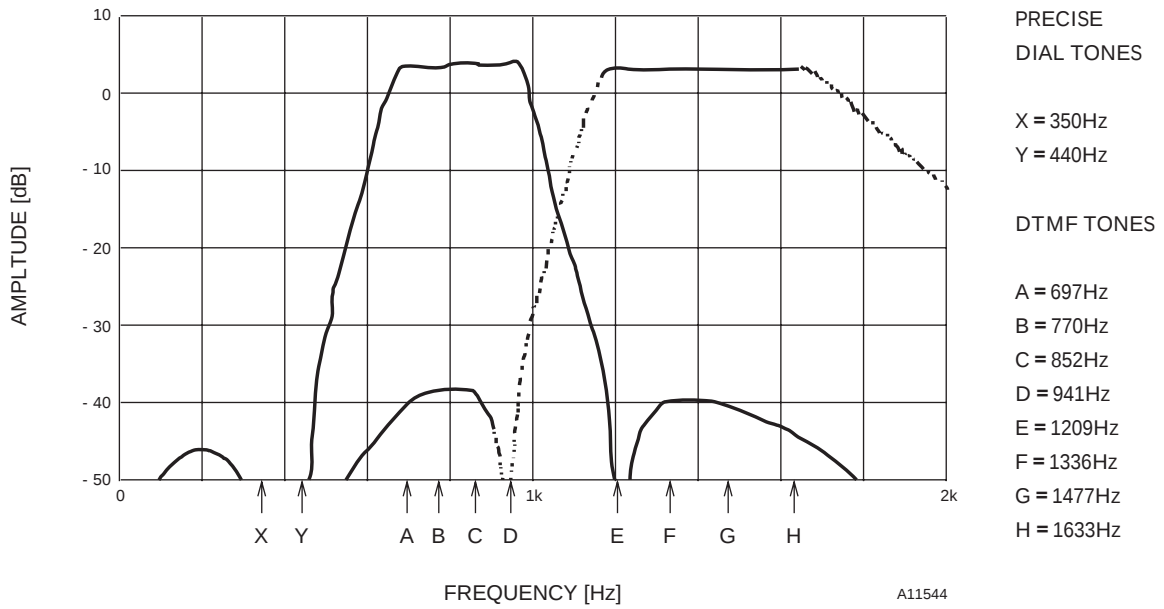
$\overline{PD}$ 端子とACK端子のタイミング



A11543

ACK端子は、 $\overline{PD}$ 端子の変化中 および その前後 $1 \mu s$ 以内では変化させないこと。

フィルタ特性



出力コード表

FL	FH	KEY	b3	b2	b1	b0
697	1209	1	L	L	L	H
697	1336	2	L	L	H	L
697	1477	3	L	L	H	H
770	1209	4	L	H	L	L
770	1336	5	L	H	L	H
770	1477	6	L	H	H	L
852	1209	7	L	H	H	H
852	1336	8	H	L	L	L
852	1477	9	H	L	L	H
941	1336	0	H	L	H	L
941	1209	*	H	L	H	H
941	1477	#	H	H	L	L
697	1633	A	H	H	L	H
770	1633	B	H	H	H	L
852	1633	C	H	H	H	H
941	1633	D	L	L	L	L

- 本書記載の製品は、定められた条件下において、記載部品単体の性能・特性・機能などを規定するものであり、お客様の製品（機器）での性能・特性・機能などを保証するものではありません。部品単体の評価では予測できない症状・事態を確認するためにも、お客様の製品で必要とされる評価・試験を必ず行って下さい。
- 弊社は、高品質・高信頼性の製品を供給することに努めております。しかし、半導体製品はある確率で故障が生じてしまいます。この故障が原因となり、人命にかかわる事故、発煙・発火事故、他の物品に損害を与えてしまう事故などを引き起こす可能性があります。機器設計時には、このような事故を起こさないような、保護回路・誤動作防止回路等の安全設計、冗長設計・機構設計等の安全対策を行って下さい。
- 本書記載の製品が、外国為替および外国貿易法に定める規制貨物（役務を含む）に該当する場合、輸出する際に同法に基づく輸出許可が必要です。
- 弊社の承諾なしに、本書の一部または全部を、転載または複製することを禁止します。
- 本書に記載された内容は、製品改善および技術改良等により将来予告なしに変更することがあります。したがって、ご使用の際には、「納入仕様書」でご確認下さい。
- この資料の情報（掲載回路および回路定数を含む）は一例を示すもので、量産セットとしての設計を保証するものではありません。また、この資料は正確かつ信頼すべきものであると確信しておりますが、その使用にあたって第三者の工業所有権その他の権利の実施に対する保証を行うものではありません。