

CMOS高速8ビットADC マルチプレクサ及びリファレンス付

MAX154/MAX158

概要

MAX154/MAX158は、高速マルチチャネルアナログディジタルコンバータ(ADC)です。MAX154は4チャネル、MAX158は8チャネルのアナログ入力を備えています。変換時間は、いずれも2.5 μ sです。MAX154/MAX158は2.5Vのリファレンスも内蔵しているため、完全な高速データ収集システムとなっています。

いずれのコンバータもトラック/ホールドが組み込まれているため、外部トラック/ホールドの必要がありません。ADCは+5V単一電源で動作するにもかかわらず、アナログ入力範囲は0V~+5Vです。

本ADCは、外部インタフェースロジックなしでI/Oポート又はメモリロケーションとして扱うことができるため、 μ Pインタフェースが単純になります。データ出力にはラッチ付スリーステートバッファ回路を使用しているため、 μ Pデータバス又はシステム入力ポートに直接接続できます。

アプリケーション

- ディジタル信号処理
- 高速データ収集
- テレコミュニケーション
- 高速サーボ制御
- オーディオ計測器

特長

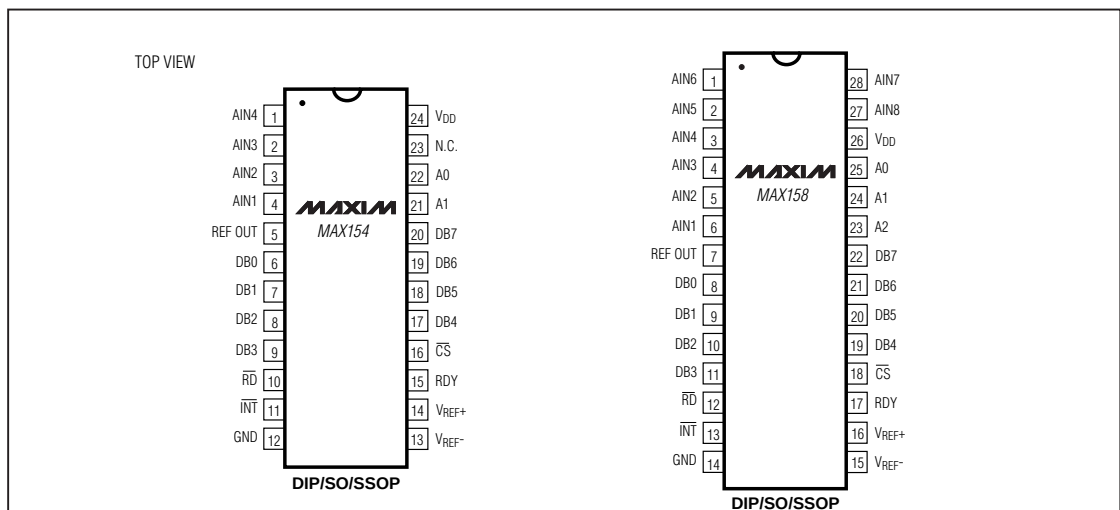
- ◆ ワンチップ・データ収集システム
- ◆ アナログ入力チャネル数：4チャネル又は8チャネル
- ◆ 変換時間：2.5 μ s/チャネル
- ◆ 内部2.5Vリファレンス
- ◆ 内蔵トラック/ホールド機能
- ◆ 誤差仕様：1/2 LSB
- ◆ 電源：+5V単一
- ◆ 外部クロック不要
- ◆ パッケージ：新しい省スペースSSOP

型番

PART	TEMP. RANGE	PIN-PACKAGE	ERROR (LSB)
MAX154ACNG	0°C to +70°C	24 Narrow Plastic DIP	$\pm 1/2$
MAX154BCNG	0°C to +70°C	24 Narrow Plastic DIP	± 1
MAX154BC/D	0°C to +70°C	Dice	$\pm 1/2$
MAX154ACWG	0°C to +70°C	24 Wide SO	$\pm 1/2$
MAX154BCWG	0°C to +70°C	24 Wide SO	± 1
MAX154ACAG	0°C to +70°C	24 SSOP	$\pm 1/2$
MAX154BCAG	0°C to +70°C	24 SSOP	± 1

型番の続きはデータシートの最後に記載されています。

ピン配置



CMOS高速8ビットADC マルチプレクサ及びリファレンス付

ABSOLUTE MAXIMUM RATINGS

Supply Voltage, V_{DD} to GND0V, +10V
 Voltage at Any Other PinsGND -0.3V, V_{DD} +0.3V
 Output Current (REF OUT)30mA
 Power Dissipation (any package) to +75°C450mW
 Derate above +25°C by6mW/°C

Operating Temperature Ranges

MAX15_ _C_0°C to +70°C
 MAX15_ _E_-40°C to +85°C
 MAX15_ _M_-55°C to +125°C
 Storage Temperature Range-65°C to +160°C
 Lead Temperature (soldering, 10sec)+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{DD} = +5V, V_{REF+} = +5V, V_{REF-} = GND, Mode 0, T_A = T_{MIN} to T_{MAX} , unless otherwise noted).

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
ACCURACY						
Resolution			8			Bits
Total Unadjusted Error (Note 1)		MAX15_ _A_		±1/2		LSB
		MAX15_ _B_		±1		
No-Missing-Codes Resolution			8			Bits
Channel-to-Channel Mismatch				±1/4		LSB
REFERENCE INPUT						
Reference Resistance			1		4	kΩ
V_{REF+} Input Voltage Range			V_{REF-}		V_{DD}	V
V_{REF-} Input Voltage Range			GND		V_{REF+}	V
REFERENCE OUTPUT (Note 2)						
Output Voltage	REF OUT	T_A = +25°C	2.47	2.50	2.53	V
Load Regulation		I_L = 0mA to 10mA, T_A = +25°C		-6	-10	mV
Power-Supply Sensitivity		V_{DD} ±5%, T_A = +25°C		±1	±3	mV
Temperature Drift (Note 3)		MAX15_ _C_		40	70	ppm/°C
		MAX15_ _E_		40	70	
		MAX15_ _M_		60	100	
Output Noise	e_N			200		μV/rms
Capacitive Load					0.01	μF
ANALOG INPUT						
Analog Input Voltage Range	A_{INR}		V_{REF-}		V_{REF+}	V
Analog Input Capacitance	C_{AIN}			45		pF
Analog Input Current	I_{AIN}	Any channel, A_{IN} = 0V to 5V			±3	μA
Slew Rate, Tracking	SR			0.7	0.157	V/μs
LOGIC INPUTS ($\overline{RD}$, $\overline{CS}$, A0, A1, A2)						
Input High Voltage	V_{INH}		2.4			V
Input Low Voltage	V_{INL}				0.8	V
Input High Current	I_{INH}				1	μA
Input Low Current	I_{INL}				-1	μA
Input Capacitance (Note 4)	C_{IN}			5	8	pF

CMOS高速8ビットADC マルチプレクサ及びリファレンス付

MAX154/MAX158

ELECTRICAL CHARACTERISTICS (continued)

(V_{DD} = +5V, V_{REF+} = +5V, V_{REF-} = GND, MODE 0, T_A = T_{MIN} to T_{MAX}, unless otherwise noted).

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
LOGIC OUTPUTS						
Output High Voltage	V _{OH}	DB0-DB7, $\overline{\text{INT}}$; I _{OUT} = -360μA	4.0			V
Output Low Voltage	V _{OL}	DB0-DB7, $\overline{\text{INT}}$; RDY			0.4	V
					0.4	
Three-State Output Current		DB0-DB7, RDY; V _{OUT} = 0V to V _{DD}			±3	μA
Output Capacitance (Note 4)	C _{OUT}			5	8	pF
POWER-SUPPLY						
Supply Voltage	V _{DD}	5V ±5% for specified performance	4.75		5.25	V
Supply Current	I _{DD}	$\overline{\text{CS}} = \overline{\text{RD}} = 2.4\text{V}$			15	mA
Power Dissipation				25	75	mW
Power-Supply Sensitivity	PSS	V _{DD} = ±5%		±1/16	±1/4	LSB

Note 1: Total unadjusted error includes offset, full-scale, and linearity errors.

Note 2: Specified with no external load unless otherwise noted.

Note 3: Temperature drift is defined as change in output voltage from +25°C to T_{MIN} or T_{MAX} divided by (25 - T_{MIN}) or (T_{MAX} - 25).

Note 4: Guaranteed by design.

TIMING CHARACTERISTICS (Note 5)

(V_{DD} = +5V, V_{REF+} = +5V, V_{REF-} = GND, MODE 0, T_A = T_{MIN} to T_{MAX}, unless otherwise noted).

PARAMETER	SYMBOL	CONDITIONS	T _A = +25°C			MAX15_C/E		MAX15_M		UNITS
			MIN	TYP	MAX	MIN	MAX	MIN	MAX	
$\overline{\text{CS}}$ to $\overline{\text{RD}}$ Setup Time	t _{CSS}		0			0		0		ns
$\overline{\text{CS}}$ to $\overline{\text{RD}}$ Hold Time	t _{CSH}		0			0		0		ns
Multiplexer Address Setup Time	t _{AS}		0			0		0		ns
Multiplexer Address Hold Time	t _{AH}		30			35		40		ns
$\overline{\text{CS}}$ to RDY Delay	t _{RDY}	C _L = 50pF, R _L = 5kΩ		30	40		60		60	ns
Conversion Time (Mode 0)	t _{CRD}			1.6	2.0		2.4		2.8	μs
Data Access Time After $\overline{\text{RD}}$	t _{ACC1}	(Note 6)			85		110		120	ns
Data Access Time After $\overline{\text{INT}}$, Mode 0	t _{ACC2}	(Note 6)		20	50		60		70	ns
$\overline{\text{RD}}$ to $\overline{\text{INT}}$ Delay (Mode 1)	t _{INTH}	C _L = 50pF		40	75		100		100	ns
Data Hold Time	t _{DH}	(Note 7)			60		70		70	ns
Delay Time Between Conversions	t _P			500			500		600	ns
$\overline{\text{RD}}$ Pulse Width (Mode 1)	t _{RD}			60	600		80 500		80 400	ns

Note 5: All input control signals are specified with t_R = t_F = 20ns (10% to 90% of +5V) and timed from a 1.6V voltage level.

Note 6: Measured with load circuits of Figure 1 and defined as the time required for an output to cross 0.8V or 2.4V.

Note 7: Defined as the time required for the data lines to change 0.5V when loaded with the circuits of Figure 2.

CMOS高速8ビットADC マルチプレクサ及びリファレンス付

標準動作特性

($T_A = +25^\circ\text{C}$, unless otherwise noted.)

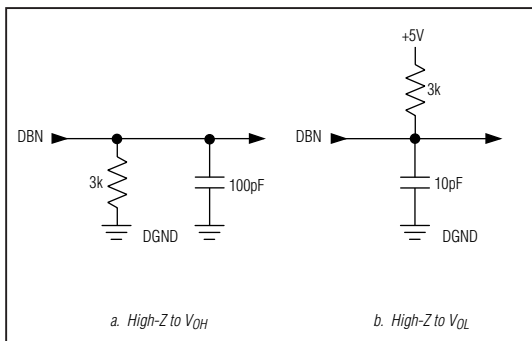
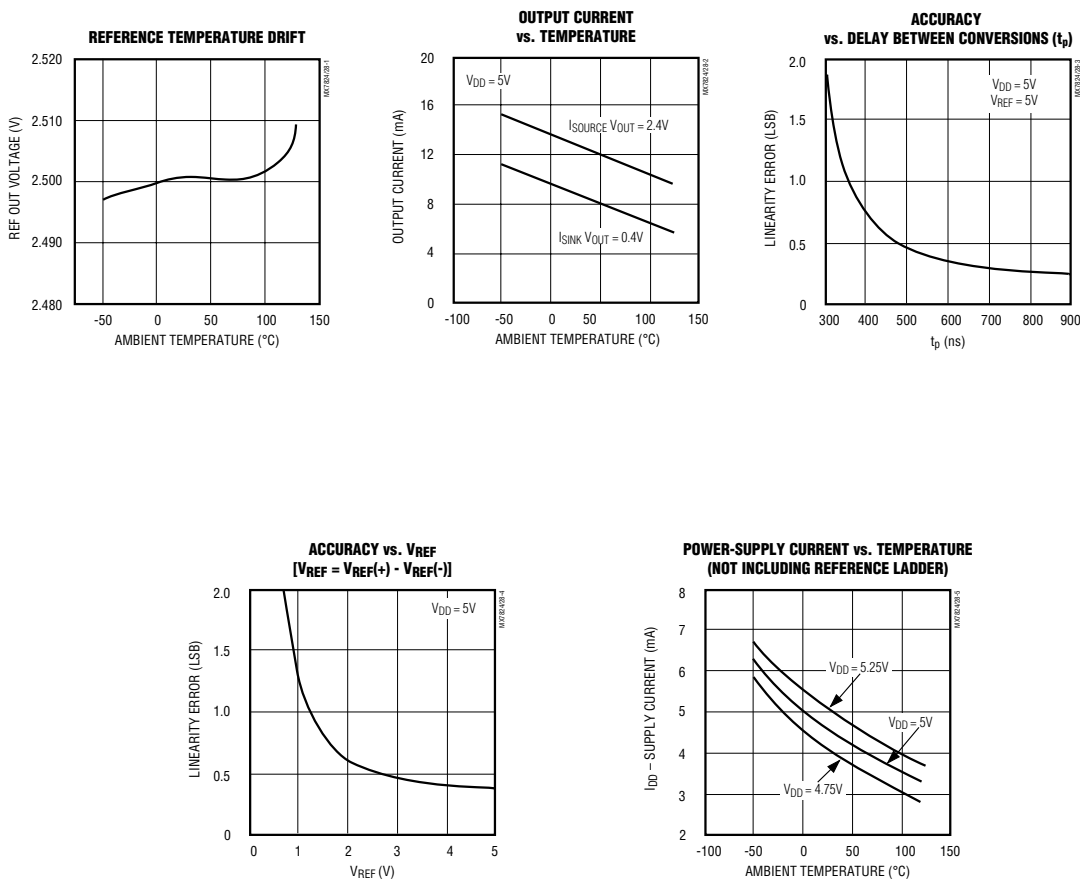


図1. データアクセス時間テスト用の負荷回路

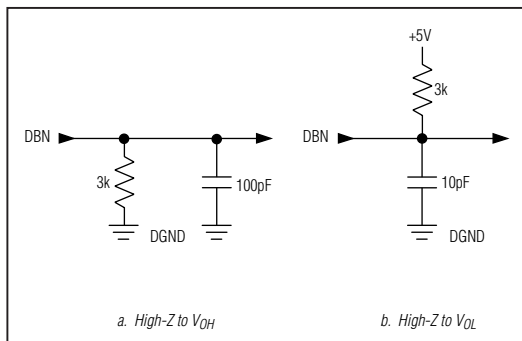


図2. データホールド時間テスト用の負荷回路

CMOS高速8ビットADC マルチプレクサ及びリファレンス付

MAX154/MAX158

端子説明

MAX154 の端子	名称	機 能
1	AIN4	アナログ入力チャネル4
2	AIN3	アナログ入力チャネル3
3	AIN2	アナログ入力チャネル2
4	AIN1	アナログ入力チャネル1
5	REF OUT	MAX154のリファレンス出力(2.5V)
6	DB0	スリーステートデータ出力、ビット0(LSB)
7	DB1	スリーステートデータ出力、ビット1
8	DB2	スリーステートデータ出力、ビット2
9	DB3	スリーステートデータ出力、ビット3
10	$\overline{RD}$	読取入力。 $\overline{RD}$ は変換及びデータアクセスを制御します。「デジタルインタフェース」の項を参照。
11	$\overline{INT}$	割込出力。 $\overline{INT}$ がローになるのは変換完了の表示です。「デジタルインタフェース」の項を参照。
12	GND	グランド
13	V_{REF-}	リファレンススパンの下限。ゼロコード電圧を設定します。範囲: $GND \sim V_{REF+}$
14	V_{REF+}	リファレンススパンの上限。フルスケール入力電圧を設定します。範囲: $V_{REF-} \sim V_{DD}$
15	RDY	レディ出力。能動的なブルアップ素子なしのオープンドレイン出力です。 $\overline{CS}$ がローになるとローになり、変換終了時にハイインピーダンスになります。
16	$\overline{CS}$	チップセレクト入力。本素子が選択されるためには $\overline{CS}$ がローであることが必要です。
17	DB4	スリーステートデータ出力、ビット4
18	DB5	スリーステートデータ出力、ビット5
19	DB6	スリーステートデータ出力、ビット6
20	DB7	スリーステートデータ出力、ビット7(MSB)
21	A1	チャネルアドレス1入力
22	A0	チャネルアドレス0入力
23	NC	接続なし
24	V_{DD}	電源電圧、+5V

MAX158 の端子	名称	機 能
1	AIN6	アナログ入力チャネル6
2	AIN5	アナログ入力チャネル5
3	AIN4	アナログ入力チャネル4
4	AIN3	アナログ入力チャネル3
5	AIN2	アナログ入力チャネル2
6	AIN1	アナログ入力チャネル1
7	REF OUT	MAX158のリファレンス出力(2.5V)
8	DB0	スリーステートデータ出力、ビット0(LSB)
9	DB1	スリーステートデータ出力、ビット1
10	DB2	スリーステートデータ出力、ビット2
11	DB3	スリーステートデータ出力、ビット3
12	$\overline{RD}$	読取入力。 $\overline{RD}$ は、変換及びデータアクセスを制御します。「デジタルインタフェース」の項を参照。
13	$\overline{INT}$	割込出力。 $\overline{INT}$ がローになるのは変換完了の表示です。「デジタルインタフェース」の項を参照。
14	GND	グランド
15	V_{REF-}	リファレンススパンの下限。ゼロコード電圧を設定します。範囲: $GND \sim V_{REF+}$
16	V_{REF+}	リファレンススパンの上限。フルコード電圧を設定します。範囲: $V_{REF-} \sim V_{DD}$
17	RDY	レディ出力。能動的なブルアップ素子なしのオープンドレイン出力です。 $\overline{CS}$ がローになるとローになり、変換終了時にハイインピーダンスになります。
18	$\overline{CS}$	チップセレクト入力。本素子が選択されるためには $\overline{CS}$ がローであることが必要です。
19	DB4	スリーステートデータ出力、ビット4
20	DB5	スリーステートデータ出力、ビット5
21	DB6	スリーステートデータ出力、ビット6
22	DB7	スリーステートデータ出力、ビット7(MSB)
23	A2	チャネルアドレス2入力
24	A1	チャネルアドレス1入力
25	A0	チャネルアドレス0入力
26	V_{DD}	電源電圧、+5V
27	AIN8	アナログ入力チャネル8
28	AIN7	アナログ入力チャネル7

CMOS高速8ビットADC マルチプレクサ及びリファレンス付

詳細

コンバータの動作

MAX154/MAX158は、一般に「ハーフフラッシュ」変換と呼ばれる技法を使用しています(図3)。2つの4ビットフラッシュADCコンバータ部を使用して8ビットの結果を得ています。上位4ビットMS(最上位)フラッシュADCは、15個のコンパレータを使用して未知の入力電圧をリファレンスラダーと比較し、上位4データビットを提供します。

内部DACは、MSビットを使用して最初のフラッシュ変換からアナログ値を生成します。そして15個のLS(最下位)フラッシュコンパレータを使用して、残余電圧(未知の入力電圧とDAC電圧の差)をリファレンスラダーと比較することにより、下位4データビットが得られます。

動作シーケンス

動作シーケンスを図4に示します。変換は、 $\overline{RD}$ 及び $\overline{CS}$ の立下がりエッジによって開始されます。コンパレータ入力は、約1 μ sの間アナログ入力電圧に追従します。この最初のサイクルの後、MSフラッシュ結果が出力バッファにラッチされ、LS変換が開始されます。約600ns後に $\overline{INT}$ がローになり、変換が終了したこと及び最下位4ビットが出力バッファにラッチされたことを示します。この時、 $\overline{CS}$ 及び $\overline{RD}$ 入力を使用してデータにアクセスできます。

デジタルインタフェース

MAX154/MAX158は、制御ビットとしてチップセレクト($\overline{CS}$)及び読取($\overline{RD}$)のみを使用します。読取動作では $\overline{CS}$ 及び $\overline{RD}$ をローにすることによって、マルチプレクサアドレス入力をラッチし、変換を開始させます(表1)。

表1. 入力チャネル選択の真理値表

MAX154/MX7824 A1 A0	MAX158/MX7828 A2 A1 A0	SELECTED CHANNEL
0 0	0 0 0	AIN1
0 1	0 0 1	AIN2
1 0	0 1 0	AIN3
1 1	0 1 1	AIN4
	1 0 0	AIN5
	1 0 1	AIN6
	1 1 0	AIN7
	1 1 1	AIN8

2つのインタフェースモードがあり、どちらになるかは $\overline{RD}$ 入力の長さで決まります。変換が終了するまで $\overline{RD}$ がローに維持されるとモード0になりますが、このモードは強制的にWAIT状態になれるマイクロプロセッサ用です。このモードでは、READ動作($\overline{CS}$ と $\overline{RD}$ をローにすること)で変換が始まり、変換が終了するとデータが読み取られます。モード1の方は、マイクロプロセッサのウェイト状態を必要としません。この場合、読取動作で変換を開始すると同時に前の変換の結果が読み取られます。

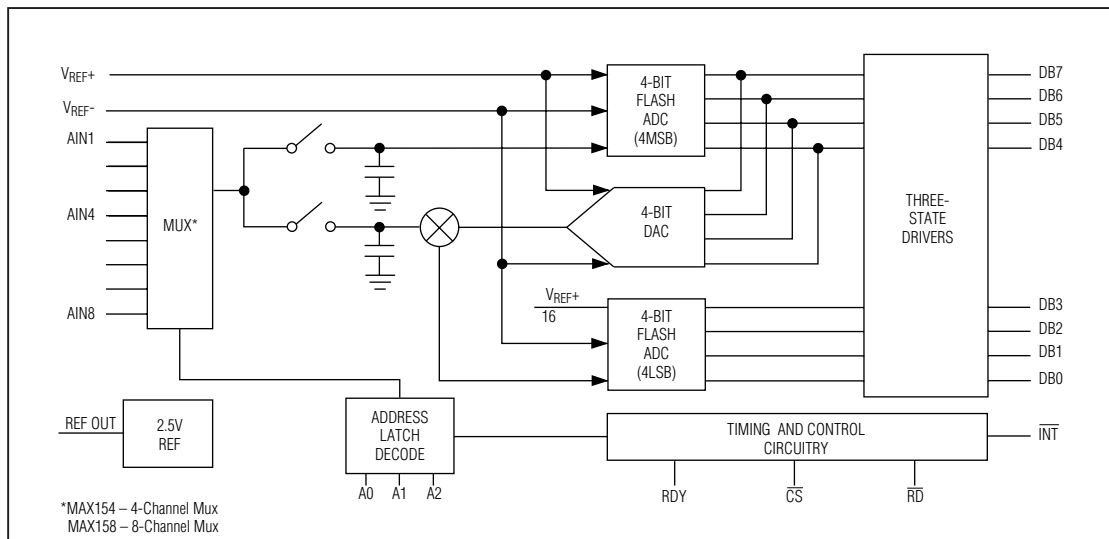


図3. ファンクションダイアグラム

CMOS高速8ビットADC マルチプレクサ及びリファレンス付

MAX154/MAX158

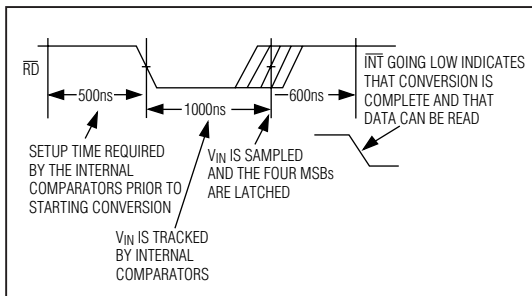


図4. 動作シーケンス

インタフェースモード0

図5は、モード0動作のタイミング図です。これは、遅いメモリに適應するため、読取命令を延長できるようなウエイト状態の機能を持ったマイクロプロセッサで使います。 $\overline{CS}$ 及び $\overline{RD}$ をローにすると、アナログマルチプレクサアドレスがラッチされ、変換が開始されます。データ出力DB0～DB7は、変換が完了するまでハイインピーダンス状態に留まります。

状態出力には、割込($\overline{INT}$)及びレディ(RDY)の2つがあります。RDYはオープンドレイン出力(内部プルアップ素子なし)で、プロセッサのREADY/WAIT入力に接続さ

れます。RDYは $\overline{CS}$ の立下がりエッジでローになり、変換終了時にハイインピーダンスになります。RDY出力が必要でないときは、外部プルアップ抵抗を省略してもかまいません。変換が完了すると $\overline{INT}$ はローになり、 $\overline{CS}$ 又は $\overline{RD}$ の立上がりエッジでハイに戻ります。

インタフェースモード1

モード1は、マイクロプロセッサが強制的にウエイト状態にならないアプリケーション用として設計されています。 $\overline{CS}$ 及び $\overline{RD}$ をローにすると、マルチプレクサアドレスがラッチされ、変換が開始されます(図6)。前の変換のデータが直ちに出力(DB0～DB7)から読み取られます。

$\overline{INT}$ は、 $\overline{CS}$ 又は $\overline{RD}$ の立上がりエッジでハイになり、変換終了時にローになります。この変換の結果を読み取るために第2の読取動作が必要です。第2の読取によって新しいマルチプレクサアドレスがラッチされ、もう1つの変換が開始されます。読取動作同士の間に2.5 μ sの遅延が必要です。RDYは $\overline{CS}$ の立下がりエッジでローになり、 $\overline{CS}$ の立上がりエッジでハイになります。RDYが必要でない時は、外部プルアップ抵抗は省略してもかまいません。

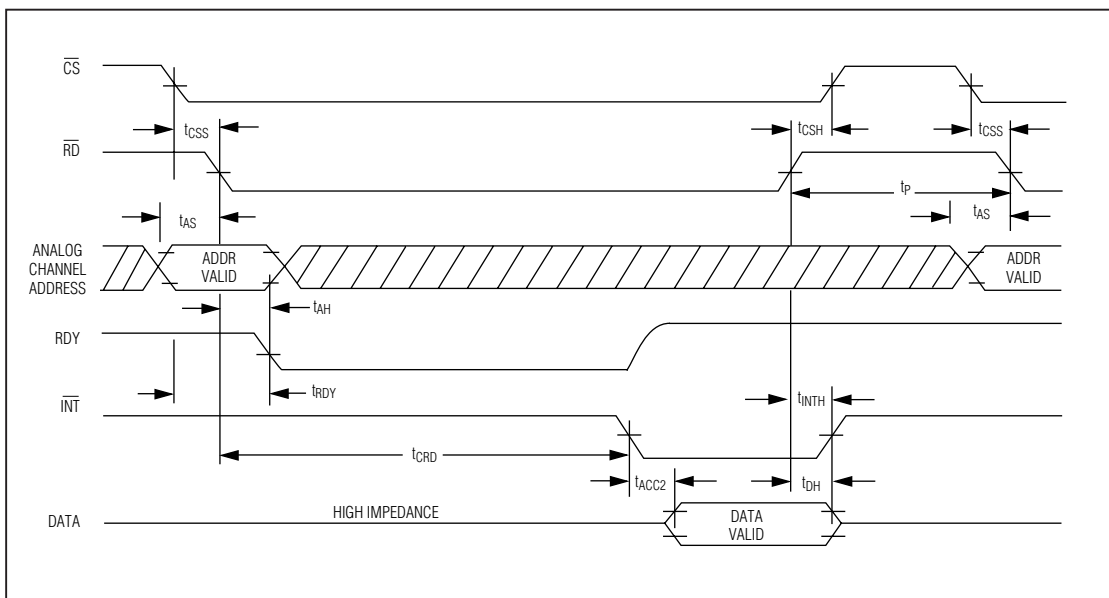


図5. モード0のタイミング図

CMOS高速8ビットADC マルチプレクサ及びリファレンス付

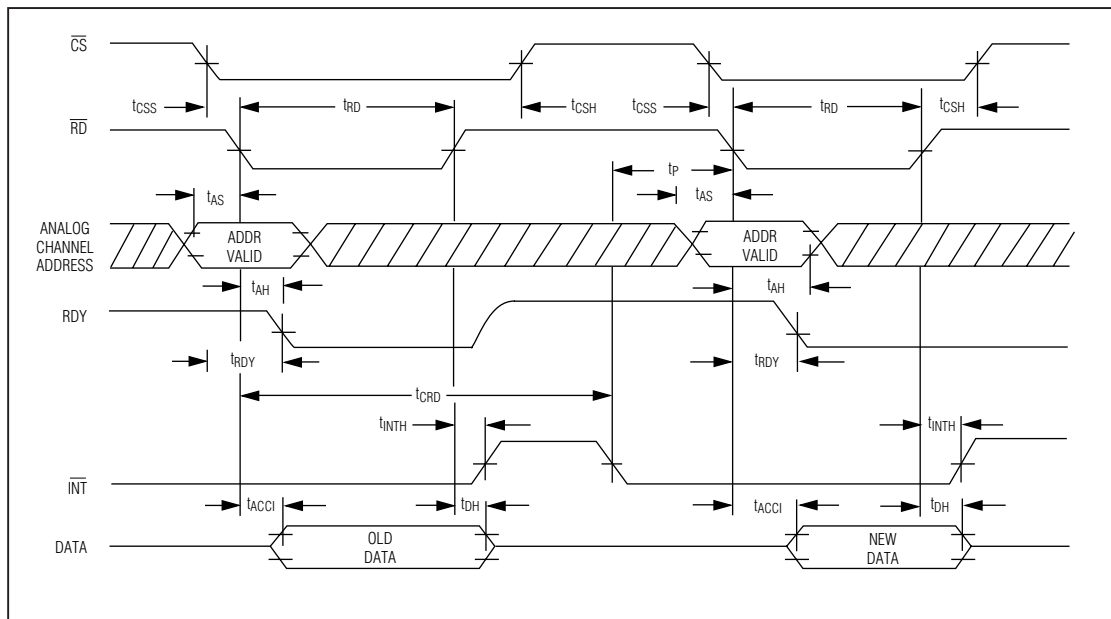


図6. モード1のタイミング図

アナログ回路について

リファレンス及び入力

コンバータの V_{REF+} 及び V_{REF-} 入力によって、ADCのゼロ及びフルスケールが決まります。即ち、 V_{REF-} の電圧は出力コードが全部0になる入力電圧に等しく、 V_{REF+} の電圧は出力コードが全部1になる電圧に等しくなっています(図7)。

図8に、幾つかのリファレンス構成の例を示します。内部リファレンスの高周波出力インピーダンスを低減するために、 $0.01\mu\text{F}$ のコンデンサでGNDにバイパスしてください。これより大きなコンデンサはリファレンスバッファの安定性が劣化するため、使用を避けてください。2.5Vリファレンス出力は、GNDピンを基準としています。

バイパス

$47\mu\text{F}$ の電解コンデンサ及び $0.1\mu\text{F}$ のセラミックコンデンサを使用して、 V_{DD} ピンをGNDにバイパスしてください。これらのコンデンサのリードが長いと変換エラーや不安定性を招く恐れがあるため、リードをできるだけ短くしてください。リファレンス入力が高いラインで駆動されている場合は、リファレンス入力ピンのところで $0.1\mu\text{F}$ コンデンサを使用して、GNDにバイパスしてください。

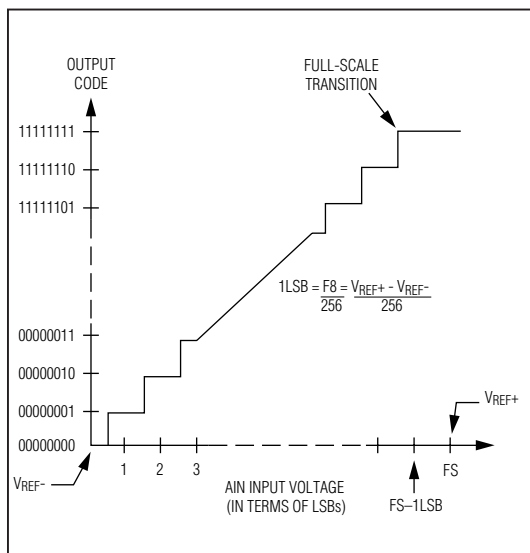


図7. 伝達関数

CMOS高速8ビットADC マルチプレクサ及びリファレンス付

MAX154/MAX158

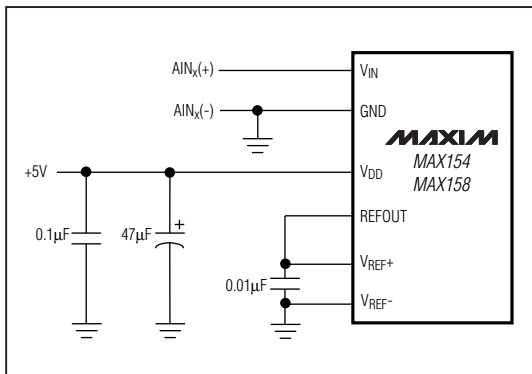


図8a. 内部リファレンス

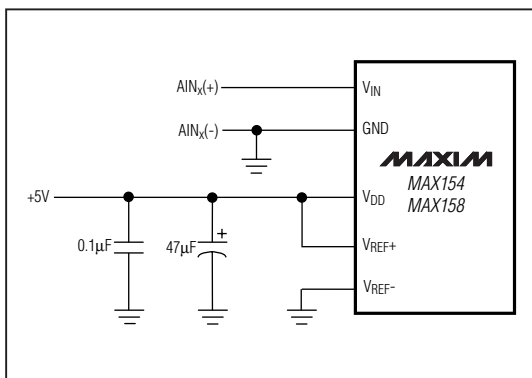


図8b. 電源をリファレンスとして使用

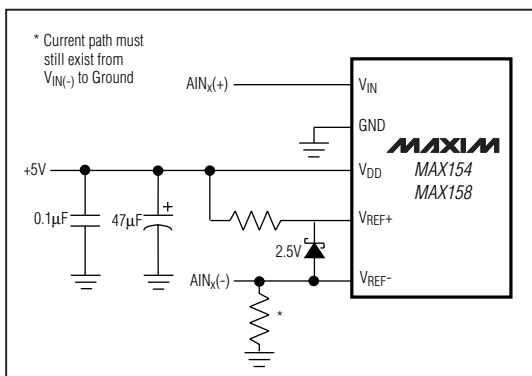


図8c. 入力GNDを基準としていない場合

入力電流

本コンバータのアナログ入力は、従来のADCとはやや異なった挙動を示します。サンプリングされたデータのコンパレータがどのサイクルにあるかによって、入力から引き出される電流の大きさが異なります。図9aに、コンバータの等価回路を示します。変換が開始されると、AIN(n)がMS及びLSコンパレータに接続されます。これにより、AIN(n)が31個の1pFコンデンサに接続されることになります。

入力信号を約1µsで取り込むには、入力コンデンサがマルチプレクサのオン抵抗(約600Ω)とコンパレータのアナログスイッチ(コンパレータ当たり2kΩ~5kΩ)を通じて入力電圧まで充電する必要があります。さらに、約12pFの浮遊容量も充電する必要があります。入力は、図9bに示す等価RCネットワークでモデル化できます。RS(ソースインピーダンス)が増加すると、コンデンサが充電するのに要する時間が増加します。

入力アキュイジション時間は内部で設定されているため、ソース抵抗が大きくなると(100Ω以上)セトリングエラーが生じます。オペアンプの出力インピーダンスはオープンループ出力インピーダンスを測定する周波数でのループ利得で割ったものです。出力インピーダンスを低く維持するには、コンバータ入力を駆動するアンプに約1MHzにおいて十分なループ利得があることが重要となります。

入力フィルタリング

サンプリングされたデータコンパレータによって生じるトランジェントは、コンバータの性能に悪影響を与えません。これは、これらのトランジェントが発生する時にADCが入力を無視するためです。コンパレータの出力は、変換の最初の1µsだけ入力に追随し、その後はラッチされます。このため、ADCの入力容量を充電するために少なくとも1µsが必要です。AIN端子に外部コンデンサを配置してこれらのトランジェントをフィルタする必要はありません。

サイン波入力

MAX154/MAX158は、スルーレート157mV/µsまでの入力信号を定格仕様どおりに測定できます。これは、外部トラック/ホールドがなくてもアナログ入力周波数として最大10kHzまでが可能であることを意味します。最大サンプリングレートは、変換時間($t_{CRD} = 2\mu s$ typ)及び変換と変換の間に要する時間($t_p = 500ns$)の和によって制限され、次式で計算できます。

$$f_{MAX} = \frac{1}{t_{CRD} + t_p} = \frac{1}{(2.0 + 0.5) \mu s} = 400kHz$$

CMOS高速8ビットADC マルチプレクサ及びリファレンス付

f_{MAX} は、MAX158では最大サンプリングレート50kHz/チャンネル、MAX154では100kHz/チャンネルを許容します。これらのレートは、入力帯域幅10kHzにおけるナイquist条件の20kHzのサンプリングレートを遙かに超えています。

バイポーラ入力動作

バイポーラ入力動作では、図10aの回路を使用できます。入力電圧をアンプでスケールングして、ADCの入力で

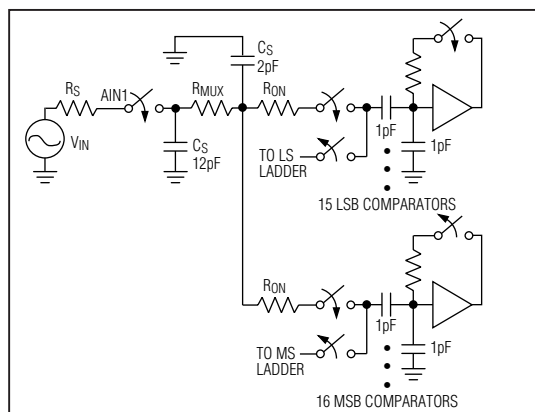


図9a. 等価入力回路

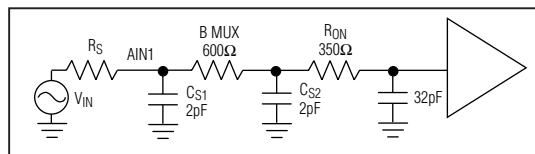


図9b. RCネットワークモデル

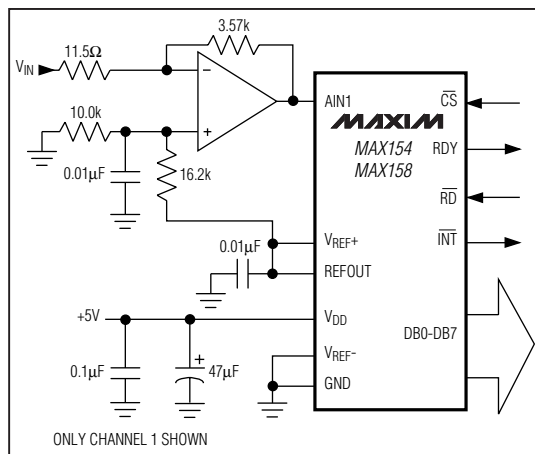


図10a. バイポーラ±4V入力動作

は正の電圧だけが現れるようになっていきます。アナログ入力範囲は±4Vで、出力コードはコンプリメンタリオフセットバイナリです。図10bに、理想的な入出力特性を示します。

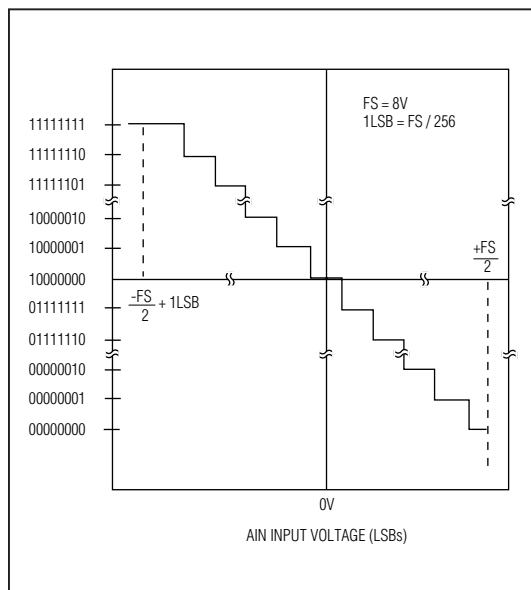
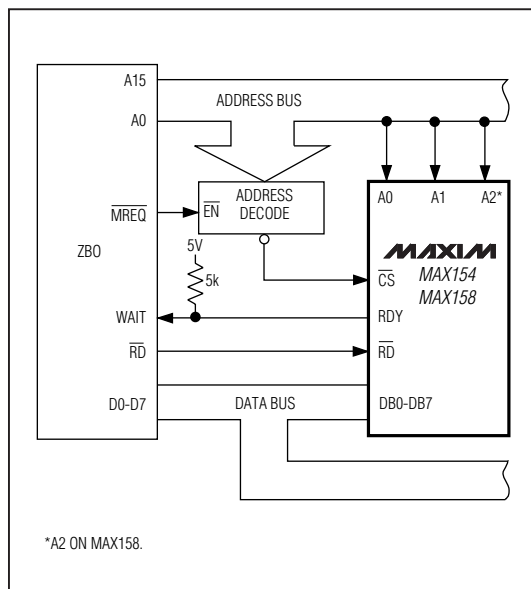


図10b. ±4V入力動作での伝達関数



*A2 ON MAX158.

図11. シンプルなモード0インタフェース

CMOS高速8ビットADC マルチプレクサ及びリファレンス付

MAX154/MAX158

型番(続き)

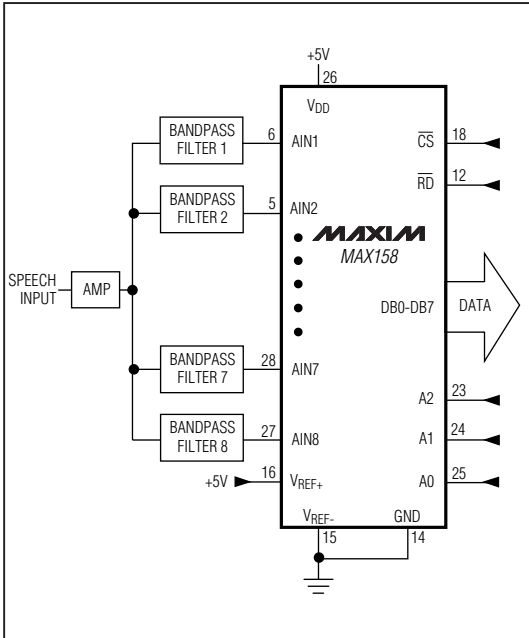


図12. リアルタイムフィルタリングを使用した音声解析

PART	TEMP. RANGE	PIN-PACKAGE	ERROR (LSB)
MAX154AENG	-40°C to +85°C	24 Plastic DIP	$\pm 1/2$
MAX154BENG	-40°C to +85°C	24 Plastic DIP	± 1
MAX154AEWG	-40°C to +85°C	24 Wide SO	$\pm 1/2$
MAX154BEWG	-40°C to +85°C	24 Wide SO	± 1
MAX154AEAG	-40°C to +85°C	24 SSOP	$\pm 1/2$
MAX154BEAG	-40°C to +85°C	24 SSOP	± 1
MAX154AMRG	-55°C to +125°C	24 Cerdip	$\pm 1/2$
MAX154BMRG	-55°C to +125°C	24 Cerdip	± 1
MAX158ACPI	0°C to +70°C	28 Plastic DIP	$\pm 1/2$
MAX158BCPI	0°C to +70°C	28 Plastic DIP	± 1
MAX158BC/D	0°C to +70°C	Dice	$\pm 1/2$
MAX158ACWI	0°C to +70°C	28 Wide SO	$\pm 1/2$
MAX158BCWI	0°C to +70°C	28 Wide SO	± 1
MAX158ACAI	0°C to +70°C	28 SSOP	$\pm 1/2$
MAX158BCAI	0°C to +70°C	28 SSOP	± 1
MAX158AEPI	-40°C to +70°C	28 Plastic DIP	$\pm 1/2$
MAX158BEPI	-40°C to +85°C	28 Plastic DIP	± 1
MAX158AEWI	-40°C to +85°C	28 Wide SO	$\pm 1/2$
MAX158BEWI	-40°C to +85°C	28 Wide SO	± 1
MAX158AEAI	-40°C to +85°C	28 SSOP	$\pm 1/2$
MAX158BEAI	-40°C to +85°C	28 SSOP	± 1
MAX158AMJI	-55°C to +125°C	28 Cerdip	$\pm 1/2$
MAX158BMJI	-55°C to +125°C	28 Cerdip	± 1

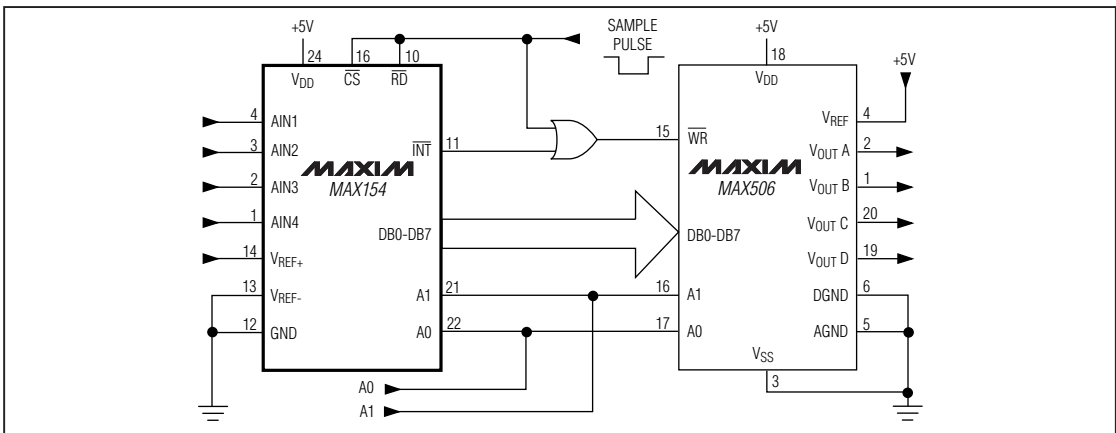
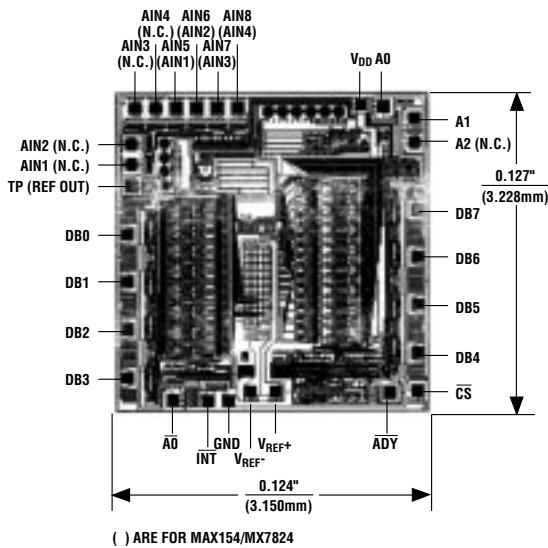


図13. 4チャンネル高速サンプリング及び無限ホールド

CMOS高速8ビットADC マルチプレクサ及びリファレンス付

チップ構造図



チップ情報

SSOP SHRINK SMALL-OUTLINE PACKAGE

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.068	0.078	1.73	1.99
A1	0.002	0.008	0.05	0.21
B	0.010	0.015	0.25	0.38
C	0.004	0.008	0.09	0.20
D	SEE VARIATIONS			
E	0.205	0.209	5.20	5.38
e	0.0256 BSC		0.65 BSC	
H	0.301	0.311	7.65	7.90
L	0.025	0.037	0.63	0.95
α	0°	8°	0°	8°

DIM	PINS	INCHES		MILLIMETERS	
		MIN	MAX	MIN	MAX
D	14	0.239	0.249	6.07	6.33
D	16	0.239	0.249	6.07	6.33
D	20	0.278	0.289	7.07	7.33
D	24	0.317	0.328	8.07	8.33
D	28	0.397	0.407	10.07	10.33

21-0056A

マキシム・ジャパン株式会社

〒169 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

12 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 (408) 737-7600

© 1996 Maxim Integrated Products MAXIM is a registered trademark of Maxim Integrated Products.