

SANYO

三洋半導体開発ニュース

No. N※6827

N2000

LC86P4932

CMOS LSI

ワンタイム PROM 内蔵型

8ビット1チップマイクロコンピュータ

暫定規格

概要

LC86P4932は、CMOS 8ビット1チップマイクロコンピュータLC864900シリーズのワンタイムPROM内蔵型マイクロコンピュータです。マスクROM版のLC864900シリーズと同等の機能、ピン配置を持ちます。LC86P4932が内蔵しているPROMサイズは32Kバイトです。

特長

■PROMデータによるオプション切り換えが可能

LC864900シリーズのオプション機能をPROMデータによって指定できます。
これにより、量産セット基板を使用した試作評価ができます。

■内蔵するPROMの容量 : 32512バイト (プログラム)
256バイト (オプション指定)
8192×12ビット (キャラクタデータ)

■内蔵するRAMの容量 : 384バイト
32768バイトPROM, 384バイトRAMのうち、使用できるPROM容量、RAM容量はLC86P4932を適用するマスクROM版のマスクROM容量やRAM容量と同じになります。

LC86P4932を適用する マスクROM版	LC86P4932で使 できるPROM容量	LC86P4932で使 できるRAM容量
LC864920	20480バイト	384バイト
LC864916	16384バイト	384バイト
LC864912	12288バイト	384バイト
LC864908	8192バイト	384バイト

■動作電源電圧 : 4.75～5.5V

■命令サイクルタイム : 0.848μs～30μs

■動作周囲温度 : -30℃～+70℃

■マスクROM版と同一パッケージ (DIP42S), 同一ピン配列 (ピンコンパチブル)

■適用するマスクROM版 : LC864920/LC864916/LC864912
/LC864908

■出荷形態 : DIP42S

■本書記載の製品は、極めて高度の信頼性を要する用途(生命維持装置、航空機のコントロールシステム等、多大な人的・物的損害を及ぼす恐れのある用途)に対応する仕様にはなっておりません。そのような場合には、あらかじめ三洋電機販売窓口までご相談下さい。

■本書記載の規格値(最大定格、動作条件範囲等)を瞬時たりとも越えて使用し、その結果発生した機器の欠陥について、弊社は責任を負いません。

LC86P4932

使用上の注意点

LC86P4932を使用する際には、次の点に注意してください。

(1) LC86P4932とLC864900シリーズとの相違点

項目	LC86P4932	LC864920/16/12/08
リセット解除後の動作	リセット端子に「H」レベルを印加してから3ms程度の期間はLSI内部でオプションの設定を行います。この期間に徐々にオプションが切り換わります。その後、プログラムカウンタの0番地からプログラムを実行します。	リセット端子に「H」レベルを印加すると、すぐにプログラムカウンタの0番地からプログラムを実行します。
動作電源電圧 (VDD)	4.75～5.5V	4.5～5.5V
通常動作時消費電流	半導体ニュース「電気的特性」を参照してください。	

リセット期間中のポート形式は、LC86P4932とLC864920/16/12/08は同じになります。LC86P4932はプログラムメモリと同一空間上の7F00H～7FFFH番地の256バイトを使用してオプションを指定します。このオプション指定ではLC864900シリーズの持つ全てのオプションを指定できます。

(2) オプション設定プログラム

オプションデータはオプション設定プログラム「SU86K.EXE」で生成されます。作成されたオプションデータはリンカ「L86K.EXE」によってプログラム領域に連結されます。

(3) ROM空間

LC86P4932とLC864900シリーズはプログラムメモリと同一空間上の7F00H～7FFFH番地の256バイトをオプション指定領域として使用します。プログラムメモリ容量は最大0000H～7EFFFHの32512バイトになります。

0BFFFH	キャラクタジェネレータ ROM	キャラクタジェネレータ ROM	キャラクタジェネレータ ROM	キャラクタジェネレータ ROM
08000H	オプション指定領域 256バイト	オプション指定領域 256バイト	オプション指定領域 256バイト	オプション指定領域 256バイト
07FFFH				
07EFFFH				
04FFFH				
03FFFH				
02FFFH				
01FFFH	プログラム領域 20Kバイト	プログラム領域 16Kバイト	プログラム領域 12Kバイト	プログラム領域 08Kバイト
0000H				
	LC864920	LC864916	LC864912	LC864908

PROM への書き込み方法

(1) 書き込みデータ作成

LC86P4932にプログラムを書き込むデータを用意する必要があります。ファイル変換プログラム「EVA2HEX.EXE」を用いて、プログラムデバッグに使用したEVAファイルをHEXファイルに変換します。このファイルデータが書き込みデータとなります

(2) PROMへの書き込み方法

リンカによって作成されたデータをLC86P4932に書き込みを行う場合、専用の書き込み変換基板(W86EP4632D:LC86P4632と兼用)を用いることによって、汎用EPROMプログラマを使用することができます。

・EPROMプログラマには、下表に示すものが使用可能です。

メーカー	使用可能機種
アドバンテスト	R4945, R4944, R4943
安藤	AF-9704
AVAL	PKW-1100, PKW-3660
ミナトエレクトロニクス	MODEL1890A

- ・書き込み方式には、“27010インテル高速書き込み”を使用してください。
- ・アドレスの設定には0~0BFFFH番地を指定します。
- ・ジャンパ(DASEC)は必ずOFFにしてください。

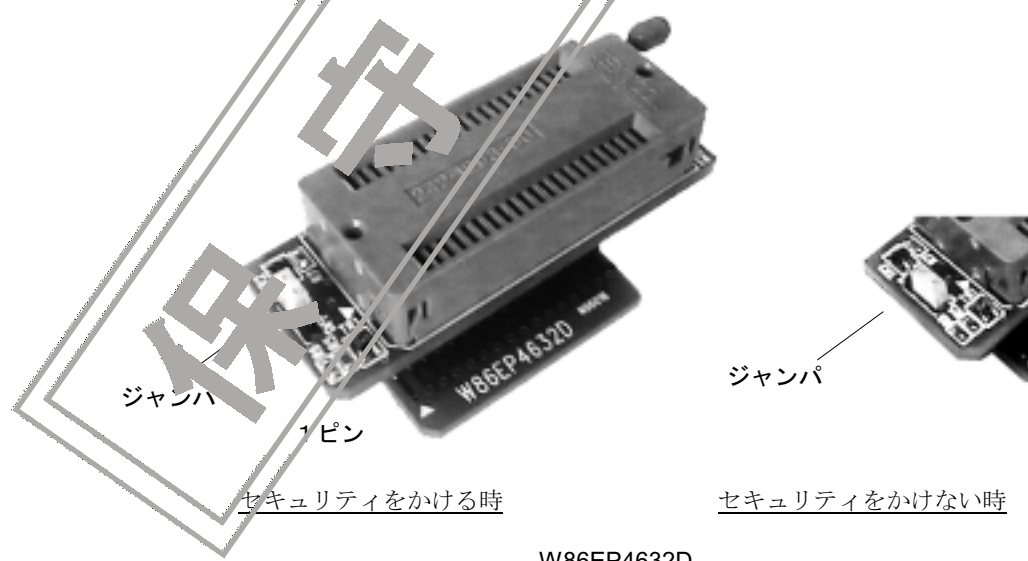
(3) データセキュリティ機能の使用方法

「データセキュリティ」とは、予めマイコンのPROMに書き込まれているデータを読み出せないようにする機能です。

LC86P4932にデータセキュリティをかける場合は、以下の手順で行ってください。

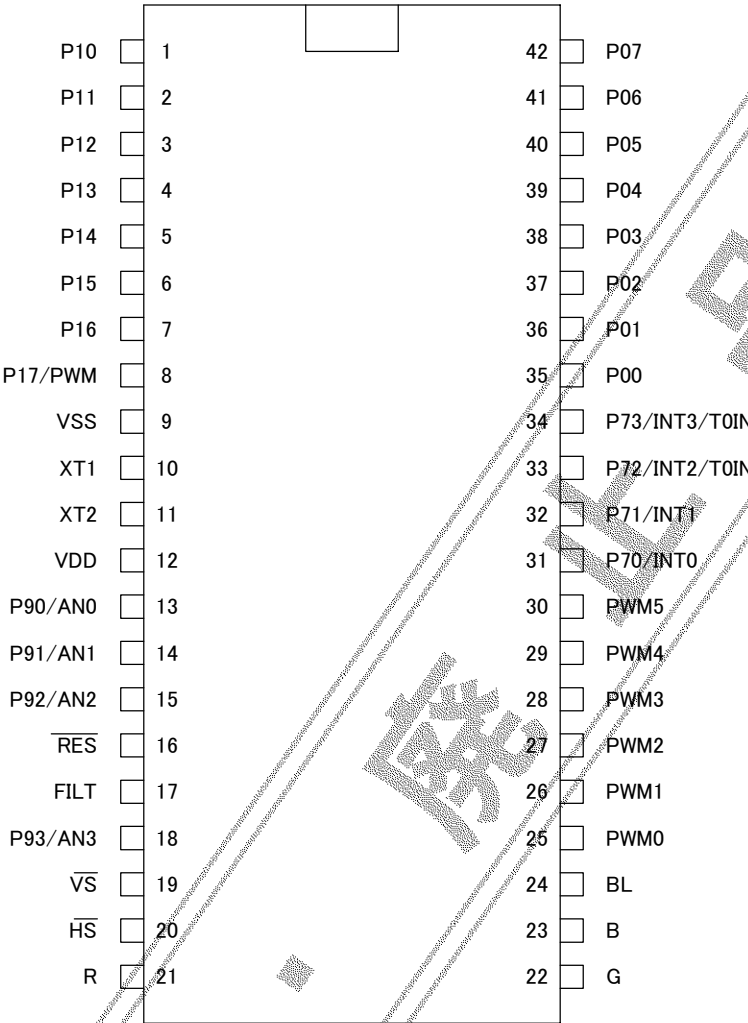
- 書き込み変換基板上のジャンパ(DASEC)をOFFにします。
- 再度、データを書き込みます。
この時、本機能(データセキュリティ機能)が動作するため、EPROMプログラマはエラーを表示しますが、プログラマおよびLSIの異常ではありません。

- (注意)
- ・手順2で、全アドレスのデータが“FF”の場合は、データセキュリティはかかりません。
 - ・手順2で、「BLANK⇒PROGRAM⇒VERIFY」の連続動作による書き込みでは、データセキュリティはかかりません。
 - ・データセキュリティを行った後は、必ずジャンパをOFFに戻してください。



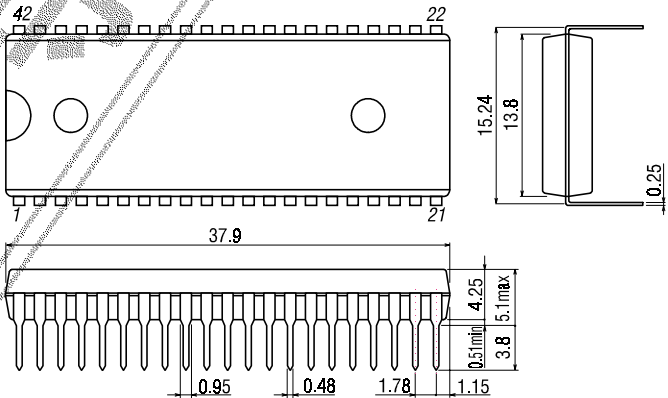
LC86P4932

端子配列



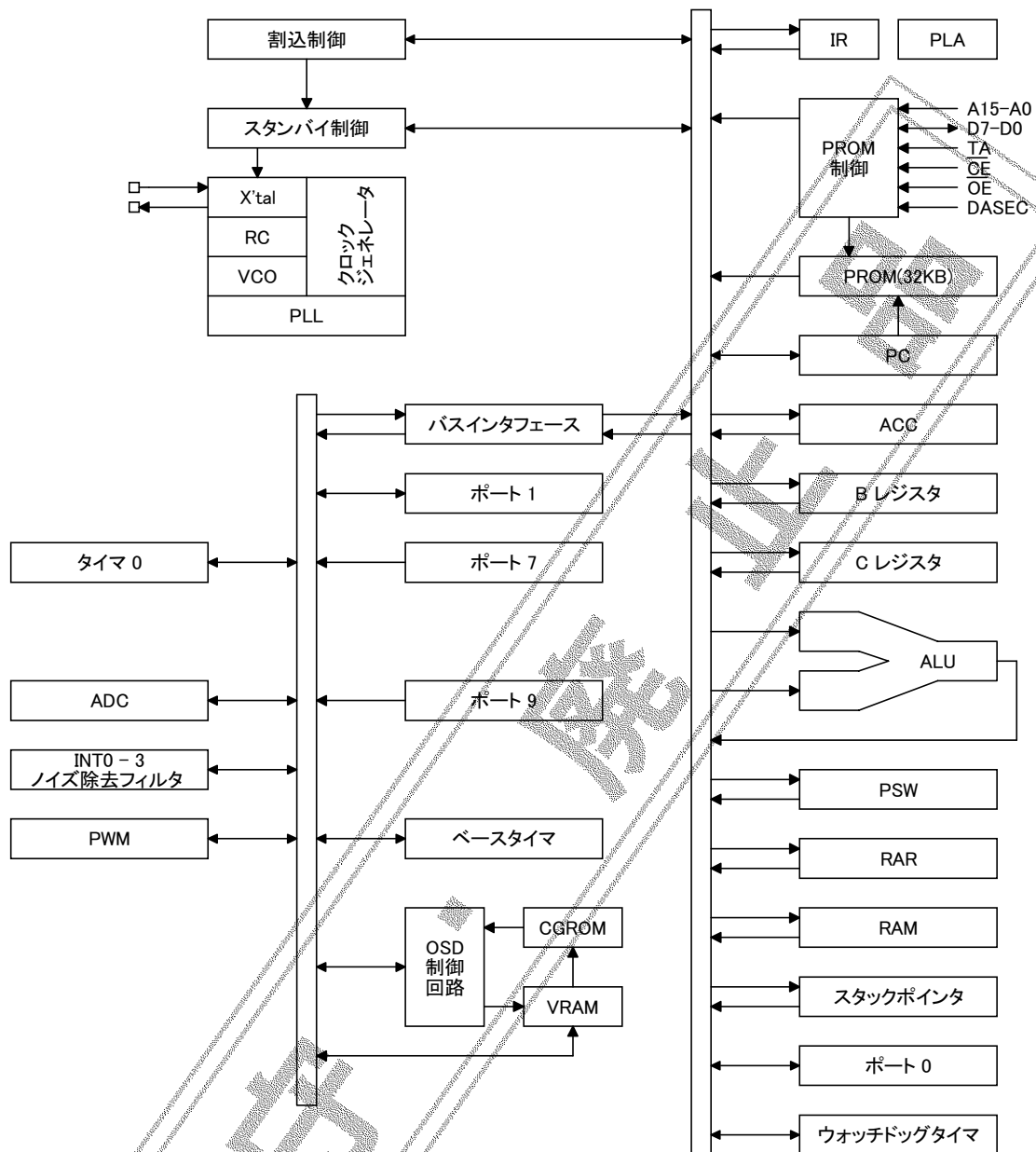
(注) X'talは32,768kHzの水晶発振子使用

外形図 3025B (unit : mm)



SANYO : DIP42S (600mil)

システムブロック図



LC86P4932

端子説明

端子名	番号	I/O	機能説明	オプション	PROM モード時																																											
VSS	9	—	電源の—端子																																													
XT1	10	I	X'tal 発振子用入力端子																																													
XT2	11	O	X'tal 発振子用出力端子																																													
VDD	12	—	電源の+端子																																													
RES	16	I	リセット端子																																													
FILT	17	O	内蔵 PLL 用フィルタ端子																																													
VS	19	I	垂直同期信号入力端子 (Vertical Sync signal)																																													
HS	20	I	水平同期信号入力端子 (Horizontal Sync signal)																																													
R	21	O	RGB 映像出力の赤 (R) 出力端子		A0 (*1)																																											
G	22	O	RGB 映像出力の緑 (G) 出力端子		A1 (*1)																																											
B	23	O	RGB 映像出力の青 (B) 出力端子		A2 (*1)																																											
BL	24	O	ファストブランキング (fast blanking) 制御信号 TV の映像信号とキャプション／OSD の映像信号の切り換え		A3 (*1)																																											
PWM0 ～PWM5	25～30	O	PWM0～PWM5 の専用出力端子 15V 耐圧		PWM0～4: A4～A8 (*1) PWM5: 「L」固定																																											
ポート 0 P00 ～ P07	35～42	I/O	8 ビットの入出力ポート 4 ビット単位の入出力指定可能 HOLD 解除入力 割り込み入力	プルアップ 抵抗 有／無 出力形式 CMOS/Nch-OD	P00～P06: A9～A15 (*1) P07: 「L」固定																																											
ポート 1 P10 ～ P17	1～8	I/O	8 ビットの入力ポート 1 ビット単位の入出力指定可能 端子機能	出力形式 CMOS/Nch-OD	D0～D7 (*2)																																											
ポート 7 P70 P71 ～ P73	31 32～34	I/O I	4 ビットの入力ポート 端子機能 <table><tr><td>P70</td><td>INT0 入力／HOLD 解除入力 ウォッチドッグタイマ用 Nch-Tr. 出力</td></tr><tr><td>P71</td><td>INT1 入力／HOLD 解除入力</td></tr><tr><td>P72</td><td>INT2 入力／タイマ 0 イベント入力</td></tr><tr><td>P73</td><td>INT3 入力／(ノイズ除去フィルタ付入力) ／タイマ 0 イベント入力</td></tr></table> インタラプト受付形式、ベクタアドレス <table><tr><td></td><td>立ち上がり</td><td>立ち下がり</td><td>立ち上がり & 立ち下がり</td><td>H レベル</td><td>L レベル</td><td>ベクタ</td></tr><tr><td>INT0</td><td>○</td><td>○</td><td>×</td><td>○</td><td>○</td><td>03H</td></tr><tr><td>INT1</td><td>○</td><td>○</td><td>×</td><td>○</td><td>○</td><td>0BH</td></tr><tr><td>INT2</td><td>○</td><td>○</td><td>○</td><td>×</td><td>×</td><td>13H</td></tr><tr><td>INT3</td><td>○</td><td>○</td><td>○</td><td>×</td><td>×</td><td>1BH</td></tr></table>	P70	INT0 入力／HOLD 解除入力 ウォッチドッグタイマ用 Nch-Tr. 出力	P71	INT1 入力／HOLD 解除入力	P72	INT2 入力／タイマ 0 イベント入力	P73	INT3 入力／(ノイズ除去フィルタ付入力) ／タイマ 0 イベント入力		立ち上がり	立ち下がり	立ち上がり & 立ち下がり	H レベル	L レベル	ベクタ	INT0	○	○	×	○	○	03H	INT1	○	○	×	○	○	0BH	INT2	○	○	○	×	×	13H	INT3	○	○	○	×	×	1BH	プルアップ 抵抗 有／無	P70: Vpp (*3) P71: DASEC (*4) P72: OE (*5) P73: CE (*6)
P70	INT0 入力／HOLD 解除入力 ウォッチドッグタイマ用 Nch-Tr. 出力																																															
P71	INT1 入力／HOLD 解除入力																																															
P72	INT2 入力／タイマ 0 イベント入力																																															
P73	INT3 入力／(ノイズ除去フィルタ付入力) ／タイマ 0 イベント入力																																															
	立ち上がり	立ち下がり	立ち上がり & 立ち下がり	H レベル	L レベル	ベクタ																																										
INT0	○	○	×	○	○	03H																																										
INT1	○	○	×	○	○	0BH																																										
INT2	○	○	○	×	×	13H																																										
INT3	○	○	○	×	×	1BH																																										
ポート 9 P90 ～ P92 P93	13～15 18	I I/O	3 ビットの入力ポートと 1 ビットの入出力ポート 端子機能 AD 変換入力ポート (4 本) P93 は Nch-OD の出力バッファ有り																																													

*1 A_n→アドレス入力

*2 データ入出力

*3 書き込み電源

*4 データセキュリティ用メモリ選択入出力

*5 アウトプットイネーブル入力

*6 チップイネーブル入力

- ◎ポートのオプション（出力形式、プルアップ抵抗）は、全てビット単位で指定可能です。
- ◎ポート0においてオプションで出力形式に「CMOS」を選択した場合、「プルアップ抵抗有り」となり、「N c h－OD（N c hオープンドレイン）」を選択した場合には、「プルアップ抵抗無し」となります。
- ◎ポート1においてオプションで出力形式に「CMOS」，「N c h－OD（N c hオープンドレイン）」のどちらを選択した場合でも、「プログラマブルプルアップ抵抗有り」となります。

リセット期間中の端子の状態

端子名	入出力モード	オプションでプルアップオプション有 指定時のプルアップ抵抗の状態
ポート0	入力	プルアップ抵抗OFF，リセット解除後ON
ポート1	入力	プログラマブルプルアップ抵抗OFF
ポート7	入力	固定プルアップ抵抗有り

LC86P4932

1. 絶対最大定格／Ta=25℃, VSS=0V

項目		記号	適用端子・備考	条件	規格				
					VDD[V]	min.	typ.	max.	unit
最大電源電圧		VDDMAX	VDD			-0.3	～	+7.0	V
入力電圧		VI (1)	・ポート 71, 72, 73, 90, 91, 92 ・RES, HS, VS			-0.3	～	VDD+0.3	
出力電圧		VO (1)	R, G, B, BL, FILT			-0.3	～	VDD+0.3	
		VO (2)	PWM0～PWM5			-0.3	～	15	
入出力電圧		VIO (1)	ポート 0, 1, 70, 93			-0.3	～	VDD+0.3	mA
高レベル出力電流	ピーク出力電流	IOPH (1)	ポート 0, 1	プルアップ MOS Tr. 出力 端子 1 端子当り		-2			
		IOPH (2)	ポート 0, 1	CMOS 出力 端子 1 端子当り		-4			
		IOPH (3)	R, G, B, BL	CMOS 出力 端子 1 端子当り		-5			
	合計出力電流	Σ IOAH (1)	ポート 1	適用全端子合計		-10			
		Σ IOAH (2)	ポート 0	適用全端子合計		-10			
		Σ IOAH (3)	R, G, B, BL	適用全端子合計		-15			
低レベル出力電流	ピーク出力電流	IOPL (1)	ポート 0, 1	端子 1 端子当り				20	
		IOPL (2)	ポート 70	端子 1 端子当り				30	
		IOPL (3)	・R, G, B, BL ・PWM0～PWM5 ・ポート 93	端子 1 端子当り				5	
	合計出力電流	Σ IOAL (1)	ポート 0	適用全端子合計				40	
		Σ IOAL (2)	ポート 1, 70	適用全端子合計				40	
		Σ IOAL (3)	R, G, B, BL	適用全端子合計				15	
		Σ IOAL (4)	・PWM0～PWM5 ・ポート 93	適用全端子合計				30	
許容消費電力		Pdmax	DIP42S	Ta=-30～+70℃				600	mW
動作周囲温度		Topg				-30	～	70	℃
保存周囲温度		Tstg				-55	～	125	

LC86P4932

2. 許容動作範囲／Ta=-30～+70℃，VSS=0V

項目	記号	適用端子・備考	条件	規格				
				VDD[V]	min	typ	max	unit
動作電源電圧	VDD	VDD	$0.844\mu\text{s} \leq t_{CYC} \leq 0.852\mu\text{s}$		4.75		5.5	V
メモリ保持電源電圧	VHD	VDD	HOLD モード時 RAM, レジスタ保持		2.0		5.5	
高レベル 入力電圧	VIH(1)	ポート 0 (シュミット)	出力ディセーブル	4.75～5.5	0.6VDD		VDD	
	VIH(2)	・ポート 1 (シュミット) ・ポート 70 ポート入力/ 割り込み側 ・ポート 71～73 (シュミット) ・ $\overline{\text{HS}}$, $\overline{\text{VS}}$, RES (シュミット)	出力ディセーブル Nch Tr. オフ	4.75～5.5	0.75VDD		VDD	
	VIH(3)	ポート 70 ウォッチドッグタイマ側	出力 Nch Tr. オフ	4.75～5.5	VDD-0.5		VDD	
	VIH(4)	ポート 9 ポート入力	ポート 93 は出力 Nch Tr. オフ	4.75～5.5	0.7VDD		VDD	
	VIH(5)	ポート 10 ポート入力	ポート 93 は出力 Nch Tr. オフ	4.75～5.5	0.7VDD		VDD	
低レベル 入力電圧	VIL(1)	ポート 0 (シュミット)	出力ディセーブル	4.75～5.5	VSS		0.2VDD	
	VIL(2)	・ポート 1 (シュミット) ・ポート 70 ポート入力/ 割り込み側 ・ポート 71～73 (シュミット) ・ $\overline{\text{HS}}$, $\overline{\text{VS}}$, RES (シュミット)	出力ディセーブル Nch Tr. オフ	4.75～5.5	VSS		0.25VDD	
	VIL(3)	ポート 70 ウォッチドッグタイマ側	Nch Tr. オフ	4.75～5.5	VSS		0.6VDD	
	VIL(4)	ポート 9 ポート入力	ポート 93 は出力 Nch Tr. オフ	4.75～5.5	VSS		0.3VDD	
	VIL(5)	ポート 10 ポート入力	ポート 93 は出力 Nch Tr. オフ	4.75～5.5	VSS		0.3VDD	
命令サイクル タイム	tCYC(1)		OSD 機能	4.75～5.5		0.848		μs
	tCYC(2)		OSD 機能無し	4.75～5.5			400	
発振周波数 範囲 (注 1)	FmX'tal	XT1 XT2	32.768kHz X'tal 発振時 図 1 参照	4.75～5.5		32.768		kHz
	FmRC		内蔵 RC 発振	4.75～5.5	0.4	0.8	3.0	MHz
発振安定時間 (注 2)	tmsVCO	XT1 XT2	32.768kHz X'tal 発振時 図 2 参照	4.75～5.5		1	3	S

(注1) 発振定数は表 1 参照のこと。

(注2) 発振安定時間は、電源印加後、HOLDモード解除後、レファレンス発振 (X'tal) が発振開始してから、内蔵システム用 VCO の発振が安定するのに必要な時間です。図 2 参照のこと。

LC86P4932

3. 電気的特性／Ta=-30～+70℃，VSS=0V

項目	記号	適用端子・備考	条件	規格				
				VDD[V]	min	typ	max	unit
高レベル 入力電流	IIH(1)	・ポート1 ・プルアップ MOS Tr. 無しのポート0	出力ディセーブル プルアップ MOS Tr. オフ VIN=VDD (出力 Tr. のオフリー ク電流を含む)	4.75～5.5			1	μA
	IIH(2)	・プルアップ MOS Tr. 無しのポート7 ・ポート9 ・RES ・HS, VS	VIN=VDD	4.75～5.5			1	
低レベル 入力電流	IIL(1)	・ポート1 ・プルアップ MOS Tr. 無しのポート0	出力ディセーブル プルアップ MOS Tr. オフ VIN=VSS (出力 Tr. のオフリー ク電流を含む)	4.75～5.5	-1			
	IIL(2)	・プルアップ MOS Tr. 無しのポート7 ・ポート9	VIN=VSS	4.75～5.5	-1			
	IIL(3)	・RES ・HS, VS	VIN=VSS	4.75～5.5	-1			
高レベル 出力電圧	VOH(1)	CMOS 出力の ポート0, 1	IOH=-1.0mA	4.75～5.5	VDD-1			V
	VOH(2)	R, G, B, BL	IOH=-0.1mA	4.75～5.5	VDD-0.5			
低レベル 出力電圧	VOL(1)	ポート0, 1	IOL=10mA	4.75～5.5			1.5	
	VOL(2)	ポート0, 1	・IOL=1.6mA ・ポート0, 1 の合計電流 は40mA 以下の時	4.75～5.5			0.4	
	VOL(3)	・R, G, B, BL ・PWM0～PWM5 ・ポート93	・IOL=3.0mA ・全端子の1 本当りの IOL は3mA 以下の時	4.75～5.5			0.4	
	VOL(4)	ポート70	IOL=1mA	4.75～5.5			0.4	
プルアップ MOS Tr. 抵抗	Rpu	・ポート0, 1 ・ポート7	VOH=0.9VDD	4.75～5.5	13	38	80	kΩ
出力オフリーク 電流	IOFF(1)	PWM0～PWM5	VOUT=13.5V	4.75～5.5			5	μA
ヒステリシス 電圧	VHIS	・ポート0, 1 ・ポート7 ・RES ・HS, VS	出力ディセーブル	4.75～5.5		0.1VDD		V
端子容量	CP	全端子	・f=1MHz ・被測定端子以外は VIN=VSS ・Ta=25℃	4.75～5.5		10		pF

LC86P4932

4. パルス入力条件／Ta=-30～+70℃, VSS=0V

項目	記号	適用端子・備考	条件	規格				
				VDD[V]	min	typ	max	unit
高・低レベル パルス幅	tPIH(1) tPIL(1)	・INT0, INT1 ・INT2/TOIN	・割り込み要因フラグを セットできる。 ・タイマ/カウンタ0が パルスカウントできる。	4.75～5.5	1			tCYC
	tPIH(2) tPIL(2)	ノイズ除去フィル タ の時定数が1/1の 場合のINT3/TOIN	・割り込み要因フラグを セットできる。 ・タイマ/カウンタ0が パルスカウントできる。	4.75～5.5	2			
	tPIH(3) tPIL(3)	ノイズ除去フィル タの時定数が1/16 の場合の INT3/TOIN	・割り込み要因フラグを セットできる。 ・タイマ/カウンタ0が パルスカウントできる。	4.75～5.5	32			
	tPIL(4)	RES	リセットできる。	4.75～5.5	200			μs
	tPIH(5) tPIL(5)	HS, VS	表示位置の制御ができる。 HS, VSのアクティブエッ ジは1tCYC以上離れている こと。 図5参照	4.75～5.5	10			tCYC
立ち上がり・ 立ち下がり 時間	tTHL tTLH	HS	図5参照	4.75～5.5			500	ns

5. AD変換特性／Ta=-30～+70℃, VSS=0V

項目	記号	適用端子・備考	条件	規格				
				VDD[V]	min	typ	max	unit
分解能				4.75～5.5		5		bit
絶対精度				4.75～5.5		±1/4	±3/4	LSB
コンパレート 変換時間	tCAD	Vref選択後, 変換結果確定まで	1ビット変換時間 =2×tCYC	4.75～5.5		1.695		μs
リファレンス 電流	IREF		(ラダー抵抗を規 定する)	4.75～5.5		1.0	2.0	mA
アナログ入力 電圧範囲	VAIN	AN0～AN3		4.75～5.5	VSS		VDD	V
アナログポート 入力電流	IAINH		VAIN=VDD	4.75～5.5			1	μA
	IAINL		VAIN=VSS	4.75～5.5	-1			

LC86P4932

6. 消費電流特性／Ta=-30～+70℃, VSS=0V

項目	記号	適用端子・備考	条件	規格				
				VDD[V]	min	typ	max	unit
通常動作時 消費電流 (注3)	IDDOP(1)	VDD	・FmX'tal=32.768kHz X'tal 発振時 ・システムクロックは システム用 VCO ・OSD 用 VCO 動作 ・内蔵 RC 発振は停止	4.75～5.5		28	45	mA
HALT モード 消費電流 (注3)	IDDHALT(1)	VDD	・HALT モード ・FmX'tal=32.768kHz X'tal 発振時 ・システムクロックは システム用 VCO ・OSD 用 VCO 停止 ・内蔵 RC 発振は停止	4.75～5.5		9	15	mA
	IDDHALT(2)	VDD	・HALT モード ・FmX'tal=32.768kHz X'tal 発振時 ・システム用 VCO 停止 ・OSD 用 VCO 停止 ・システムクロックは 内蔵 RC	4.75～5.5		400	1600	μA
HOLD モード 消費電流 (注3)	IDDHOLD	VDD	・HOLD モード ・全発振停止	4.75～5.5		0.05	20	μA

(注3) 消費電流は出力 Tr. およびプルアップ MOS Tr. に流れる電流を含まない。

表1 X'tal 発振推奨定数 (リファレンスクロック)

発振の種類	メーカー	発振子	Cg	Cd	Rd
32.768kHz X'tal 発振	セイコーエプソン	C-002RX	20pF	20pF	560kΩ

* Cg, Cd は J 公差 (±5%) , CH 特性を使用すること。
(高精度を必要としないものについては, K 公差 (±10%) , LS 特性を使用すること。)
水晶発振回路の問い合わせはセイコーエプソンまで。

(注意) ・回路パターンに影響を受けるので、発振に関わる部品はできるだけパターン長を伸ばさないように近くに配置すること。
・上記以外の発振子を用いた場合には、特性を保証できない。

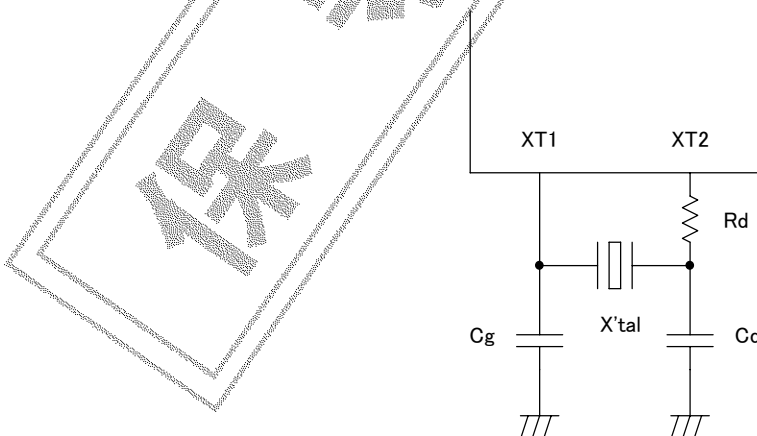


図1 水晶発振発振回路 (PLLリファレンス)

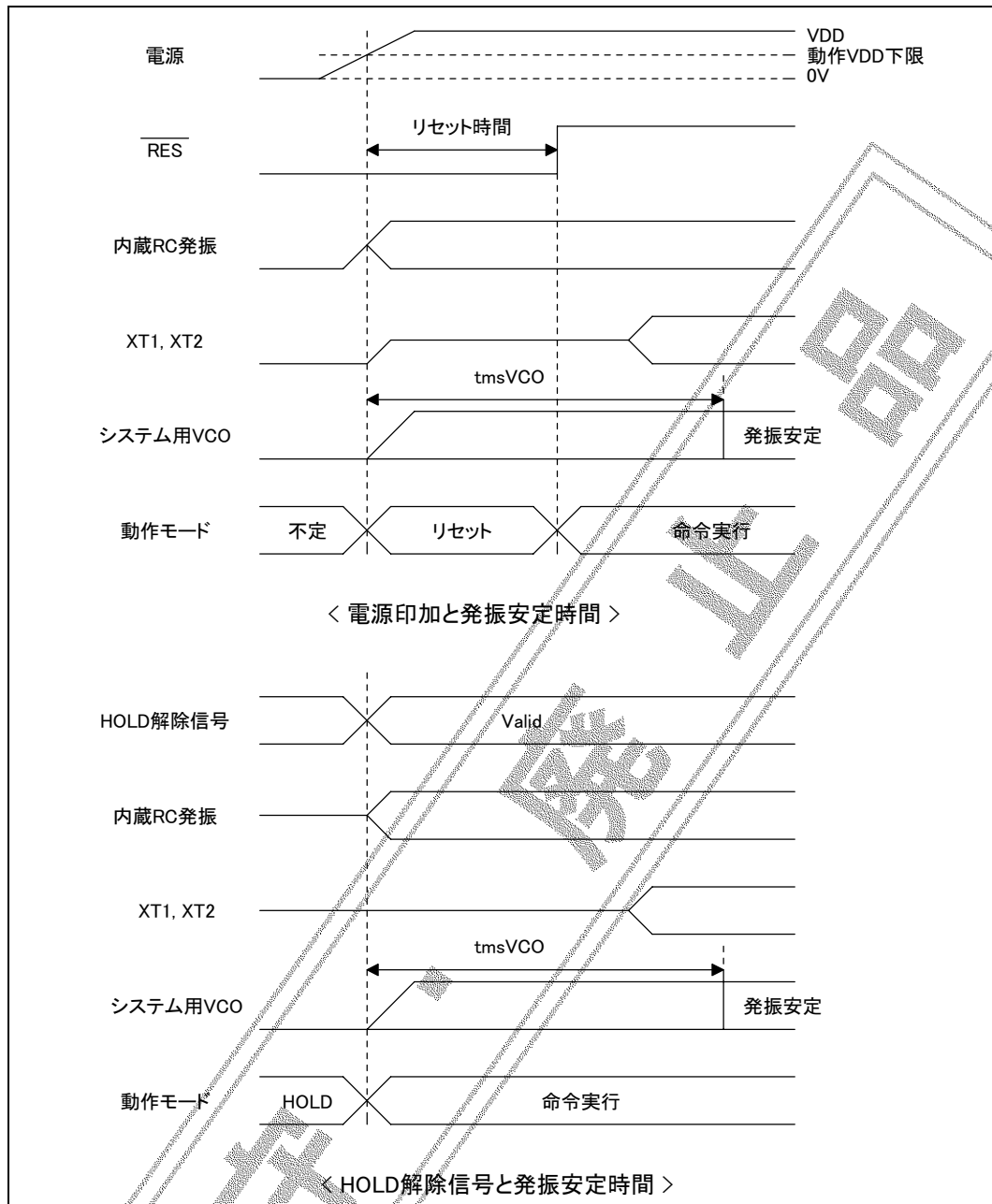


図2 発振安定時間

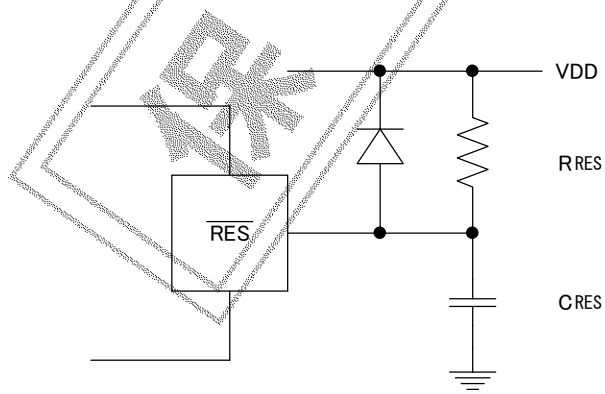


図3 リセット回路

(注意)
リセット時間が $200\mu\text{s}$ 以上になるように
CRES, RRESの値を決めること。

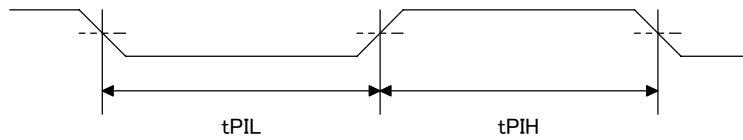
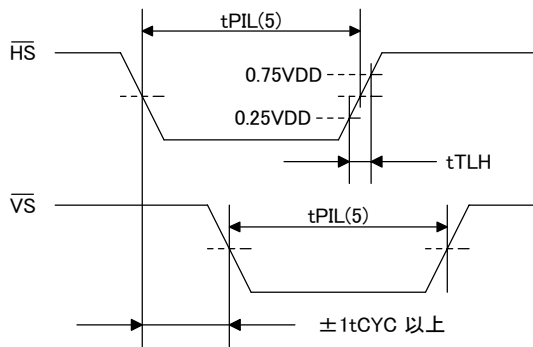
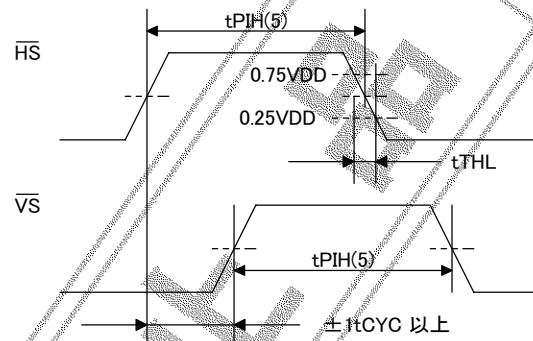


図4 パルス入力タイミング条件1



(a) 立ち下がり同期 (Lowアクティブ) の場合



(a) 立ち上がり同期 (Highアクティブ) の場合

図5 パルス入力タイミング条件2

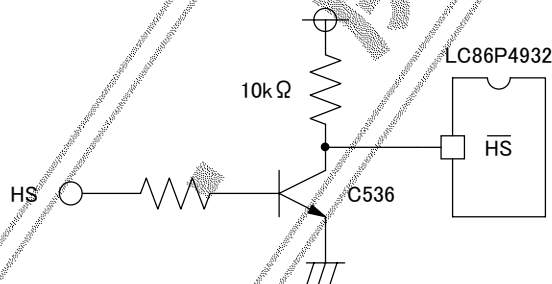


図6 推奨インタフェース回路

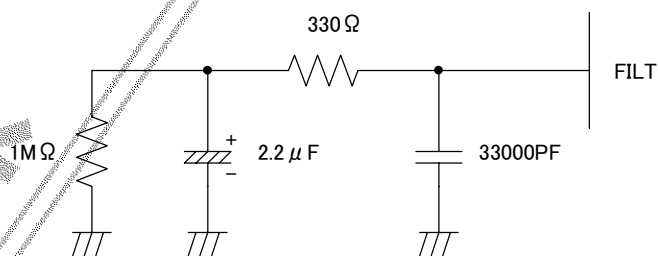


図7 FILT推奨回路

(注意) FILT端子に接続する部品を基板上のパターン長を伸ばさないように配置して下さい。

実装前の条件

取り扱い上の注意

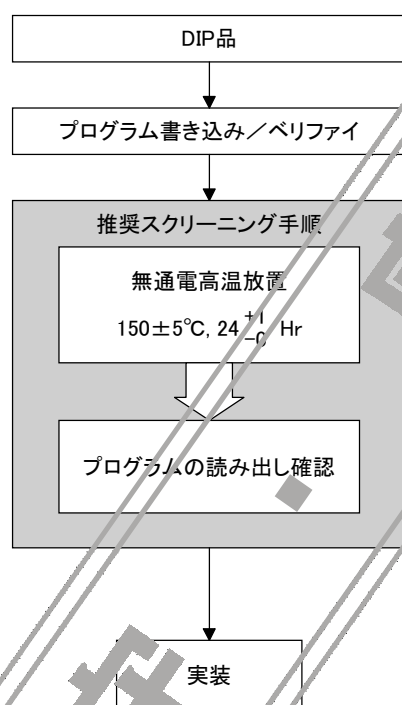
- ・ ワンタイムマイコンのPROM未書き込み品は、その構造上、弊社にて完全な試験を行って出荷することはできません。PROM書き込み後の信頼性を高めるために、下記フローによるスクリーニングの実施を推奨します。
- ・ ワンタイムマイコンのPROM未書き込み品は、その性質上、全ビット書き込み試験を実施することができません。従って、必ずしも書き込み歩留まり100%を保証できない場合がありますので、予めご了承ください。
- ・ 防湿包装状態（開封前）での保管

防湿包装状態での保管は、温度30℃、湿度70%以下の環境下にて保管してください。

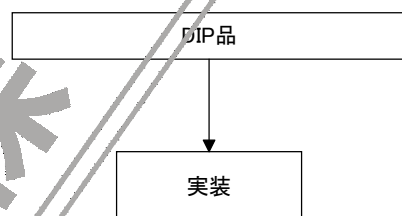
- ・ 防湿包装開封後

防湿包装開封後は、できるだけ素早くハンダ付けを行うようにしてください。防湿包装開封後からハンダ付けまでは、温度30℃、湿度70%以下の環境下にて96時間以内とします。

a. ユーザによる書き込み品（PROM未書き込み出荷品）の場合



b. 弊社による書き込み品（PROM書き込み済出荷品）の実装前条件



memo :

- 本書記載の製品は、定められた条件下において、記載部品単体の性能・特性・機能などを規定するものであり、お客様の製品（機器）での性能・特性・機能などを保証するものではありません。部品単体の評価では予測できない症状・事態を確認するためにも、お客様の製品で必要とされる評価・試験を必ず行って下さい。
- 弊社は、高品質・高信頼性の製品を供給することに努めております。しかし、半導体製品はある確率で故障が生じてしまいます。この故障が原因となり、人命にかかわる事故、発煙・発火事故、他の物品に損害を与えてしまう事故などを引き起こす可能性があります。機器設計時には、このような事故を起こさないような、保護回路・誤動作防止回路等の安全設計、冗長設計・機構設計等の安全対策を行って下さい。
- 本書記載の製品が、外国為替及び外国貿易法に定める規制貨物（役務を含む）に該当する場合、輸出する際に同法に基づく輸出許可が必要です。
- 弊社の承諾なしに、本書の一部または全部を、転載または複製することを禁止します。
- 本書に記載された内容は、製品改善および技術改良等により将来予告なしに変更することがあります。したがって、ご使用の際には、「納入仕様書」でご確認下さい。
- この資料の情報（掲載回路および回路定数を含む）は一例を示すもので、量産セットとしての設計を保証するものではありません。また、この資料は正確かつ信頼すべきものであると確信しておりますが、その使用にあたって第3者の工業所有権その他の権利の実施に対する保証を行うものではありません。