



1. 概括描述

EM78P257 是一个低功耗高速度 CMOS 技术的 8 位元微控制器。它内部包含一个 2K*13 位的一次性可编程只读存储器 (OTP-ROM)。它提供了一个加密位以防止用户的程序被侵入，同时有 12 个选择位满足用户的需求。



2. 功能特点

- 18 引脚封装 – EM78P257A, 20 引脚封装 – EM78P257B
- 工作电压范围: 2.3V~5.5V
- 工作温度范围: 0°C~70°C(商业级)
-40°C~85°C(工业级)
- 工作频率范围: (每指令周期 2 个振荡时)
 - * 晶体模式: DC ~ 20MHz/2clks, 5V; DC ~ 8MHz/2clks, 3V
 - * RC 模式: DC ~ 4MHz/2clks, 5V; DC ~ 4MHz/2clks, 3V
- 低功耗:
 - * 小于 1.5 mA at 5V/4MHz
 - * 典型 15 μ A, at 3V/32KHz
 - * 典型 1 μ A, 在睡眠模式下
- 内建 RC 振荡器(4MHz, 1MHz, 455KHz, 32.768KHz)
- RC 振荡模式有内置电容器
- 可编程振荡建立时间 (1ms:18ms)
- 独立可编程 WDT 预除器.
- 一个配置寄存器以匹配用户需要, 提供用户 ID 码供客户使用
- 80 $\times$ 8 片内 (SRAM, 通用寄存器)
- 2K $\times$ 13 片内 ROM
- 双向 IO 口.
- 8 级堆栈供子程序嵌
- 8-bit 实时计数器(TCC) 可选择信号源和触发边沿, 有溢出中断.
- 4 组比较器.
- 易于 IR (红外遥控) 应用电路.
- 易于 MOUSE 应用电路.
- 省电(SLEEP)模式
- 5 个中断源
 - * TCC 溢出中断
 - * 输入状态变化中断(可从 SLEEP 模式唤醒)
 - * 外部中断
 - * IR 输出中断
 - * 比较器状态改变中断
- 可编程自由运行 WDT (看门狗定时器)
- 8 个可编程上拉 IO 脚
- 8 个可编程漏极开路 IO 脚
- 8 个可编程下拉 IO 脚.
- 每指令周期两个时钟.
- 封装类型:
 - * 18 pin DIP 300mil : EM78P257AP
 - * 20 pin DIP 300mil : EM78P257BP
 - * 18 pin SOP 300mil : EM78P257AM
 - * 20 pin SOP 300mil : EM78P257BM
- 上电检测有效.

3. 引脚配置

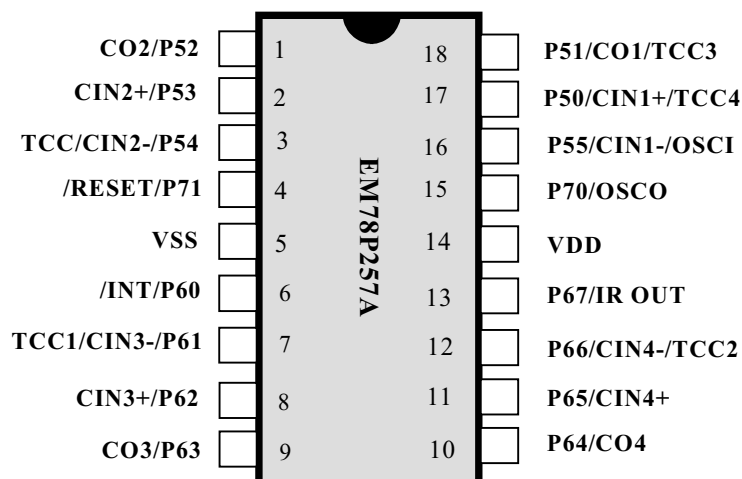


图 1 引脚配置 - EM78P257A

表 1 引脚描述- EM78P257A

符号	脚位	类型	功能描述
VDD	14	-	电源.
OSCI	16	I	* XTAL 型: 晶体输入或外部时钟输入. * RC型: RC 振荡输入.
OSCO	15	I/O	* XTAL 型: 晶体振荡输出或外部时钟输入. * RC型: 时钟输出, 周期为一个指令周期的时钟输出. * 外部时钟信号输入.
P70~P71	4, 15	I/O	* 通用I/O口. (P71 仅作为输入) * 上电复位后默认为I/O口.
P60~P67	6~13	I/O	* 通用I/O口. * 漏极开路 * 上电复位后默认为I/O口.
P50~P55	1~3 16~18	I/O	* 通用I/O口. * 上位下拉. * 引脚状态改变时可从SLEEP模式唤醒. * 上电复位后默认为I/O口.
IR OUT	13	O	* IR 模式输出脚, 可提供20mA灌电流
/INT	6	I	* 下降沿触发外部中断口.
CIN1-, CIN1+	16, 17	I	* “-” -> 比较器 Vin- 输入脚.
CIN2-, CIN2+	3, 2	I	* “+” -> 比较器 Vin+ 输入脚.
CIN3-, CIN3+	7, 8	I	* C01~4 比较器输出脚.
CIN4-, CIN4+	12, 11	I	
C01, C02	18, 1	O	
C03, C04	9, 10	O	
TCC	3	I	* 外部计数器输入.
TCC1, TCC2,	, 7, 12		

TCC3, TCC4	18, 17		
/RESET	4	I	* 如果设置为 /RESET并保持为低电平，控制器将被复位. * 在标准模式/RESET/V_{pp} 的电压不能超过 V_{dd} * 如果设置为 /RESET则有内部上拉.
VSS	5	-	地.

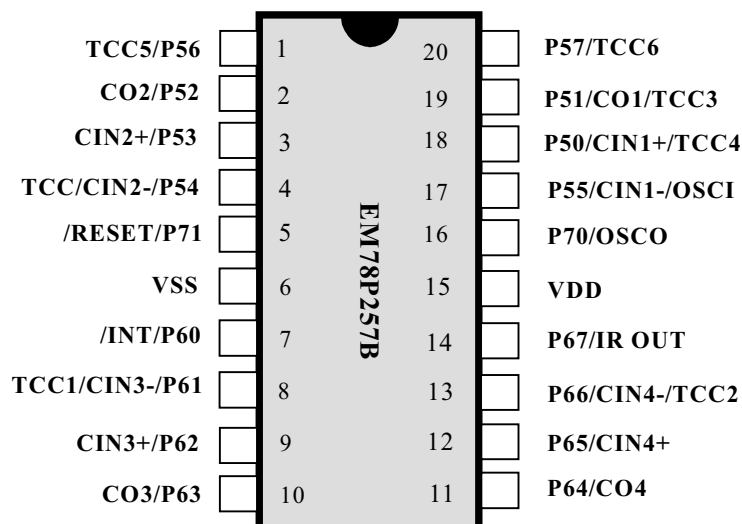


图 2 引脚配置

表 2 引脚描述-EM78P257B

符号	脚位	类型	功能描述
VDD	15	-	电源.
OSCI	17	I	* XTAL 型: 晶体输入或外部时钟输入. * RC型: RC 振荡输入.
OSCO	16	I/O	* XTAL 型: 晶体振荡输出或外部时钟输入. * RC型: 时钟输出, 周期为一个指令周期的时钟输出. * 外部时钟信号输入.
P70, P71	16, 5	I/O	* 通用I/O口. (P71 仅作为输入) * 上电复位后默认为I/O口.
P60~P67	7~14	I/O	* 通用I/O口. * 漏极开路 * 上电复位后默认为I/O口.
P50~P57	1~4 17~20	I/O	* 通用I/O口. * 上位下拉. * 引脚状态改变时可从SLEEP模式唤醒. * 上电复位后默认为I/O口.
IR OUT	14	O	* IR 模式输出脚, 可提供20mA灌电流
/INT	7	I	* 下降沿触发外部中断口.
CIN1-, CIN1+	17, 18	I	* “-” -> 比较器 Vin- 输入脚.
CIN2-, CIN2+	4, 3	I	* “+” -> 比较器 Vin+ 输入脚.
CIN3-, CIN3+	8, 9	I	* CO1~4 比较器输出脚.
CIN4-, CIN4+	13, 12	I	



EM78P257

OTP ROM

C01, C02	19, 2	0	
C03, C04	10, 11	0	
TCC	4	I	* 外部计数器输入.
TCC1, TCC2	8, 13		
TCC3, TCC4	19, 18		
TCC5, TCC6	1, 20		
/RESET	5	I	* 如果设置为 /RESET并保持为低电平，控制器将被复位. * 在标准模式/RESET/V _{pp} 的电压不能超过 V _{dd} * 如果设置为 /RESET则有内部上拉.
VSS	6	—	地.

4. 功能描述

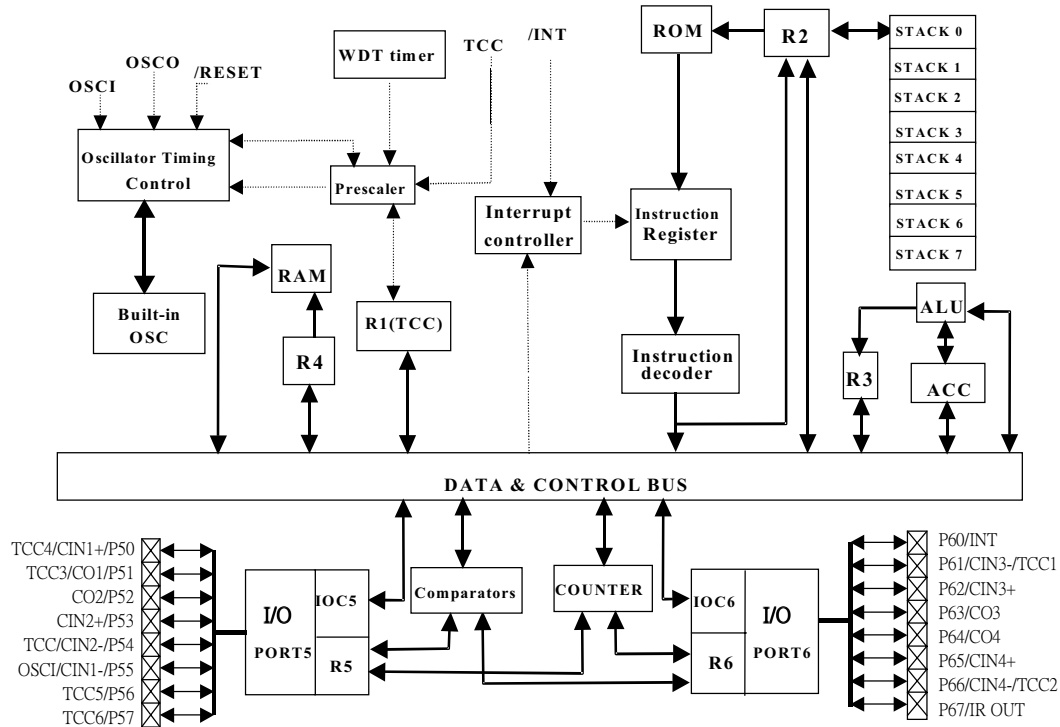


图 3 功能方块图

4.1 工作寄存器

1. R0 (间接地址寄存器)

R0 不是一个实际存在的寄存器。它的主要功能是做为一个间接寻址的指针。任何使用 R0 作为指针的指令实际上操作的是由 RAM 选择寄存器 (R4) 所指向数据。

2. R1/TCC (时钟/计数器)

- 对来自 TCC 管脚的外部信号边沿或对内部指令周期时钟进行加计数。外部信号边源由 CONT 寄存器的第 4 位 (CONT-4) 决定。
- 和其他寄存器一样是可读可写的。
- 预除器 (PRC) 分配给 TCC。
- 仅当写入数值到 TCC 时可以清除预除器的内容。

3. R2 (程序计数器)&和堆栈

- R2 和硬件堆栈为 11 位宽。图 4 描述了它的结构。
- 对于相应程序指令代码产生 2K x 13 位的片内 OTP ROM 地址。一个程序页为 1K 字长。
- 在复位条件下 R2 所有位均设置为“0”。
- “JMP”指令允许对编程计数器的低 10 位进行直接存储。因此, “JMP”允许 PC 跳转到一页的任何地方。

- “CALL” 指令装载 PC 的低 10 位，PC+1 则压入堆栈。因此，子程序的入口地址可以在一页的任何地方。
- “RET”（“RETL k”，“RETI”）指令将程序计数器的值加载到堆栈的栈顶。
- “ADD R2, A” 允许相关地址被装入当前 PC，同时 PC 的第 9 和第 10 位被清零。
- “MOV R2, A” 允许将寄存器“A”中的地址加载到 PC 的低 8 位，同时 PC 的第 9 和第 10 位被清零。
- 任何有可能改变 R2 的值的指令（例如：“ADD R2, A”，“MOV R2, A”，“BC R2, 6”，....）都将导致 PC 的第 9 和第 10 位（A8~A9）被清零。因此，跳转计算限制在编程页的前 256 位内。
- 对于 EM78257A/B，在执行指令“JMP”、“CALL”或者任何有可能改变 R2 的值的指令时，状态寄存器（R3）的 PS0 位的值将被装入 R2 第二最高位（A10）。
- 除了那些可能改变 R2 的值的指令需要更多的指令周期以外，其余指令都是单指令周期（fclk/2 或 fclk/4）。

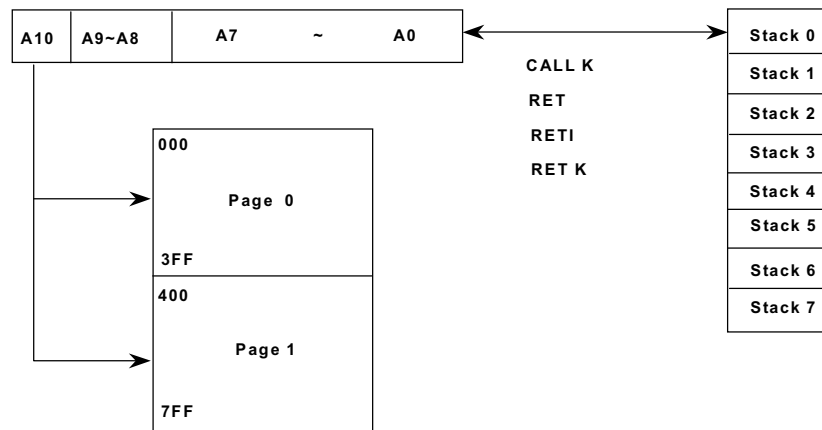


图 4 程序计数器组织

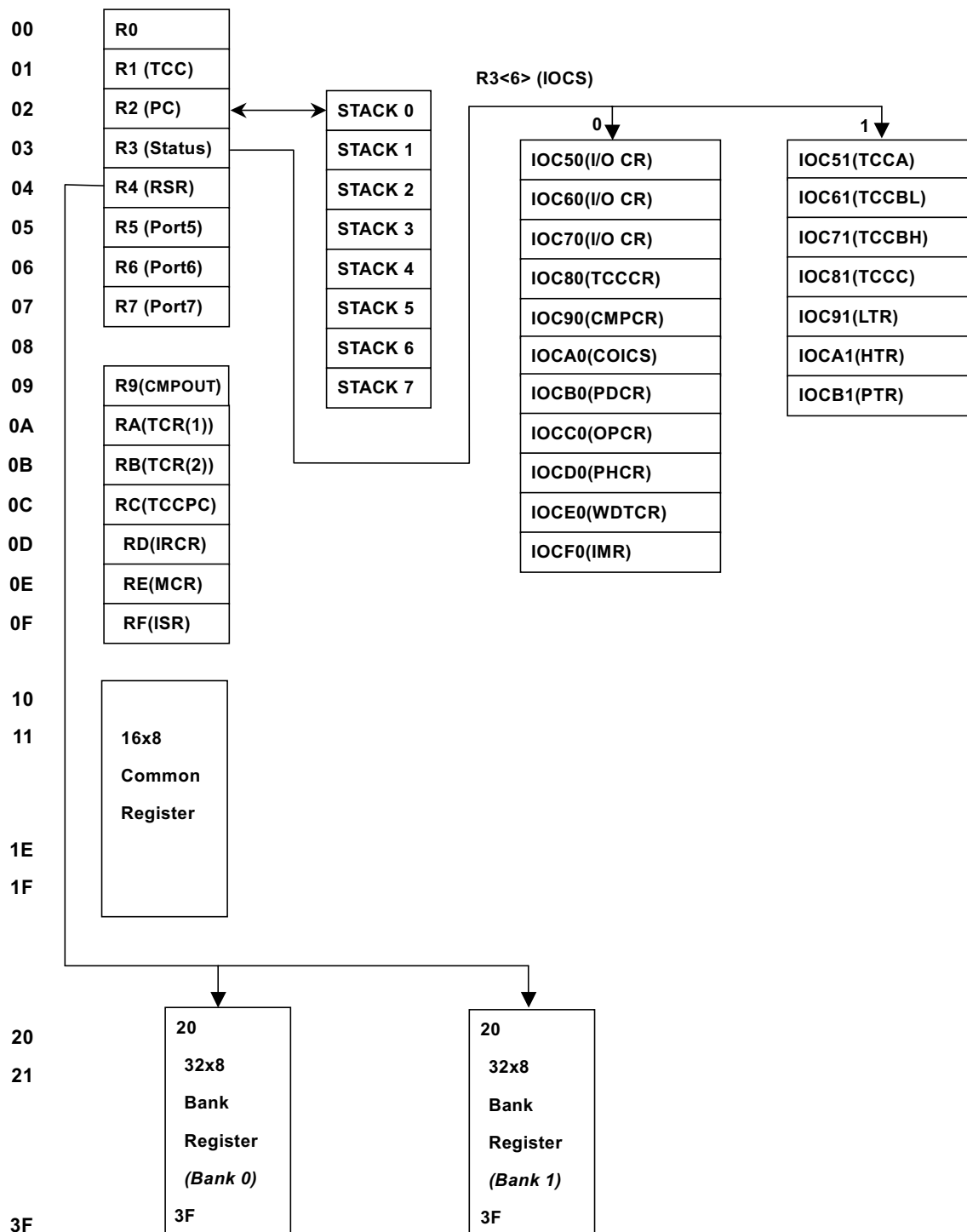


图 5 数据存储配置

4. R3 (状态寄存器)

7	6	5	4	3	2	1	0
---	---	---	---	---	---	---	---



RST	IOCS	PS0	T	P	Z	DC	C
-----	------	-----	---	---	---	----	---

- Bit 0 (C) **进位标志**.
- Bit 1 (DC) **辅助进位标志**.
- Bit 2 (Z) **零标志**.
当一个算术或逻辑运算的结果为零设置为 1.
- Bit 3 (P) **低功耗标志位**.
当上电或执行一个 WDTC 指令后设置为 1, 当执行 SLEP 指令后清为 0.
- Bit 4 (T) **时间溢出标志**.
当执行 "SLEP"或 "WDTC"指令时置 1, 当上电复位或 WDT 溢出时清为 0.
- Bit5 (PS0) **页面选择位**. PS0 用于预选一个程序内存页。当执行 "JMP", "CALL" 或者其他导致程序计数器改变的指令 (例如: MOV R2, A) 时, PS0 将装入程序计数器的第 11 位, 从而选择一个可用的程序存储器页。注意 RET (RETL, RETI) 指令不改变 PS0 位。也就是说, 不管 PS0 位的当前设置, 都会返回到子程被调用的页面地址.

PS0	程序存储器页 [地址]
0	Page 0 [000-3FF]
1	Page 1 [400-7FF]

- Bit6 (IOCS) **控制寄存器段选择位**.
0 = 选择 0 段(IOC50~IOCF0);
1 = 选择 1 段(IOC51~IOCF1);
- Bit 7 (RST) **复位类型位**.
1=从引脚改变或从比较器状态改变唤醒.
0 =从其它复位类型唤醒

5. R4 (存储器选择寄存器)

Bit0~5 用于在间接地址模式下选择寄存器 (地址: 00~3F)。

Bit6 用于选择存储区 0 和存储区 1。

Bit7 是一个通用读/写位

图 5 描述数据内存的配置。

6. R5 ~ R6 (Port 5 ~ Port 6)

- R5 and R6 IO 数据寄存器.
- R5 仅低 6 位有效. (EM78P257A)
- R5 高两位固定为 0. (EM78P257A)

7. R7 (Port 7)

7	6	5	4	3	2	1	0
-	-	-	-	-	-	I/O	I/O

- R7 IO 数据寄存器.
- R7 仅低两位有效.

8. R9 (比较器和 TCC 状态寄存器)

7	6	5	4	3	2	1	0
CMPOUT4	CMPOUT3	CMPOUT2	CMPOUT1	-	TCCCIF	TCCBIF	TCCAIF

- Bit 0 (TCCAIF) **TCCA 溢出中断标志**. TCCA 溢出时置 1, 需用软件清 0.
- Bit 1(TCCBIF) **TCCB 溢出中断标志**. TCCB 溢出时置 1, 需用软件清 0.



- Bit 2(TCCCIF) TCCC 溢出中断标志. TCCC 溢出时置 1, 需用软件清 0.
- Bit 3 未使用, 读出为 '0' .
- Bit 4(CMPOUT1) 比较器 1 的输出结果.
- Bit 5(CMPOUT2) 比较器 2 的输出结果.
- Bit 6(CMPOUT3) 比较器 3 的输出结果.
- Bit 7(CMPOUT4) 比较器 4 的输出结果.
- Bit 4~Bit 7 只读位.

9. RA (TCC 控制寄存器(1))

7	6	5	4	3	2	1	0
—	—	—	—	—	TCCAIE	TCCATS	TCCATE

- Bit 0(TCCATE) TCCA 信号边沿
0: TCC1 脚信号从低至高变化时计数器增加
1: TCC1 脚信号从高至低变化时计数器增加
- Bit 1(TCCATS) TCCA 信号源
0: 内部指令时钟周期
1: TCC1 引脚传送
- Bit 2(TCCAIE) TCCAIF 中断使能位.
0: 禁止 TCCAIF 中断
1: 使能 TCCAIF 中断
- Bit 3~Bit 7 未使用, 读出为 '0' .

10. RB (TCC 控制寄存器(2))

7	6	5	4	3	2	1	0
–	TCCBIE	TCCBTS	TCCBTE	–	TCCCIE	TCCCTS	TCCCTE

- Bit 0(TCCCTE) **TCCC 信号边沿**
0: TCC5 脚信号从低至高变化时计数器增加
1: TCC5 脚信号从高至低变化时计数器增加
- Bit 1(TCCCTS) **TCCC 信号源**
0: 内部指令时钟周期
1: TCC5 脚传送
- Bit 2(TCCCIE) **TCCCIF 中断使能.**
0: 禁止 TCCCIF 中断
1: 使能 TCCCIF 中断
- Bit 3 **未使用.**
- Bit 4(TCCBTE) **TCCB 信号边沿**
0: TCC3 脚信号从低至高变化时计数器增加
1: TCC3 脚信号从高至低变化时计数器增加
- Bit 5(TCCBTS) **TCCB 信号源**
0: 内部指令时钟周期
1: TCC3 脚传送
- Bit 6(TCCBIE) **TCCBIF 中断使能.**
0: 禁止 TCCBIF 中断
1: 使能 TCCBIF 中断
- Bit 7 **未使用.**

11. RC (TCC 预除器计数器)

TCC 预除器计数器可以读写.

PSR2	PSR1	PSR0	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	TCC Rate
0	0	0	V	–	–	–	–	–	–	–	1:2
0	0	1	V	V	–	–	–	–	–	–	1:4
0	1	0	V	V	V	–	–	–	–	–	1:8
0	1	1	V	V	V	V	–	–	–	–	1:16
1	0	0	V	V	V	V	V	–	–	–	1:32
1	0	1	V	V	V	V	V	V	–	–	1:64
1	1	0	V	V	V	V	V	V	V	–	1:128
1	1	1	V	V	V	V	V	V	V	V	1:256

*V: 有效值

12. RD (IR Control Register 红外控制寄存器)

7	6	5	4	3	2	1	0
DP1	DP0	MF1	MF0	IRE	HF	LGP	PWM

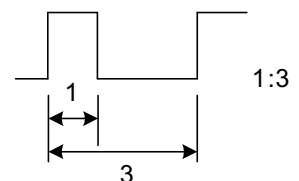
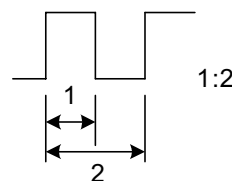
- Bit 0(PWM) **脉宽调制**. 当 PWM = 1 和 LGP = 0, LSB 计数器和 MSB 计数器被禁止, 一个连续脉冲串产生并且输出信号是 actually a PWM waveform format of PWM.
- Bit 1(LGP) **长脉冲**, 当 LGP=1, 高电平时间寄存器的值被忽略, 一个单脉冲产生, 它的电平是高。.
脉部宽度 = (Low-time 寄存器的内容) x (脉冲数目) x (1/Fosc)
如果 HF = 1, 脉冲被调制为频率 Fosco (由 MF1,MF0 选择).
- Bit 2(HF) **高频**. 当 HF=1, 脉冲的低电平时间被一个频率 Fosco 调制.
- Bit 3(IRE) **红外遥控使能位**
0: 禁止 IRE, 禁止 H/W 调制功能
1: 使能 IRE, 禁止 RB (Bit4(TCCBTE) 和 Bit5(TCCBTS)), 并且 TCCBX 作为减计数器. 使能 H/W 调制功能. Port 5 和 P60-P66 设置为标准 I/O 口. P 67 定义为 IR 输出.

• Bit 4:Bit 5 (MF0:MF1) : 调制频率

MF1	MF0	Fosco
0	0	Fosc/1
0	1	-
1	0	Fosc/4
1	1	Fosc/8

• Bit6:Bit7 (DP0:DP1) : 调制频率的时间和占空比

DP1	DP0	Ratio
0	0	1:2(default)
0	1	1:3
1	0	1:4
1	1	-



13. RE (Mouse Control Register 鼠标控制寄存器)

7	6	5	4	3	2	1	0
MOUSEN	-	-	-	-	-	-	-

- Bit 0~Bit 6 **未使用**
- Bit 7 (MOUSEN) **Mouse 应用使能位**.
0: 禁止 MOUSEN. TCCA, TCCB 和 TCCC 作为加计数器.
1: 使能 MOUSEN. TCCA, TCCBL 和 TCCC 作为增减计数器. 其它引脚配置参考 IOC80 和 IOC90.

14. RF (中断状态寄存器)

7	6	5	4	3	2	1	0
CMP4IF	CMP3IF	CMP2IF	CMP1IF	-	EXIF	ICIF	TCIF

“1” 表示中断请求, “0” 表示没有中断发生.

- Bit 0 (TCIF) TCC 溢出为断标志. TCC 溢出时置位, 需通过软件清零.
- Bit 1 (ICIF) Port 5 输入状态改变中断标志. 当 Port 5 输入改变时置位, 需通过软件清零..
- Bit 2 (EXIF) 外部中断标志. 由 /INT 下降沿置位, 需通过软件清零..
- Bit 3 **未使用**, 读出的为 ‘0’ ;
- Bit 4 (CMP1IF) 比较器状态改变标志, 比较器 1 的输出 C01 状态改变时置 1, 需通过软件清零..
- Bit 5 (CMP2IF) 比较器状态改变标志, 比较器 1 的输出 C02 状态改变时置 1, 需通过软件清零.



- Bit 6 (CMP3IF) 比较器状态改变标志, 比较器 1 的输出 C03 状态改变时置 1, 需通过软件清零.
- Bit 7 (CMP4IF) 比较器状态改变标志, 比较器 1 的输出 C04 状态改变时置 1, 需通过软件清零
- RF 可以被指令清零, 但不能由指令置 1.
- IOCF0 是相关的中断屏蔽寄存器.

15. R10 ~ R3F

- 8-bit 通用寄存器.

4.2 特殊功能寄存器

1. A (累加器)

- 内部数据传送, 指令操作数保持
- 不可被寻址.

2. CONT (控制寄存器)

7	6	5	4	3	2	1	0
INTE	INT	TS	TE	—	PSR2	PSR1	PSR0

- Bit 0 (PSR0) ~ Bit 2 (PSR2) TCC 预除器位.

PSR2	PSR1	PSR0	TCC Rate
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

- Bit 4 (TE) TCC 信号边沿
0: TCC 脚信号由低到高变化时, TCC 加 1
1: TCC 脚信号由高到低变化时, TCC 加 1
- Bit 5 (TS) TCC 信号源
0: 内部指令周期时钟
1: TCC 引脚
- Bit 6 (INT) 中数使能
0: 表示已由 DISI 指令或硬件中断屏蔽中断
1: 示已由 ENI 指令或 RETI 指令允许中断。
- Bit 7 (INTE) INT 信呈边沿
0: INT 引脚信号上升沿产生中断
1: INT 引脚信号下降沿产生中断
- CONT 寄存器是可读写的.
- Bit 6 是只读的.

3. IOC50 ~ IOC70 (I/O 控制寄存器)

- “1” 定义对应 I/O 引脚为高阻状态输入口, 0 定义其为输出.
- IOC5 仅有高两位可被定义. (for EM78P257B only)



- IOC7 仅有低两位可被定义，其它位无效。
- IOC5，IOC6 和 IOC7 是可读写的。

4. IOC80 (TCC 控制寄存器):

7	6	5	4	3	2	1	0
TCC2E	TCC4E	TCC6E	TCCBE	—	—	—	—

- Bit 0~Bit 3 未使用。
- Bit 4 (TCCBE) 计数器高字节使能位
1 = 使能 TCCB 高字节. TCCB 是一个 16 位计数器.
0 = 禁止 TCCB 高字节(缺省值). TCCB 是一个 8 位计数器.
- Bit 5 (TCC6E): 计数器第二输入使能控制位
For EM78P257B
1 = 如果 MOUSEN 为 ‘1’，20 脚定义为 TCCC 的另一个输入脚. 如果 MOUSEN 为 ‘0’，20 脚定义为双向 I/O 口.
0 = 定义 P57 为一个双向 I/O 口.
- Bit 6 (TCC4E): 计数器第二输入使能控制位
For EM78P257A
1 =如果 MOUSEN 为 ‘1’，17 脚定义为 TCCC 的另一个输入脚. 如果 MOUSEN 为 ‘0’，17 脚定义为双向 I/O 口.
0 =定义 P50 为一个双向 I/O 口.
For EM78P257B
1 =如果 MOUSEN 为 ‘1’，17 脚定义为 TCCC 的另一个输入脚. 如果 MOUSEN 为 ‘0’，17 脚定义为双向 I/O 口.
0 =定义 P50 为一个双向 I/O 口.
- Bit 7 (TCC2E) 计数器第二输入使能控制位
For EM78P257A
1 =如果 MOUSEN 为 ‘1’，18 脚定义为 TCCC 的另一个输入脚. 如果 MOUSEN 为 ‘0’，18 脚定义为双向 I/O 口.
0 =定义 P50 为一个双向 I/O 口.
For EM78P257B
1 =如果 MOUSEN 为 ‘1’，18 脚定义为 TCCC 的另一个输入脚. 如果 MOUSEN 为 ‘0’，18 脚定义为双向 I/O 口.
0 =定义 P50 为一个双向 I/O 口.

5. IOC90 (比较控制寄存器):

7	6	5	4	3	2	1	0
COIE4	COIE3	COIE2	COIE1	CE4	CE3	CE2	CE1

- Bit 0 (CE1) 比较器 (C01) 使能位
0 = 比较器输出 C01 禁止 (缺省值).
For EM78P257A
脚 18 可选择作为 P51 或 TCC3. 如果 MOUSEN = ‘1’，定义为输入 TCCB (TCC3). 如果 MOUSEN = ‘0’，则由 RB 的 TCCBTS 位决定.
脚 17 可选择为 P50 或 TCC4. 如果 MOUSEN = ‘1’ 同时 IOC80 的 TCC4E 位也为 ‘1’，则选择 TCC4，否则选择 P50.



脚 16 可选择为 P55 或 OSCI, 由 CODE option 的 Bit 9, 8, 7 定义, 当选择为 '1, 1, 1', 则 16 脚定义为 P55, 否则定义为 OSCI.

For EM78P257B

脚 19 可选择作为 P51 或 TCC3. 如果 MOUSEN = '1', 定义为输入 TCCB (TCC3). 如果 MOUSEN = '0', 则由 RB 的 TCCBTS 位决定.

脚 18 可选择为 P50 或 TCC4. 如果 MOUSEN = '1' 同时 IOC80 的 TCC4E 位也为 '1', 则选择 TCC4, 否则选择 P50.

脚 17 可选择为 P55 或 OSCI, 由 CODE option 的 Bit 9, 8, 7 定义, 当选择为 '1, 1, 1', 则 17 脚定义为 P55, 否则定义为 OSCI..

1 = 比较器 C01 打开.

For EM78P257A

脚 18 可选择为 P51 或 C01, 由 IOC90 的 C0IE1 位决定.

脚 17 只可选择为 CIN1+.

脚 16 可选择为 P55, CIN1- 或 OSCI, 由 IOCA1 来决定. 如果 CIN1- 未做为 comparator1(-) 输入, 则该脚的状态将由 CODE option 的 Bit 9, 8, 7 决定, 当选择为 '1, 1, 1', 则 16 脚定义为 P55, 否则定义为 OSCI.

For EM78P257B

脚 19 可选择为 P51 或 C01, 由 IOC90 的 C0IE1 位决定.

脚 18 只可选择为 CIN1+.

脚 17 可选择为 P55, CIN1- 或 OSCI, 由 IOCA1 来决定. 如果 CIN1- 未做为 comparator1(-) 输入, 则该脚的状态将由 CODE option 的 Bit 9, 8, 7 决定, 当选择为 '1, 1, 1', 则 17 脚定义为 P55, 否则定义为 OSCI...

• Bit 1 (CE2) 比较器 (C02) 使能位

0 = 比较器 C02 关闭 off (缺省值).

For EM78P257A

脚 1 仅能做为 P52.

脚 2 仅能做为 P53.

脚 3 可选择为 P54 或 TCC, 是由控制寄存器的第 5 位 (CONT-5) 决定的. 当 TS = '1', 则 3 脚定义为 TCC, 否则定义为 P54.

For EM78P257B

脚 2 仅能做为 P52.

脚 3 仅能做为 P53.

脚 4 可选择为 P54 或 TCC, 是由控制寄存器的第 5 位 (CONT-5) 决定的. 当 TS = '1', 则 3 脚定义为 TCC, 否则定义为 P54.

1 = 比较器 C02 打开.

For EM78P257A

脚 1 仅可选择为 P52 或 C02, 由 IOC90 的 C0IE2 位决定.

脚 2 仅可选择做为 CIN2+.

脚 3 可选择做为 P54, CIN2- 或 TCC, 是由 IOCA0 决定的. 如果 CIN2- 未做为比较器 1 comparator1(-) 输入, 同该脚将由控制寄存器的第 5 位 (CONT-5) 决定. 当 TS = '1', 则 3 脚做为 TCC, 否则做为 P54.

For EM78P257B

脚 2 仅可选择为 P52 或 C02, 由 IOC90 的 C0IE2 位决定.

脚 3 仅可选择做为 CIN2+.



脚 4 可选择做为 P54 ,CIN2- 或 TCC, 是由 IOCA0 决定的. 如果 CIN2- 未做为比较器 1 comparator1(-) 输入, 同该脚将由控制寄存器的第 5 位 (CONT-5)决定. 当 TS = '1', 则 3 脚做为 TCC, 否则做为 P54.

- Bit 2 (CE3) **比较器 (C03) 使能位**
0 = 比较器 C03 关闭 (缺省值).

For EM78P257A

脚 9 仅可选择为 P63.

脚 8 仅可做为 P62 .

脚 7 仅可做为 P61 或 TCC1. 如果 MOUSEN = '1', 定义脚做为 TCCA (TCC1)的输入. 如果 MOUSEN = '0', 则由 RA 的 TCCATS 决定.

For EM78P257B

脚 10 仅可选择为 P52 或 C02 , 由 IOC90 的 COIE2 位决定.

脚 9 仅可选择做为 CIN2+ .

脚 8 可选择做为 P54 ,CIN2- 或 TCC, 是由 IOCA0 决定的. 如果 CIN2- 未做为比较器 1 comparator1(-) 输入, 同该脚将由控制寄存器的第 5 位 (CONT-5)决定. 当 TS = '1', 则 3 脚做为 TCC, 否则做为 P54.

1 = 比较器 C03 打开.

For EM78P257A

脚 9 仅可选择为 P63 或 C03 , 由 IOC90 的 COIE3 决定.

脚 8 仅可选择为 CIN3+ .

脚 7 可选择为 P61 ,CIN3- 或 TCC1, 由 IOCA0 决定. 如果CIN3- 未做为比较器 1 comparator1(-) 输入, 则该脚的状态将由 RA 的 TCCATS 决定. 当 TCCATS = '1', 则脚 7 定义为 TCC1, 否则定义为 P61.

For EM78P257B

脚 10 仅可选择为 P63 或 C03 , 由 IOC90 的 COIE3 决定.

脚 9 仅可选择为 CIN3+ .

脚 8 可选择为 P61 ,CIN3- 或 TCC1, 由 IOCA0 决定. 如果CIN3- 未做为比较器 1 comparator1(-) 输入, 则该脚的状态将由 RA 的 TCCATS 决定. 当 TCCATS = '1', 则脚 7 定义为 TCC1, 否则定义为 P61.

- Bit 3 (CE4) **比较器 (C04) 使能位**
0 = 比较器 C04 关闭 (缺省值).

For EM78P257A

脚 10 仅可选择 P64 .

脚 11 仅可选择 P65 .

脚 12 仅可选择为 P66 或 TCC2 . 如果 MOUSEN = '1' , 同时 IOC80 的 TCC2E 位也 为 '1' , 则设定该脚步为 TCC2, 否则设定为 P66.

For EM78P257B

脚 11 仅可选择 P64 .

脚 12 仅可选择 P65 .

脚 13 仅可选择为 P66 或 TCC2 . 如果 MOUSEN = '1' , 同时 IOC80 的 TCC2E 位也 为 '1' , 则设定该脚步为 TCC2, 否则设定为 P66.

1 = 比较器 C04 打开.

For EM78P257A

脚 10 仅可选择为 P64 或 C04 , 由 IOC90 的 COIE4 位决定.

脚 11 仅可选择为 CIN4+ .



脚 12 可选择为 P66 ,CIN4- 或 TCC2, 由 IOCA0 决定. 如果 CIN4- 未做为比较器 1 comparator1(-)输入, 当 MOUSEN = '1' 并且 IOC80 的 TCC2E 位 同是为 '1', 则设置该脚为 TCC2, 否则设定为 P66.

For EM78P257B

脚 11 仅可选择为 P64 或 C04 , 由 IOC90 的 COIE4 位决定.

脚 12 仅可选择为 CIN4+ .

脚 13 可选择为 P66 ,CIN4- 或 TCC2, 由 IOCA0 决定. 如果 CIN4- 未做为比较器 1 comparator1(-)输入, 当 MOUSEN = '1' 并且 IOC80 的 TCC2E 位 同是为 '1', 则设置该脚为 TCC2, 否则设定为 P66.

- Bit 4 (COIE1) 设定 P51 为比较器 C01 的输出 (CE1 必须被使能)

1 = 比较器输出使能;

0 = 比较器输出禁止, 做为 P51 使用.

- Bit 5 (COIE2) 设定 P52 为比较器 C02 的输出 (CE2 必须被使能)

1 = 比较器输出使能;

0 = 比较器输出禁止, 做为 P52 使用

- Bit 6 (COIE3) 设定 P63 为比较器 C03 的输出 (CE3 必须被使能)

1 = 比较器输出使能;

0 = 比较器输出禁止, 做为 P63 使用.

- Bit 7 (COIE7) 设定 P64 为比较器 C04 的输出 (CE4 必须被使能)

1 = 比较器输出使能;

0 = 比较器输出禁止, 做为 P64 使用。

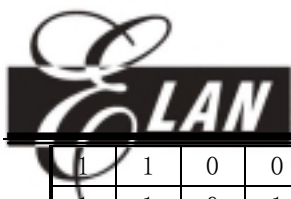
6. IOCA0 (C0- INPUT Combine sequence 比较器负输入端组合)

- 四组比较器共有 16 种负输入端组合.

7	6	5	4	3	2	1	0
-	-	-	-	CI3	CI2	CI1	CI0

表 3 负输入端连接组合列表

CI3	CI2	CI1	CI0	C0- Input combine status	Comment
0	0	0	0	N/A	1, 2, 3, and 4 -> negative inputs,
0	0	0	1	1, 2	CIN2- -> negative input; CIN1- -> normal I/O pin;
0	0	1	0	1, 3	CIN3- -> negative input; CIN1- -> normal I/O pin;
0	0	1	1	1, 4	CIN4- -> negative input; CIN1- -> normal I/O pin;
0	1	0	0	2, 3	CIN3- -> negative input; CIN2- -> normal I/O pin;
0	1	0	1	2, 4	CIN4- -> negative input; CIN2- -> normal I/O pin;
0	1	1	0	3, 4	CIN4- -> negative input; CIN3- -> normal I/O pin;
0	1	1	1	1, 2, 3	CIN3- -> negative input; CIN(1, 2)- -> normal I/O pin;
1	0	0	0	1, 2, 4	CIN4- -> negative input; CIN(1, 2)- -> normal I/O pin;
1	0	0	1	1, 3, 4	CIN4- -> negative input; CIN(1, 3)- -> normal I/O pin;
1	0	1	0	2, 3, 4	CIN4- -> negative input; CIN(2, 3)- -> normal I/O pin;
1	0	1	1	1, 2, 3, 4	CIN4- -> negative input; CIN(1, 2, 3)- -> normal I/O pin;



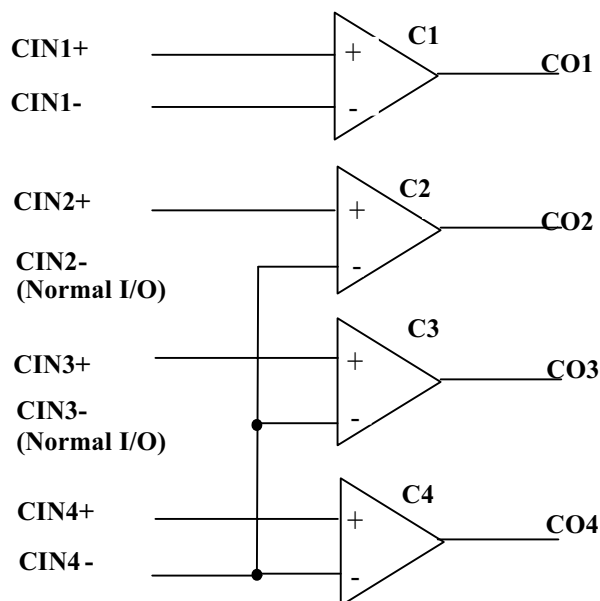
EM78P257

OTP ROM

1	1	0	0	3, 2	CIN2- -> negative input; CIN3- -> normal I/O pin;
1	1	0	1	4, 2	CIN2- -> negative input; CIN4- -> normal I/O pin;
1	1	1	0	4, 3, 2	CIN2- -> negative input; CIN(3, 4)- -> normal I/O pin;
1	1	1	1	1, 4, 3	CIN3- -> negative input; CIN(1, 4)- -> normal I/O pin;



例: (CI3, CI2, CI1, CI0) = (1010) => 比较器 4(-), 比较器 3(-), 比较器 2(-) 连接在一起, CIN2- 和 CIN3- 都做为标准 I/O 口使用.



7. IOCB0 (Pull-down Control Register 下拉控制寄存器)

7	6	5	4	3	2	1	0
/PD57	/PD56	/PD55	/PD54	/PD53	/PD52	/PD51	/PD50

- Bit 0 (/PD50) P50 下拉使能控制位.
0: 使能内部下拉
1: 禁止内部下拉
- Bit 1 (/PD51) P51 下拉使能控制位.
- Bit 2 (/PD52) P52 下拉使能控制位.
- Bit 3 (/PD53) P53 下拉使能控制位.
- Bit 4 (/PD54) P54 下拉使能控制位.
- Bit 5 (/PD55) P55 下拉使能控制位.
- Bit 6 (/PD56) P56 下拉使能控制位. (仅用于 EM78P257B)
- Bit 7 (/PD57) P57 下拉使能控制位. (仅用于 EM78P257B)
- IOCB0 寄存器有可读写的.

8. IOCC0 (Open-drain Control Register 漏极开路控制寄存器)

7	6	5	4	3	2	1	0
OD67	OD66	OD65	OD64	OD63	OD62	OD61	OD60

- Bit 0 (OD60) P60 漏极开路使能控制位.
0: 禁止漏极开路输出
1: 使能漏极开路输出
- Bit 1 (OD61) P61 漏极开路使能控制位.
- Bit 2 (OD62) P62 漏极开路使能控制位.
- Bit 3 (OD63) P63 漏极开路使能控制位.
- Bit 4 (OD64) P64 漏极开路使能控制位.
- Bit 5 (OD65) P65 漏极开路使能控制位.



- Bit 6 (OD66) P66 漏极开路使能控制位.
- Bit 7 (OD67) P67 漏极开路使能控制位.
- IOCC0 寄存器是可读写的.

9. IOCD0 (Pull-high Control Register 上拉控制寄存器)

7	6	5	4	3	2	1	0
/PH57	/PH56	/PH55	/PH54	/PH53	/PH52	/PH51	/PH50

- Bit 0 (/PH50) P50 上拉使能控制位.
0: 使能内部上拉
1: 禁止内部上拉
- Bit 1 (/PH51) P51 上拉使能控制位.
- Bit 2 (/PH52) P52 上拉使能控制位.
- Bit 3 (/PH53) P53 上拉使能控制位.
- Bit 4 (/PH54) P54 上拉使能控制位.
- Bit 5 (/PH55) P55 上拉使能控制位.
- Bit 6 (/PH56) P56 上拉使能控制位 (仅用于 EM78P257B)
- Bit 7 (/PH57) P57 上拉使能控制位 (仅用于 EM78P257B)
- IOCD0 寄存器是可读写的.

10. IOCE0 (WDT Control Register 看门狗控制寄存器)

7	6	5	4	3	2	1	0
WDTE	EIS	—	—	—	PSW2	PSW1	PSW0

- Bit 7 (WDTE) 看门狗定时器使能控制位.
0: 禁止 WDT.
1: 使能 WDT.
WDTE 是可读写的.
- Bit 6 (EIS) P60(/INT) 定义控制位.
0: P60, 双向 I/O 口.
1: /INT, 外部中断口. 这种情况下, P60 的 IO 控制位 (IOC6 的 bit 0) 必须设置为 "1".
当 EIS = "0", /INT 输入的路径被屏蔽. 当 EIS = "1", /INT 输入脚的状态也可以经由读 Port 6 (R6) 而读到. 参见图 8.
EIS 是可读写的.
- Bit3~5 未使用.
- Bit 0 (PSW0) ~ Bit 2 (PSW2) WDT 预除器位.

PSW2	PSW1	PSW0	WDT Rate
0	0	0	1:1
0	0	1	1:2
0	1	0	1:4
0	1	1	1:8
1	0	0	1:16
1	0	1	1:32
1	1	0	1:64
1	1	1	1:128

11. IOCF0 (Interrupt Mask Register 中断屏蔽寄存器)



7	6	5	4	3	2	1	0
CMP4IE	CMP3IE	CMP2IE	CMP1IE	PPC/CMP	EXIE	ICIE	TCIE

- Bit 0 (TCIE) **TCIF 中断使能位**.
0: 禁止 TCIF 中断
1: 使能 TCIF 中断
- Bit 1 (ICIE) **ICIF 中断使能位**
0: 禁止 ICIF 中断
1: 使能 ICIF 中断
- Bit 2 (EXIE) **EXIF 中断使能位**
0: 禁止 EXIF 中断
1: 使能 EXIF 中断
- **Bit 3 (CMP/PPC) 唤醒中断源**.
0: PPC 由 Port 5 输入状态改变唤醒(若使能)
1: CMP, 由比较器状态改变唤醒(若使能)
- Bit 4 (CMP1IE) **CMP1IF 中断使能位**.
0: 禁止 CMP1IF 中断
1: 使能 CMP1IF 中断
- Bit 5 (CMP2IE) **CMP2IF 中断使能位**.
0: 禁止 CMP2IF 中断
1: 使能 CMP2IF 中断
- Bit 6 (CMP3IE) **CMP3IF 中断使能位**.
0: 禁止 CMP3IF 中断
1: 使能 CMP3IF 中断
- Bit 7 (CMP4IE) **CMP4IF 中断使能位**.
0: 禁止 CMP4IF 中断
1: 使能 CMP4IF 中断
- 通过设定 IOCF0 相应位为 “1”可以分别使能相关单个中断.
- 总的中断使能通过执行 ENI 指令进行, 总的中断禁止通过执行 DISI 指令进行. 参见图. 10.
- IOCF0 可读写.

12. IOC51 (TCCA 计数器)

一个 8 位时钟计数器. 在任何复位条件下可读可写可清除. 在 Mouse 模式下, 它是增减计数器, 在其它模式下是加计数器.

13. IOC61 (TCCBL 计数器) /LSB 计数器

TCCBL 是一个 8 位时钟计数器, 它是 TCCBX 的低位字节. 在任何复位条件下可读可写可清除. 在 Mouse 模式, 它是加减计数器;在 IR 模式, 它是减计数器, 在其它模式下它是加计数器.

14. IOC71 (TCCBH 计数器) /MSB 计数器

TCCBH 是一个 8 位时钟计数器, 它是 TCCBX 的高位字节. 在任何复位条件下可读可写可清除. 当 TCCBE(IOC80)是 “0” 则 TCCBH 被禁止, 当 TCCBE 是”1” 则 TCCB 是一个 16 位长的计数器. 在 IR 模式下, 它是减计数器, 在其它模式下它是加计数器.

15. IOC81 (TCCC 计数器)

一个 8 位时钟计数器. 在任何复位条件下可读可写可清除. 在 Mouse 模式下, 它是增减计数器, 在其它模式下是加计数器.



16. IOC91 (低电平时间寄存器)

8 位低电平时间寄存器控制脉冲的激活时间或低电平 时间长度.

保持在寄存器中的十进制值决定了振荡周期的数目并且检验红外输出脚是激活的. 红外输出激活的时间长度 可按下式计算:

$$t_{Low} = (\text{低电平时间寄存器 保持的十进制值}) / f_{osc}$$

17. IOCA1 (高电平时间寄存器)

8 位高电平时间寄存器控制脉冲的不激活时间或高电平 时间长度.

保持在寄存器中的十进制值决定了振荡周期的数目并且检验红外输出脚是不激活的. 红外输出不激活的时间长度 可按下式计算:

$$t_{Low} = (\text{高电平时间寄存器 保持的十进制值}) / f_{osc}$$

18. IOCB1 (脉冲时间寄存器)

低电平时间寄存器和高电平时间寄存器的值被交替调入到脉冲定时器. 当一个寄存器的值被调入后, 每个振荡周期脉冲定时器的值减一, 减到脉冲定时器为 '0' 时, 脉冲定时器将调入另一个寄存器的值.

4.3 TCC/WDT & Prescaler

有两个8位计数器分别做为 TCC 和 WDT 的预除器. CONT 的 PSR0~PSR2 位决定TCC预除器的比率. 同样地, IOCE0寄存器的 PWR0~PWR2 位决定 WDT预除器的比率. 预除器 (PSR0~PSR2) 的清除是通过每次写入数据至TCC, WDT预除器的清除是通过执行指令 "WDTC" 和 "SLEP". 图6 描绘 TCC/WDT的电路图.

- R1(TCC) 是一个 8位定时器/计数器. TCC计数的时钟源可以是内部时钟或从TCC引脚来的边沿可选择的外部信号输入. 如果TCC信号源是内部时钟, 则每个指令周期TCC将会加一(没有预除器时). 如图. 6 所示, 由CODE Option 位 <CLKS>选择 $CLK = f_{osc}/2$ 或 $CLK = f_{osc}/4$. 如果CLKS是"0", 则 $CLK = f_{osc}/2$, 如果CLKS是"1", 则 $CLK = f_{osc}/4$. 如果TCC信号源是外部时钟输入, 则TCC引脚的每个上升沿或下降沿TCC将会加一.
- 看门狗定时器是一个片内的自由运行的RC振荡器. 即使控制器的振荡器被停止, WDT也会继续运行(比如在睡眠模式). 在正常运行或在睡眠模式下, 一个WDT溢出信号将导致控制器复位(如果允许). 在标准模式下, 通过软件编程, WDT可以随时被使能或禁止. 参见IOCE0寄存器的 WDTE位描述. 如没有预除器, WDT 溢出时间大约为 18 ms¹.

¹ 注: VDD=5V, 建立时间 = 16.5ms ± 30%.
VDD=3V, 建立时间 = 18ms ± 30%.

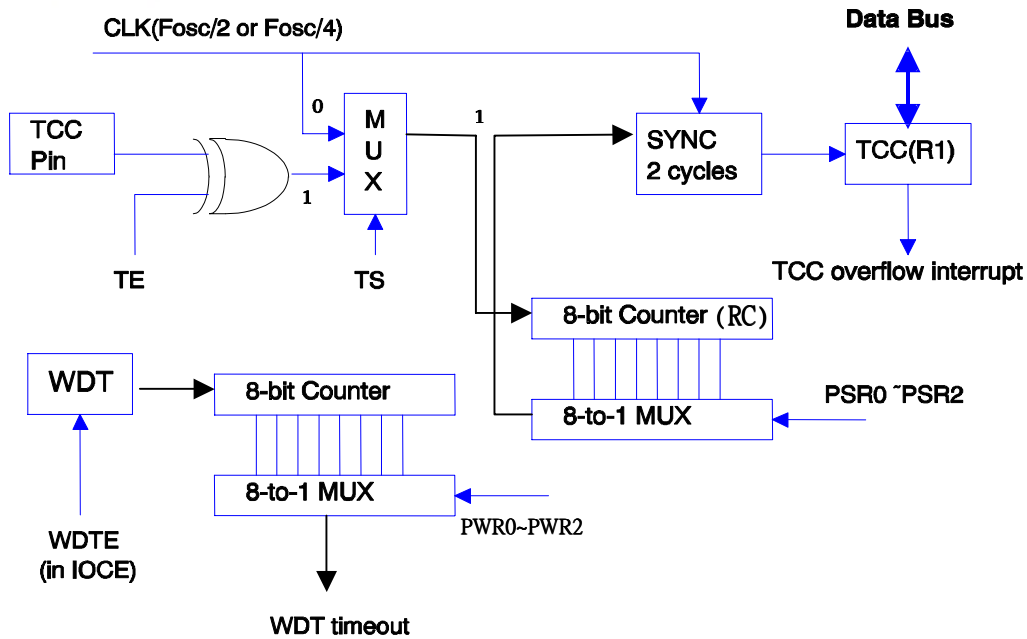
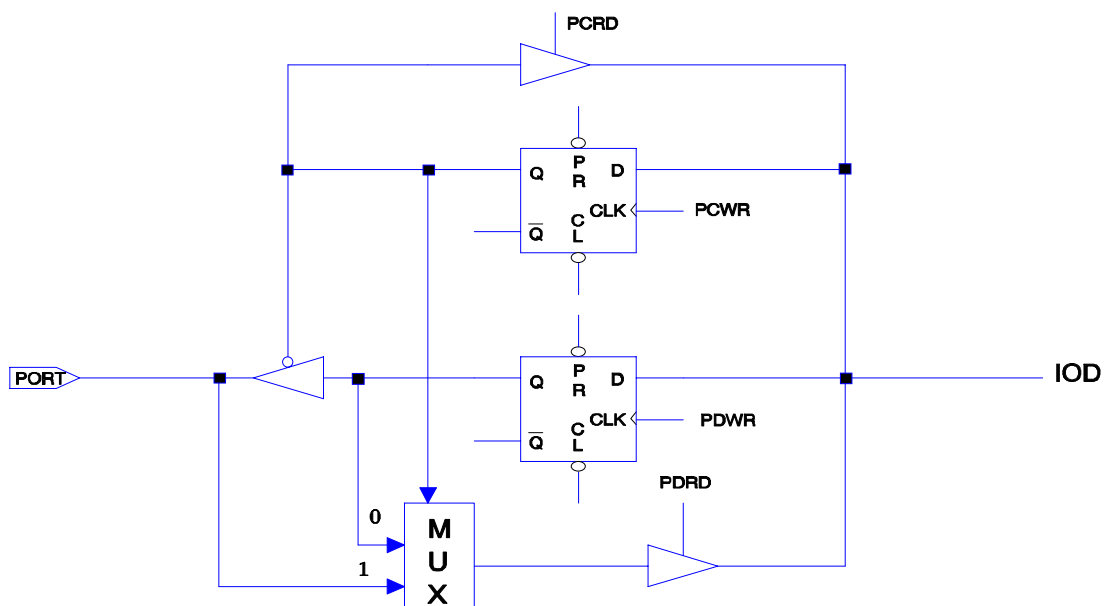


图 6 TCC 和 WDT 方块图

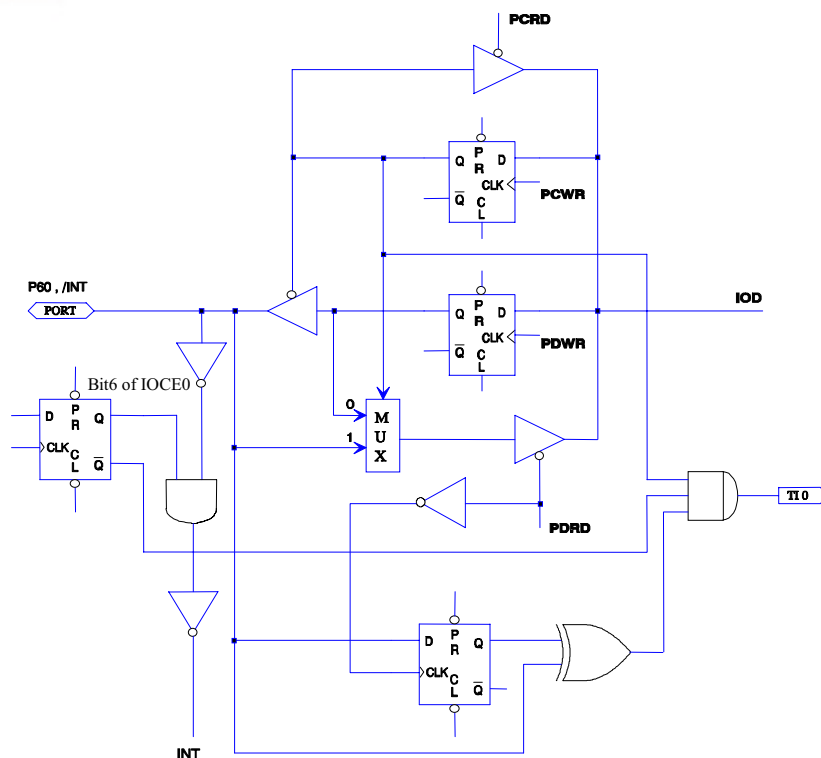
4.4 I/O Ports

I/O寄存器(Port 5, Port 6, 和 Port 7), 是双向三态 I/O 口. Port 5 具有软件控制的内部上拉. 同样的, P6 具有软件控制的漏极开路输出. Port 5 特别具有一个输入状态改变中断(或唤醒)功能并且具有软件控制的内部下拉. 每个I/O 引脚可以通过I/O控制寄存器(IOC5 ~ IOC7)被定义为输入或输出. I/O 寄存器和 I/O 控制寄存器都是可读写的. Port 5, Port 6 和 Port7的I/O接口电路表示在 图7, 图8, 和 图9.



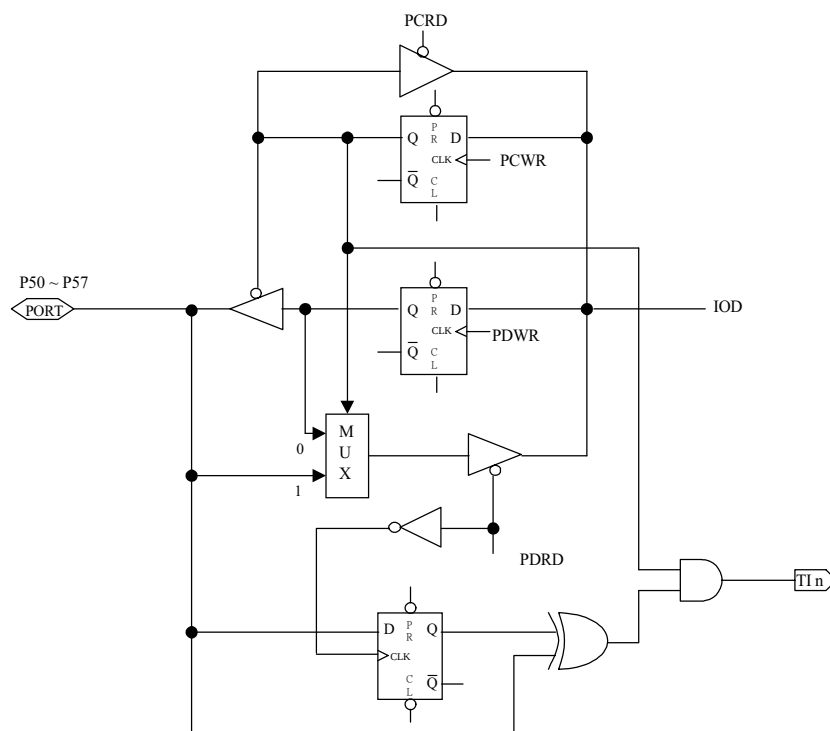
注意: 漏极开路电路没有表示在图中.

图 7 Port 6 和 Port7 的 I/O 口电路及 I/O 控制寄存器



注意：漏极开路电路没有表示在图中。

图 8 P60 (/INT) 的 I/O 口电路及 I/O 控制寄存器



注意：内部上拉内部下拉电路没有表示在图中。

图 9 P50~P57 的 I/O 口电路及 I/O 控制寄存器

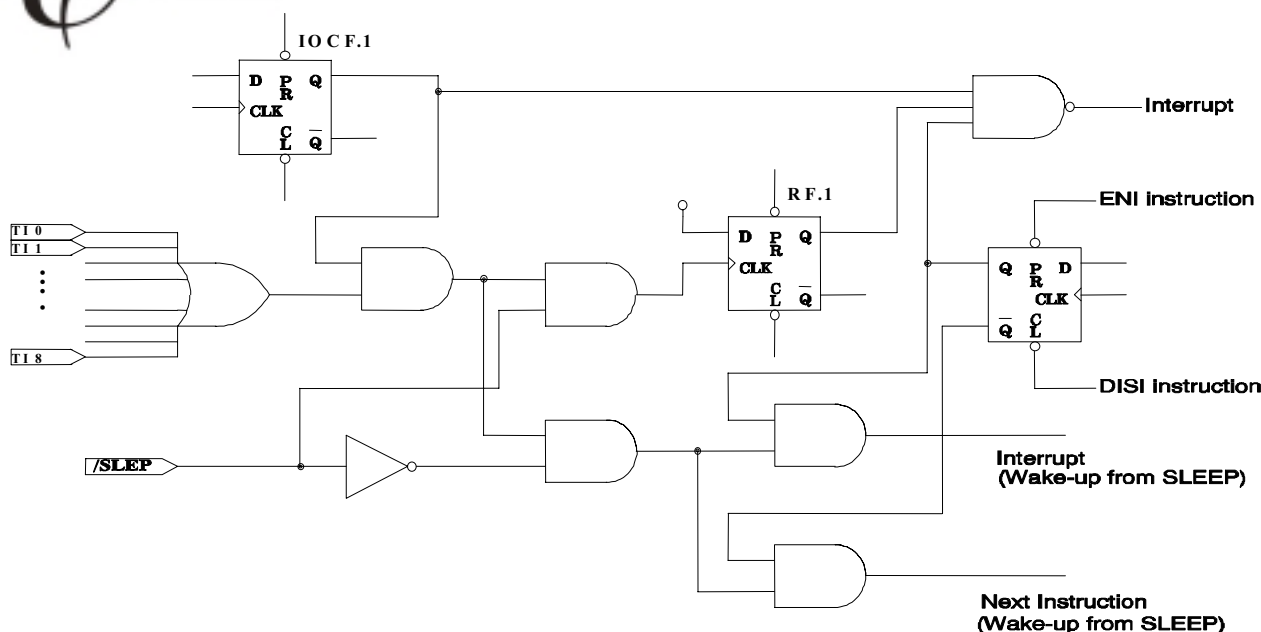


图 10 Port 5 输入状态改变中断/唤醒功能方块图

表 4 Port 5 输入状态改变唤醒/中断功能用法

Port 5输入状态改变唤醒/中断功能用法	
(I) Port 5输入状态改变唤醒用法 (a) Before SLEEP 1. Disable WDT 2. Read I/O Port 5 (MOV R5, R5) 3. Execute "ENI" or "DISI" 4. Enable interrupt (Set IOCF.1) 5. Execute "SLEEP" instruction (b) After Wake-up 1. IF "ENI" → Interrupt vector (3FEH) 2. IF "DISI" → Next instruction	(II) Port 5输入状态改变中断用法 1. Read I/O Port 5 (MOV R5, R5) 2. Execute "ENI" 3. Enable interrupt (Set IOCF.1) 4. IF Port 5 change (interrupt) → Interrupt vector (3FEH)

4.5 复位和唤醒

1. 复位

复位由下面的情况引起:

- (1) 上电复位;
- (2) /RESET 引脚电压为低
- (3) 看门狗定时器溢出(如果已使能).

检测到复位后, 控制器将保持在复位状态约 18ms 或 1ms (一个振荡建立时间). 初始地址 000h. 每次复位发生, 将会执行下面的动作.

- 振荡器运行或开始运行.
- 程序计数器 (R2) 设置为全 "0".
- 所有的 I/O 引脚设定为输入模式 (高阻状态).
- 看门狗定时器和预除器被清零.



- 当电源打开, R3 的高 3 位被清零.
- CONT 寄存器除第六位 (INT 标志位) 以外所有位被置“1”.
- IOCB0 寄存器所有位被置“1”.
- The IOCC0 寄存器被清零.
- IOCD0 寄存器所有位被置“1”.
- IOCE0 寄存器第 7 位被置“1”, 其余位被清零.
- RF 和 IOCF0 寄存器被清零.

睡眠 (省电) 模式由执行 “SLEP” 指令进入. 当进入睡眠模式, WDT (若使能) 被清除但仍保持运行. 控制器可以由下面所述途径唤醒

- (1) /RESET 引脚上有外部复位输入.
- (2) WDT 溢出 (若使能).
- (3) Port 5 输入状态改变 (若使能).
- (4) 比较器输出状态改变.

头两个条件将导致 EM78P257A/B 复位. R3 的 T 和 P 标志位可用来判断复位 (唤醒) 来源. 第三种条件下程序将会继续执行, 由总的中断情况 (“ENI” 或 “DISI” 被执行) 决定在唤醒后程序是否分支到中断向量. 如果在 SLEP 之前执行了 ENI, 唤醒后程序将从地址 3FEH 开始执行. 如果在 SLEP 之前执行了 DISI, 唤醒后程序将从紧接着 SLEP 的下一条指令开始执行.

在进入 SLEEP 模式之前, 在条件 2 和条件 3 之中仅有一种可以被使能. 这就是说,

[a] 如果在 SLEP 之前 Port 5 输入状态改变中断被使能, WDT 必须被软件禁止. 然而, 在选项寄存器的 WDT 位仍然保持使能, EM78P257A/B 仅可被条件 1 或条件 3 唤醒. 类似地, 如果比较器输出中断被始使能也要进行相同的处理. 控制器仅可被条件 1 或条件 4 唤醒.

[b] 如果在 SLEP 之前 WDT 被使能, Port 5 输入状态改变中断必须被禁止. 因此, EM78P257A/B 仅可被条件 1 或条件 2 唤醒. 参见中断部份.

如果 Port 5 输入状态改变中断被用来唤醒 EM78P257A/B, 下列的指令应当在 SLEP 之前执行:

```
MOV A, @xx000110b      ; 选择内部TCC时钟
CONTW
CLR R1                  ; 清除TCC和预除器
MOV A, @xxxx1110b      ; 设定WDT预除器
CONTW
WDTC                    ; 清除WDT和预除器
MOV A, @0xxxxxxb       ; 禁止WDT
IOW RE
MOV R5, R5              ; 读Port 5
MOV A, @00000x1xb      ; 使能Port 5输入状态改变中断
IOW RF
ENI (or DISI)           ; 中断总使能 (或禁止)
SLEP                   ; 睡眠
NOP                     ; 空操作
```

以类似的方式, 如果比较器输出状态改变中断被用来唤醒 EM78P257A/B, 下列的指令应当在 SLEP 之前执行:

```
MOV A, @0bxx000110     ; 选择内部TCC时钟
CONTW
CLR R1                  ; 清除TCC和预除器
MOV A, @0bxxxx1110     ; 设定WDT预除器
CONTW
WDTC                    ; 清除WDT和预除器
MOV A, @0b0xxxxxxx     ; 禁止WDT
IOW RE
```

```
MOV A, @0b1111xxxx    ; 读Port 5
IOW RF                ; 使能比较器高中断
ENI (or DISI)
SLEP                  ; 中断总使能 (或禁止)
NOP                   ; 睡眠
```

有一个用户必须注意到问题是，从睡眠模式唤醒之后，WDT 将被自动使能。所以唤醒后 WDT 的操作(是使能还是禁止)应当由软件进行适当的处理。

2. /RESET 配置

参见图 11 当选项寄存器的 RESET 位被编程到 0，外部/RESET 是使能的。当编程到 1，内部/RESET 是使能的并连接到内部 Vdd，该引脚被定义为 P71。

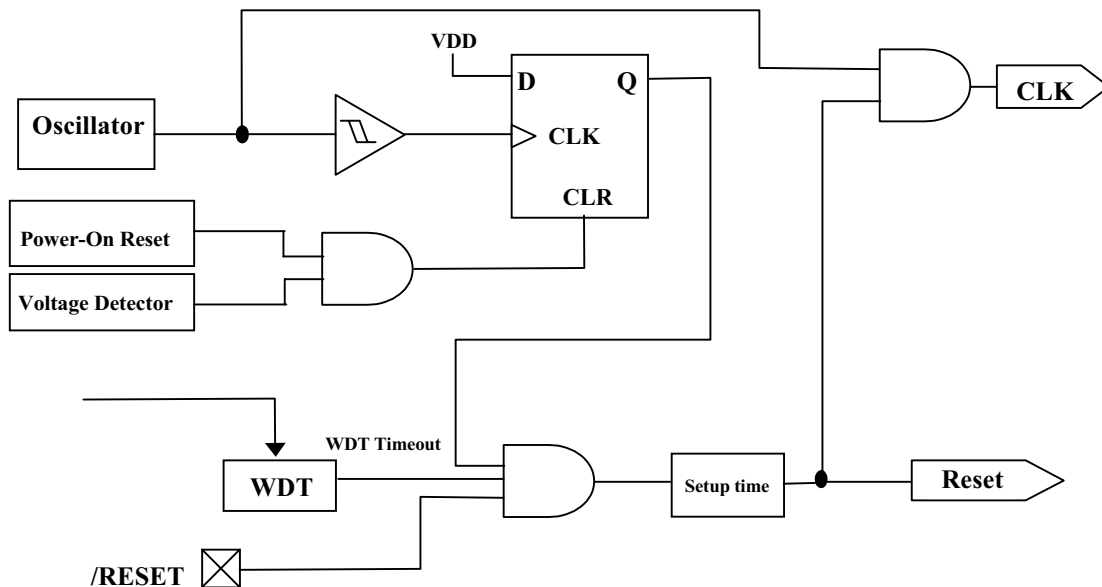


图 11 控制器复位功能方块图

4.6 状态寄存器的 RST, T, 和 P

复位条件可由下面任一种情况引起：

1. 一个上电条件。
2. 在/RESET 引脚上的一个高-低-高的脉冲，
3. 看门狗定时器溢出。

以下表 5 列出 RST, T, 和 P 的值，常用来检查控制器是怎样唤醒的。

表 5 表示可能影响到 RST, T, 和 P 状态的各种情况。

表 5 复位后 RST, T, 和 P 状态

复位类型	RST	T	P
上电	0	1	1
运行模式下/RESET引脚复位	0	*P	*P
睡眠模式下/RESET引脚复位	0	1	0
运行模式下WDT溢出复位	0	0	1



睡眠模式下WDT溢出唤醒	0	0	0
睡眠模式下引脚状态改变唤醒	1	1	0

*P: 复位前状态

表 6 事件对 RST, T, 和 P 状态的影响

Event	RST	T	P
上电	0	1	1
WDTC 指令	*P	1	1
WDT 溢出	0	0	*P
SLEP 指令	*P	1	0
睡眠模式下引脚状态改变唤醒	1	1	0

*P: 复位前状态

4.7 中断

如下所列 EM78P257A/B 有五个中断源:

- (1) TCC 溢出中断.
- (2) Port 5 输入状态改变中断.
- (3) [(P60, /INT) 引脚]外部中断.
- (4) 比较器状态改变中断.
- (5) 红外输出中断.

在 Port 5 输入状态改变中断使能之前, 必须先读入 Port 5 (例如 "MOV R5, R5"). 每个 Port 5 引脚都有这种特征, 在执行 SLEP 指令进入睡眠模式之前, 如果 Port 5 输入状态改变中断被使能, Port 5 输入状态改变会将 EM78P257A/B 从睡眠模式唤醒. 如果总的中断被禁止, 唤醒后控制器将向下连续逐行地执行程序, 如果总的中断使能, 程序将分支到中断矢量地址 3FEH.

RF 是中断状态寄存器, 它的相关标志位记录了中断请求状态. IOCF0 是中断屏蔽寄存器. 通过执行指令 ENI 使能总的中断, 通过执行 DISI 禁止总的中断. 在中断服务程序中, 通过轮询 RF 标志位来确定中断源. 在离开中断服务程序之前, 必须用指令清除中断标志以免发生重复中断.

中断状态寄存器(RF)的标志位(除 ICIF 位以外)的设置与中断屏蔽寄存器状态或者是否执行了 ENI 指令无关. 注意读 RF 的输出得到的是 RF 和 IOCF0 的逻辑与的结果 (参见图 12), RETI 指令结束中断程序并使能总的中断(自动执行 ENI).

当一个中断由定时器时钟/计数器产生(若使能), 下一条指令将从地址 3FA, 3F8, 3F6, 或 3F4H(TCC, TCCA, TCCB, and TCCC)获取. 当一个中断由比较器产生(若使能), 下一条指令将从地址 3F2, 3F0, 3EE, 或 3ECH(C01, C02, C03, or C04)获取. 在中断子程序被执行之前, ACC 和 R3 寄存器的内容将被硬件保存. 如果有另一个中断产生, 所保存的 ACC 和 R3 寄存器的内容将被新的中断替换. 中断服务程序完成之后, 所保存的内容将返回到 ACC 和 R3 中.

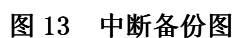
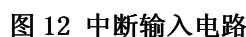


表 7 中断矢量

中断矢量	中断状态
3EC	比较器C04中断
3EE	比较器C03中断
3F0	比较器C02中断
3F2	比较器C01中断
3F4	TCCC溢出中断
3F6	TCCB溢出中断
3F8	TCCA溢出中断
3FA	TCC溢出中断
3FC	外部中断
3FE	Port 5状态引脚变化中断

4.8 定时器/计数器

1. 概述

定时器 1 (TCCA) 和定时器 3 (TCCC) 是具有可编程预除的 8 位时钟计数器。定时器 2 (TCCB) 是具有可编程预除的 16 位时钟计数器。TCCA, TCCB, 和 TCCC 均可读写, 并且在每种复位条件下会被清零。

2. 功能描述

图 14 表示定时器方块图. 每个信号和方块描述如下:

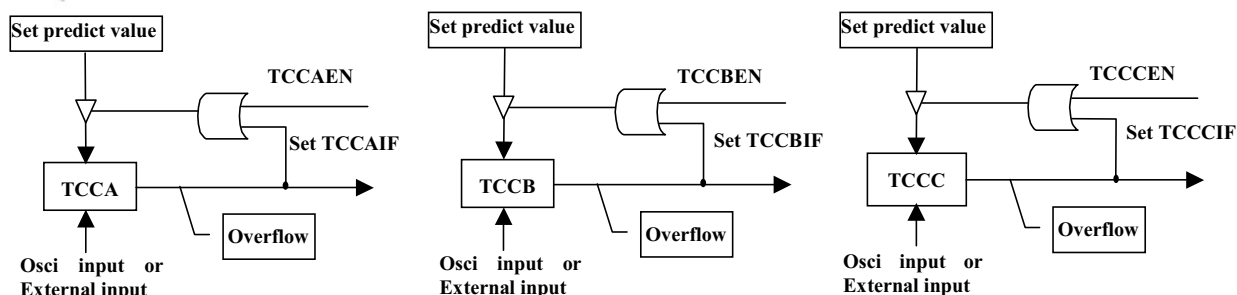


图 14 定时器方块图

- Osci input : 输入时钟.
- TCCX: 定时器寄存器 1~3; TCCX 增加计数直到它的值变为 0 时, 重新载入预设值. 如果 TCCXIE 被使能, TCCXIF 将被同时置位.

3. 相关寄存器编程

以下表 8 和表 9 表示当定义 TCCX 时, 对相关寄存器的操作.

表 8 TCCX 相关寄存器

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x0A	TCR(1)/RA	0	0	0	0	0	TCCAIE/0	TCCATS/0	TCCATE/0
0x0B	TCR(2)/RB	0	TCCBIE/0	TCCBTS/0	TCCBTE/0	0	TCCCIE/0	TCCCTS/0	TCCCTE/0
0x08	TCCCR/IOC80	TCC2E	TCC4E	TCC6E	TCCBE	0	0	0	0

表 9 TCCX 相关状态/数据寄存器

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x09	TCCSR/R9	CMPOUT4	CMPOUT3	CMPOUT2	CMPOUT1	0	TCCCIF	TCCBIF	TCCAIF
0x05	TCCA/IOC51	TCCA7	TCCA6	TCCA5	TCCA4	TCCA3	TCCA2	TCCA1	TCCA0
0x06	TCCBL/IOC61	TCCBL7	TCCBL6	TCCBL5	TCCBL4	TCCBL3	TCCBL2	TCCBL1	TCCBL0
0x07	TCCBH/IOC71	TCCBH7	TCCBH6	TCCBH5	TCCBH4	TCCBH3	TCCBH2	TCCBH1	TCCBH0
0x08	TCCC/IOC81	TCCC7	TCCC6	TCCC5	TCCC4	TCCC3	TCCC2	TCCC1	TCCC0
0x09	LTR/IOC91	LTR7	LTR6	LTR5	LTR4	LTR3	LTR2	LTR1	LTR0
0x0A	HTR/IOCA1	HTR7	HTR6	HTR5	HTR4	HTR3	HTR2	HTR1	HTR0
0x0B	PTR/IOCB1	PTR7	PTR6	PTR5	PTR4	PTR3	PTR2	PTR1	PTR0

4.9 比较器

EM78P257A/B 有四个比较器, 每个比较器有两个模拟输入和一个输出. 比较器可用以将控制器从睡眠模式唤醒. 图 15 和图 16 表示比较器电路.

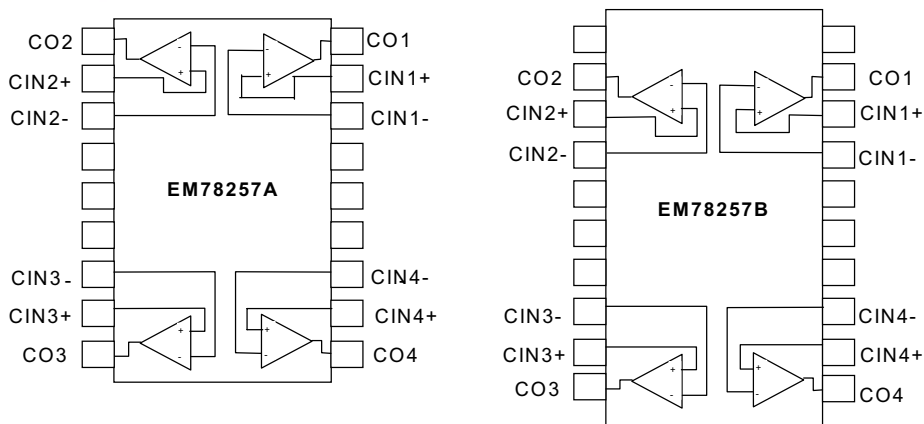


图 15 比较器引脚配置图

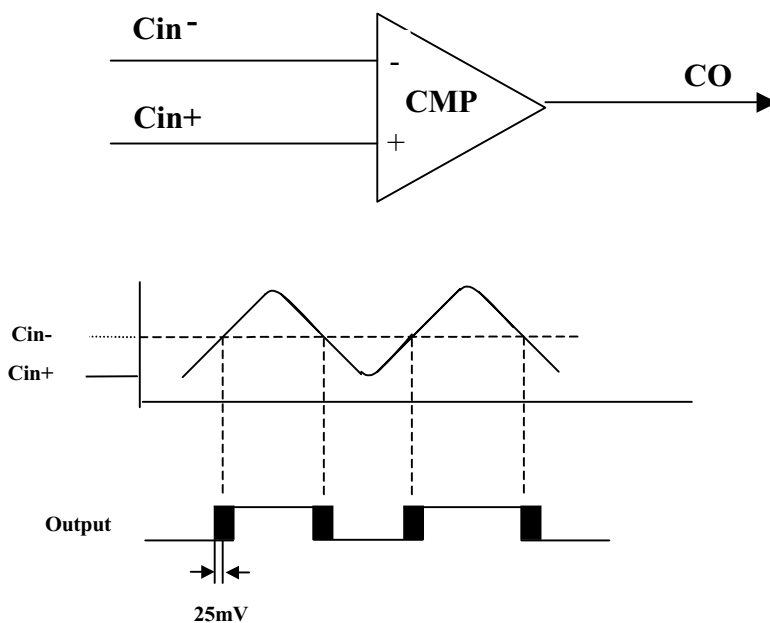


图 16 比较器操作模式

1. 外部参考信号

模拟信号是加在比较器的 Cin-或 Cin+端，比较器的输出端（CO）也会作相应的调整。

参考信号电压必须在 Vss 和 Vdd 之间

参考电压可加在比较器的任何一端

Threshold detector 可用相同的参考信号

比较器可用相同或不同的参考源

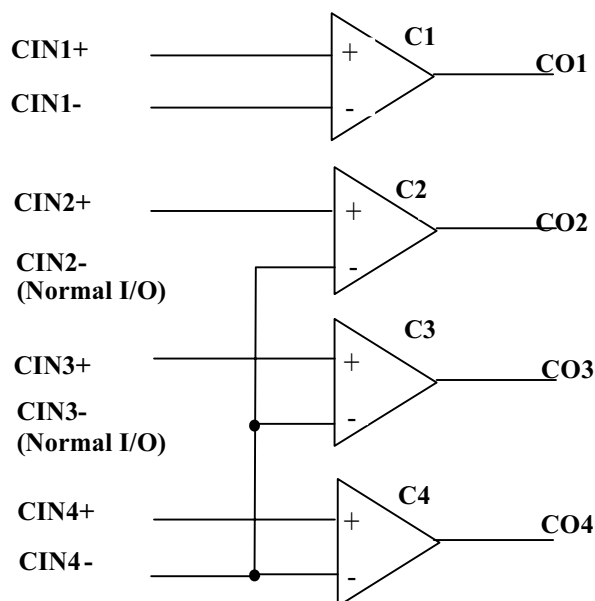
四个比较器的负极输入有 16 种不同的组合方式

Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CMPCR/IOC90	-	-	-	-	CI3	CI2	CI1	CI0

表 10 The List of CO-INPUT Combine Sequence

CI3	CI2	CI1	CI0	CO- Input combine status	Comment
0	0	0	0	N/A	1, 2, 3, and 4 -> negative inputs,
0	0	0	1	1, 2	CIN2- -> negative input; CIN1- -> normal I/O pin;
0	0	1	0	1, 3	CIN3- -> negative input; CIN1- -> normal I/O pin;
0	0	1	1	1, 4	CIN4- -> negative input; CIN1- -> normal I/O pin;
0	1	0	0	2, 3	CIN3- -> negative input; CIN2- -> normal I/O pin;
0	1	0	1	2, 4	CIN4- -> negative input; CIN2- -> normal I/O pin;
0	1	1	0	3, 4	CIN4- -> negative input; CIN3- -> normal I/O pin;
0	1	1	1	1, 2, 3	CIN3- -> negative input; CIN(1, 2) -> normal I/O pin;
1	0	0	0	1, 2, 4	CIN4- -> negative input; CIN(1, 2) -> normal I/O pin;
1	0	0	1	1, 3, 4	CIN4- -> negative input; CIN(1, 3) -> normal I/O pin;
1	0	1	0	2, 3, 4	CIN4- -> negative input; CIN(2, 3) -> normal I/O pin;
1	0	1	1	1, 2, 3, 4	CIN4- -> negative input; CIN(1, 2, 3) -> normal I/O pin;
1	1	0	0	3, 2	CIN2- -> negative input; CIN3- -> normal I/O pin;
1	1	0	1	4, 2	CIN2- -> negative input; CIN4- -> normal I/O pin;
1	1	1	0	4, 3, 2	CIN2- -> negative input; CIN(3, 4) -> normal I/O pin;
1	1	1	1	1, 4, 3	CIN3- -> negative input; CIN(1, 4) -> normal I/O pin;

例如: (CI3, CI2, CI1, CI0) = (1010) => 比较器 4(-) 作为负极输入端, 比较器 3(-) 和比较器 2(-) 在内部和 4(-) 连在一起, CIN3- 和 CIN2- 作为通用 I/O 口使用, 如下图示: .



2. 比较器的输出

比较器的比较结果贮存 R9 的 CMPOUT 位

可通过控制寄存器<IOC9>的 Bit4、5、6、7 设置为 ‘1’ 来使 P51、P52、P63、P64 作为比较器的输出。

图 17 为比较器的输出方块图

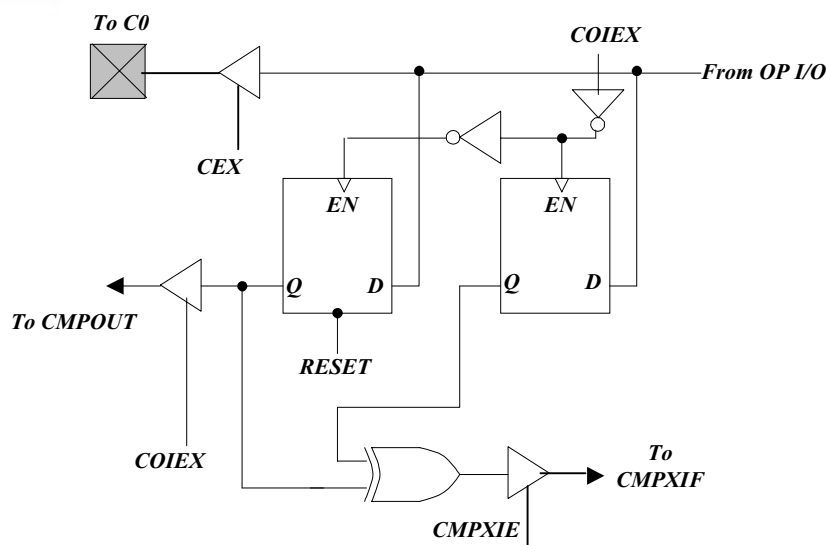


图 17 比较器的输出结构图

3. 相关寄存器的编程

当定义比较器时，参考下面表 11 和表 12 所列相关寄存器的操作

表 11 比较器的相关控制寄存器

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x09	CMPCR/IOC90	COIE4/0	COIE3/0	COIE2/0	COIE1/0	CE4/0	CE3/0	CE2/0	CE1/0
0x0A	COICS/IOCA0	0	0	0	0	CI3/0	CI2/0	CI1/0	CI0/0
0x0F	IMR/IOCF0	CMP4IE/0	CMP3IE/0	CMP2IE/0	CMP1IE/0	PPC/CMP	EXIE/0	ICIE/0	TCIE/0

表 12 比较器的相关状态/数据寄存器

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x09	CMPOUT/R9	CMPOUT4/0	CMPOUT3/0	CMPOUT2/0	CMPOUT1/0	0	TCCCIF/0	TCCBIF/0	TCCAIF/0
0x0F	ISR/RF	CMP4IF/0	CMP3IF/0	CMP2IF/0	CMP1IF/0	0	EXIF/0	ICIF/0	TCIF/0

4. 中断

INT 和 CMPXIE 必须使能

当比较器的输出发生变化时则发生中断

可通过读取 R9 的 Bit4 到 Bit7 知道比较器的输出值，比较器的中断标志只能通过软件来清零。

5. 从 SLEEP 模式唤醒

如果比较器使能，在 SLEEP 模式中比较器仍然激活并且可引起中断。

如果有信号发生变化，中断将把芯片从 SLEEP 模式中唤醒。

从节省电源方面考虑，比较器的功耗应该考虑进去。

在 SLEEP 模式中，如果没有用到比较器的功能，在进入 SLEEP 之前应将比较器的功能关闭。

4.10 复位之后的初始化值



表 13 所有寄存器的初始化值

Address	Name	Reset Type	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
N/A	IOC50	Bit Name	C57	C76	C55	C54	C53	C52	C51	C50
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC60	Bit Name	C67	C66	C65	C64	C63	C62	C61	C60
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC70	Bit Name	X	X	X	X	X	X	C71	C70
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC80 (TCCCR)	Bit Name	TCC2E	TCC4E	TCC6E	TCCBE	X	X	X	X
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC90 (CMPCR)	Bit Name	COIE4	COIE3	COIE2	COIE1	CE4	CE3	CE2	CE1
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCA0 (COICS)	Bit Name	X	X	X	X	CI3	CI2	CI1	CI0
		Power-On	1	1	1	1	0	0	0	0
		/RESET and WDT	1	1	1	1	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCB0 (PDCR)	Bit Name	/PD57	/PD56	/PD55	/PD54	/PD53	/PD52	/PD51	/PD50
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCC0 (ODCR)	Bit Name	OD67	OD66	OD65	OD64	OD63	OD62	OD61	OD60
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P



EM78P257

OTP ROM

Address	Name	Reset Type	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
N/A	IOCDO (PHCR)	Bit Name	/PH57	/PH56	/PH55	/PH54	/PH53	/PH52	/PH51	/PH50
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCEO	Bit Name	WDTC	EIS	X	X	X	PSW2	PSW1	PSW0
		Power-On	0	0	1	1	1	1	1	1
		/RESET and WDT	0	0	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	1	1	1	P	P	P
N/A	IOCF0	Bit Name	CMP4IE	CMP3IE	CMP2IE	CPM1IE	PPC/CMP	EXIE	ICIE	TCIE
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC51 (TCCA)	Bit Name	TCCA7	TCCA6	TCCA5	TCCA4	TCCA3	TCCA2	TCCA1	TCCA0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC61 (TCCBL)	Bit Name	TCCBL7	TCCBL6	TCCBL5	TCCBL4	TCCBL3	TCCBL2	TCCBL1	TCCBL0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC71 (TCCBH)	Bit Name	TCCBH7	TCCBH6	TCCBH5	TCCBH4	TCCBH3	TCCBH2	TCCBH1	TCCBH0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC81 (TCCC)	Bit Name	TCCC7	TCCC6	TCCC5	TCCC4	TCCC3	TCCC2	TCCC1	TCCC0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC91 (LTR)	Bit Name	LTR7	LTR6	LTR5	LTR4	LTR3	LTR2	LTR1	LTR0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCA1 (HTR)	Bit Name	HTR7	HTR6	HTR5	HTR4	HTR3	HTR2	HTR1	HTR0
		Power-On	0	0	0	0	0	0	0	0



EM78P257

OTP ROM

Address	Name	Reset Type	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCB1 (PTR)	Bit Name	PTR7	PTR6	PTR5	PTR4	PTR3	PTR2	PTR1	PTR0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	CONT	Bit Name	INTE	INT	TS	TE	X	PSR2	PSR1	PSR0
		Power-On	1	0	1	1	1	1	1	1
		/RESET and WDT	1	0	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x00	R0 (IAR)	Bit Name	–	–	–	–	–	–	–	–
		Power-On	U	U	U	U	U	U	U	U
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x01	R1 (TCC)	Bit Name	–	–	–	–	–	–	–	–
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	00	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x02	R2 (PC)	Bit Name	–	–	–	–	–	–	–	–
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	Jump to address 0x08 or continue to execute next instruction							
0x03	R3 (SR)	Bit Name	RST	IOCS	PS0	T	P	Z	DC	C
		Power-On	0	0	0	1	1	U	U	U
		/RESET and WDT	P	0	0	t	t	P	P	P
		Wake-Up from Pin Change	P	P	P	t	t	P	P	P
0x04	R4 (RSR)	Bit Name	GP1	BS	X	X	X	X	X	X
		Power-On	U	0	U	U	U	U	U	U
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x05	R5	Bit Name	P57	P56	P55	P54	P53	P52	P51	P50
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1



EM78P257

OTP ROM

Address	Name	Reset Type	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x06	R6	Bit Name	P67	P66	P65	P64	P63	P62	P61	P60
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x07	R7	Bit Name	–	–	–	–	–	–	P71	P70
		Power-On	U	U	U	U	U	U	U	U
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x08	R8	Bit Name	–	–	–	–	–	–	–	–
		Power-On	U	U	U	U	U	U	U	U
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x09	R9	Bit Name	CMPOUT4	CMPOUT3	CMPOUT2	CMPOUT1	–	TCCCIF	TCCBIF	TCCAIF
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0xA	RA (TCCSR1)	Bit Name	–	–	–	–	TCCAEN	TCCAIE	TCCATS	TCCATE
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0xB	RB (TCCSTR2)	Bit Name	TCCBEN	TCCBIE	TCCBTS	TCCBTE	TCCEN	TCCIE	TCCCTS	TCCCTE
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0xC	RC (TCCPR)	Bit Name	–	–	–	–	–	–	–	–
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0xD	RD (TMR2H)	Bit Name	DP1	DP0	MF1	MF0	IRE	HF	LGP	PWM
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P

Address	Name	Reset Type	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0xE	RE (TMR2L)	Bit Name	MOUSEN	–	–	–	–	–	–	–
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0xF	RF (ISR)	Bit Name	CMP4IF	CMP3IF	CMP2IF	CMP1IF	–	EXIF	ICIF	TCIF
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	0	0	0	0	0	0	0	0
0x10~0x3F	R10~R3F	Bit Name	–	–	–	–	–	–	–	–
		Power-On	U	U	U	U	U	U	U	U
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P

X: not used. U: unknown or don't care. P: previous value before reset.
t: check 表 5

4.11 上电方面

任何微控制器在电源达到稳定之前，都不能保证正确的执行程序。

EM78P257A/B 用 1.4V 到 2.0V 的探测器作为上电电压探测器(POVD)。如果电源 VDD 上升的足够快(50ms 或更少)，外部复位电路会具有更好的性能。然而，在许多应用要求严格的情况下，在解决上电复位问题时，仍然需要其它器件辅助。

1. 可编程的振荡器建立时间

选择字 (SUT) 用来定义振荡器的建立时间 (18ms 到 1ms)，理论上，范围从 1ms 到 18ms。对大多晶振和陶瓷振荡器来说，工作频率越低，要求的建立时间越长。

2. 外部上电复位电路

图 18 中的电路用外部 RC 产生一个复位脉冲。脉冲的宽度 (时间常数) 应保持足够长的时间以使电源达到最小的操作电压。该电路应用在电源电压上升比较慢的情况下。因为 /RESET 脚的漏电流大约在 $\pm 5 \mu A$ ，所以建议 R 应小于 40K。按照这种方法，在 /RESET 脚上的电压将在 0.2V 之下。二极管 (D) 在掉电时作为短路电路。电容 C 将快速彻底的放电。Rin，限流电阻，防止大电流放电或 ESD (静电放电) 对 /RESET 脚的冲击。

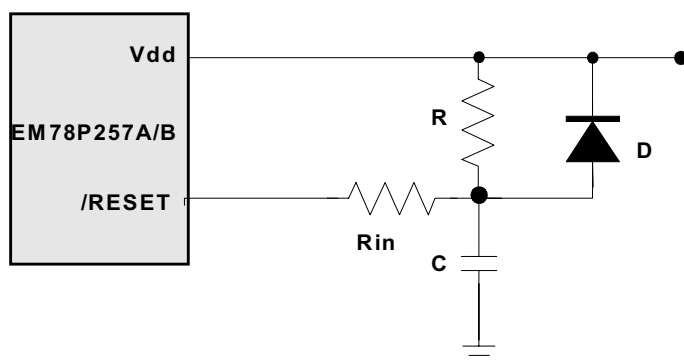


图 18 扩展上电复位电路

3. 残留电压保护

当更换电池时，芯片的电源（Vdd）已被拿走但残留电压仍然存在。残留电压可能低于 VDD 的最小工作电压，但又不为零，在这种情况下有可能引起复位不良。图 19 和图 20 出示如何建立一个残留电压保护电路。

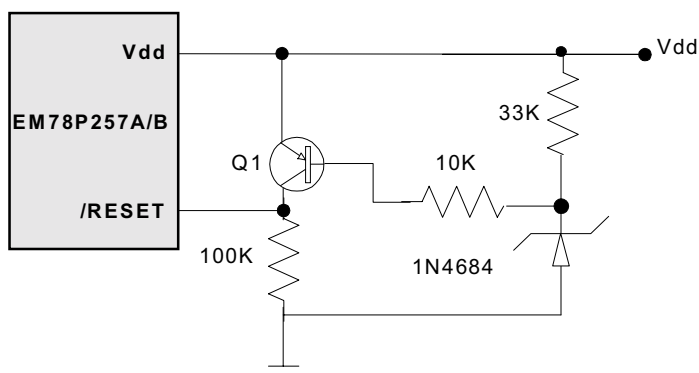


图 19 残留电压保护电路 1

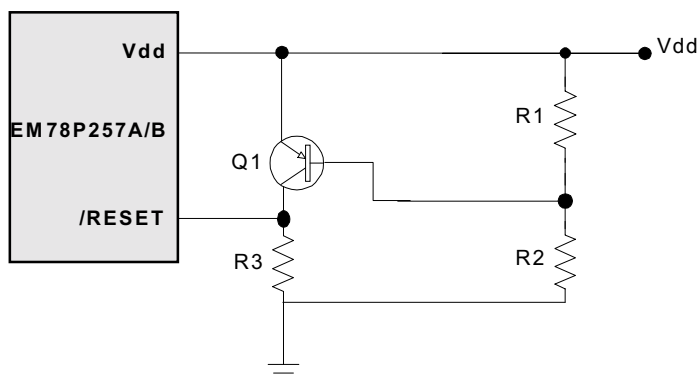


图 20 残留电压保护电路 2

4.12 振荡器

1. 振荡器模式

EM78P257A/B 可在五中不同的振荡模式低下运行，例如内部 RC 振荡器模式（IRC）、内部电容的 RC 振荡器模式（IC）、外部 RC 振荡器模式（ERC）、高频晶体振荡模式（HXT）和低频晶体振荡模式（LXT）。用户可通过编程 CODE Option 寄存器的 OSC2、OSC1、OSC0 来选择某一种振荡方式。表 14 描述如何选择这五种模式。

在不同的电源电压 VDD 下，晶振或陶瓷振荡的最大操作频率列于表 15 中

表 14 通过 OSC2、OSC1、OSC0 选择振荡模式

Mode	OSC2	OSC1	OSC0
IRC (Internal RC oscillator mode)	1	1	1
IC (Internal C oscillator mode)	1	1	0
ERC (External RC oscillator mode)	1	0	1
HXT (High XTAL oscillator mode)	0	0	1
LXT (Low XTAL oscillator mode)	0	0	0

〈注意〉 在 HXT 和 LXT 之间的系统频率转折点大约为 400 KHz.

表 15 最大操作频率表

Conditions	VDD	Fxt max. (MHz)
Two clocks	2.3	4
	3.0	8
	5.0	20

2. 晶体振荡/陶瓷谐振

EM78257A/B 可通过 OSCI 管脚用外部时钟信号源，如图 21 示

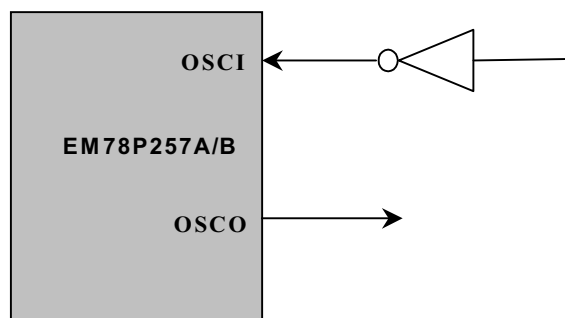


图 21 外部时钟输入电路

在大多数的应用场所，通过在 OSCI 和 OSC0 管脚连接晶振或陶瓷振荡器来产生振荡。如图 22 电路所示。无论在 HXT 或 LXT 振荡模式，都可以应用这种电路。表 16 列出建议的电容 C1 和 C2 的值。

由于每一种谐振器都有自己的特性，用户应根据它们的特性选择合适的 C1 和 C2 的值。RS，串联电阻，在 AT 切片的晶振或低频模式是必要的。

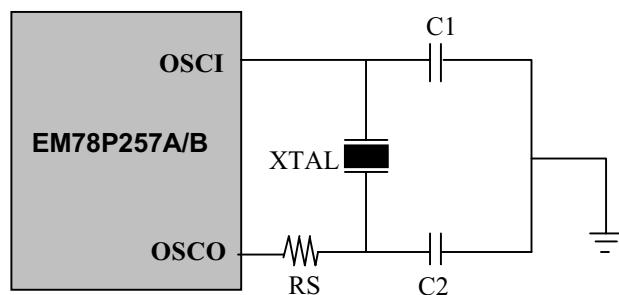


图 22 晶振或陶瓷振荡电路

表 16 晶振或陶瓷振荡选择电容参考值

Oscillator Type	Frequency Mode	Frequency	C1 (pF)	C2 (pF)
Ceramic Resonators	HXT	455 kHz	100~150	100~150
		2.0 MHz	20~40	20~40
		4.0 MHz	10~30	10~30
Crystal Oscillator	LXT	32.768kHz	25	15
		100KHz	25	25
		200KHz	25	25
	HXT	455KHz	20~40	20~150
		1.0MHz	15~30	15~30
		2.0MHz	15	15
		4.0MHz	15	15

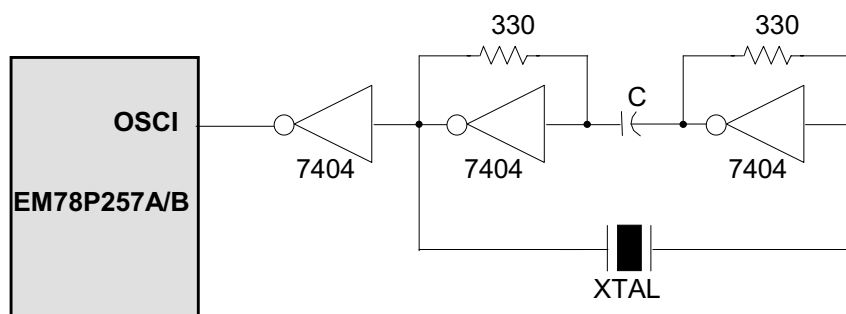


图 23 晶振或陶瓷振荡的串联模式

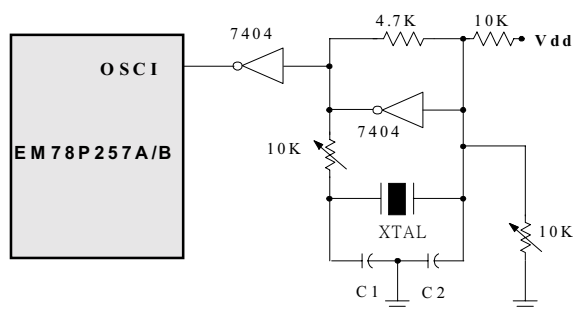


图 24 晶振或陶瓷振荡的并联模式

3. 外部 RC 振荡模式

在一些对时序要求不太严格的地方，RC 振荡可节省许多成本。然尔，应当注意到 RC 振荡器的振荡频率会受到电源电压、电阻（R_{ext}）值的大小、电容（C_{ext}）甚至环境温度的影响。而且，由于制造工艺的不同，不同芯片的频率也会有微小的差异。

为了维持一个比较稳定的系统频率，建议电容值不要小于 20pF 电阻值不要大于 1M ohm. 如果不能保证在该范围内，频率就会很容易受到噪音、湿度、漏电流的影响。

在 RC 振荡模式中，R_{ext} 越小，振荡频率越高。但是，R_{ext} 的值越低，例如，1KΩ，由于 NMOS 不能准确的通过电容放电，所以振荡器将变的不稳定。

基于以上原因，必须牢记操作电压、构成 RC 振荡器的元件、封装形式、PCB 的布线都将影响系统的振荡频率。

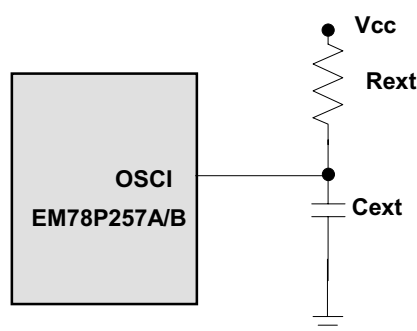


图 25 外部 RC 振荡器模式

表 17 RC 振荡器频率

C _{ext}	R _{ext}	Average Fosc 5V, 25°C	Average Fosc 3V, 25°C
20 pF	3.3k	3.18 MHz	2.75MHz
	5.1k	2.1 MHz	2.0MHz
	10k	1.14 MHz	1.12 MHz
	100k	118 KHz	121 KHz
100 pF	3.3k	1.25 MHz	1.20 KHz
	5.1k	830 KHz	815 KHz
	10k	435 KHz	440 KHz
	100k	46KHz	48 KHz
300 pF	3.3k	560 KHz	545 KHz
	5.1k	370 KHz	360 KHz
	10k	195 KHz	195 KHz
	100k	20 KHz	21 KHz

〈注意〉 1. 以 DIP 封装测量
2. 仅供参考

4. 用内部 C 的 RC 振荡模式

如果把精度和成本都考虑进去，EM78257A/B 还提供一个特殊的振荡模式，就是用内部的电容和外部一个上拉到 VCC 的电阻，内部电容的功能起温度补偿作用。为了得到更高的精确度，建议要用精度

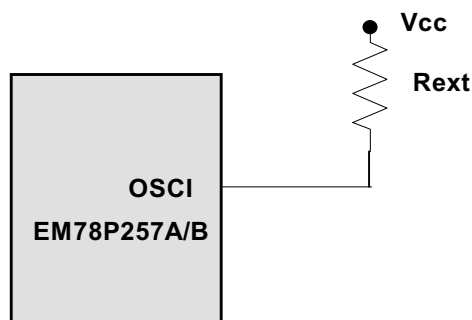


图 26 内部 C 的振荡模式

表 18 R 振荡器模式

Rext	Average Fosc 5V, 25°C	Average Fosc 3V, 25°C
51k	4.3 MHz	4.3 MHz
100k	2.5 MHz	2.4 MHz
300k	800KHz	800 KHz

〈注意〉 1. 以 DIP 封装测量
2. 仅供参考

5. 内部 RC 振荡模式

EM78P257A/B 提供一个可变的内部 RC 模式, 默认值为 4MHz, 频率可通过 Option code 的 RCM0 和 RCM1 来设置, 表 19 为内部 RC 的频率选择表

表 19 内部 RC 的频率选择

RCM 1	RCM 0	Frequency (MHz)
1	1	4
1	0	1
0	1	455kHz
0\	0	32.768kHz

〈注意〉 1. 以 DIP 封装测量
2. 仅供参考, 频率会随温度、VDD 和工艺的不同而不同
3. 频率漂移大约为 ±30%

4.13 鼠标应用模式

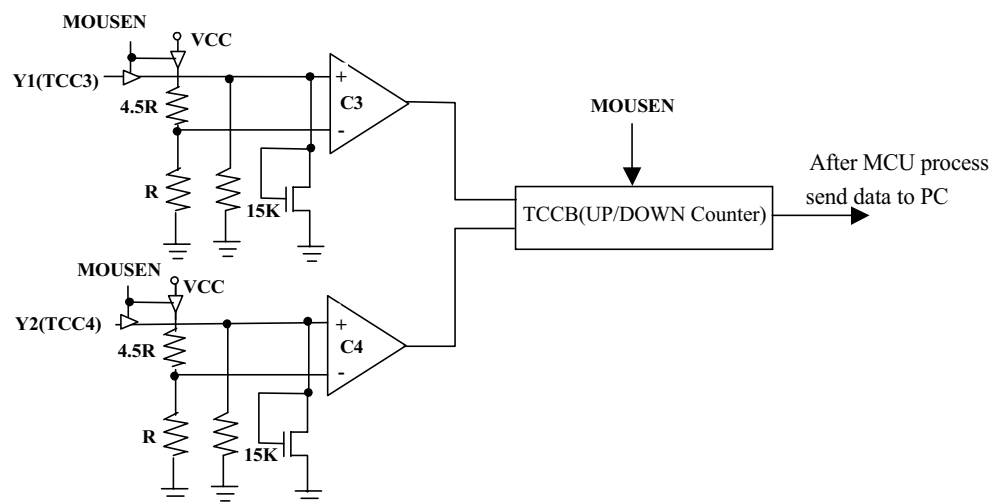
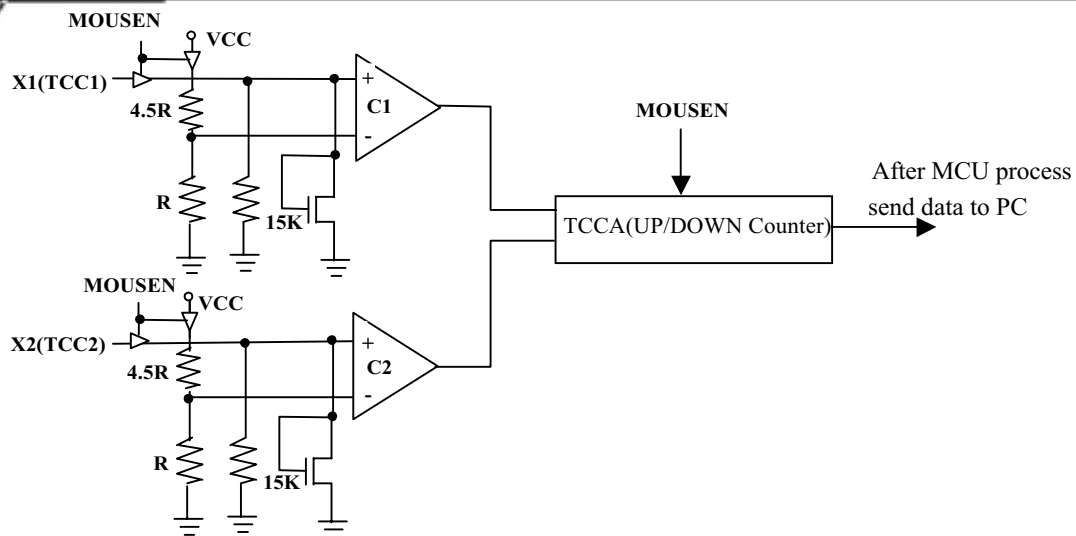
1. 概述及特性

概述

图 27 表示出 EM78P257A/B 怎样和 PC 的 PS/2 通信的。

特性

RC 振荡
六个光电耦合输入



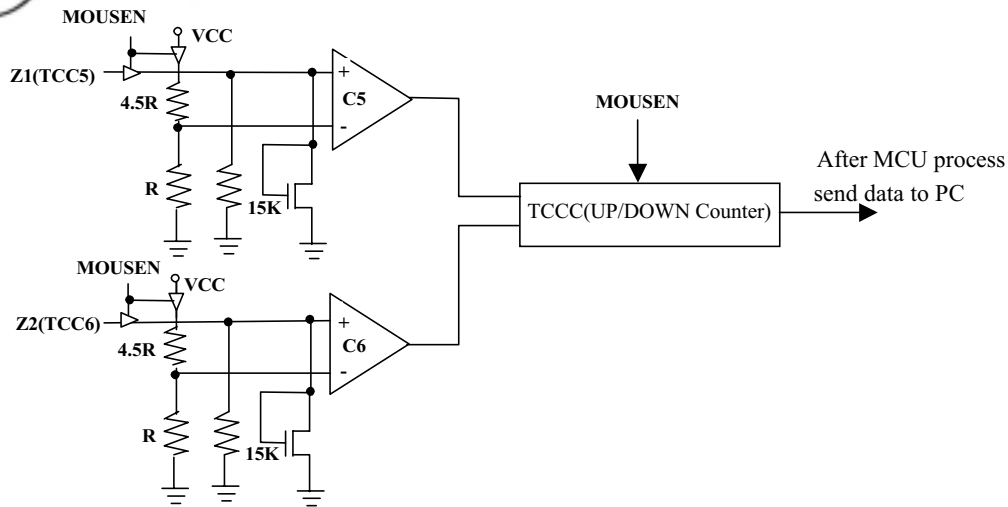


图 27 鼠标功能框图

2. 功能描述

下面描述了图 27 的各框图及信号的功能和怎样完成一个鼠标功能。

P61/X1	用电流比较器来测光电耦合的开或关
P66/X2	四个光电耦合信号指示上、下、左、右的状态
P51/Y1	在扫描期间，光电耦合器的状态一发生变化，水平方向或垂直方向的计数器就会相应的增加或减少
P50/Y2	
P56/Z1	Z-轴 方向输入.
P57/Z2	光电模式: 电流比较器输入
比较器	输出的电压幅度由比较器的两个 (+, -) 脚来决定.
计数器	记录了水平或垂直方向或滚动移动的值

3. 可编程的相关寄存器

当定义为MOUSE 模式时，参考表20和表21所列的相关寄存器的操作

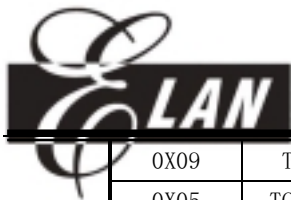
表 20 MOUSE 模式的相关控制寄存器

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit1	Bit 0
	CONT	INTE/0	INT/0	TS/0	TE/0	0	PSR2/0	PSR1/0	PSR0/0
0X08	*INTC/IOC80	TCC2E/0	TCC4E/0	TCC6E/0	TCCBE/0	0	0	0	0
0x0A	TCR(1)/RA	0	0	0	0	0	TCCAIE/0	TCCATS/0	TCCATE/0
0X0B	TCR(2)/RB	0	TCCBIE/0	TCCBTS/0	TCCBTE/0	0	TCCCIE/0	TCCCTS/0	TCCCTE/0
0X0E	MCR/RE	MOUSEN/0	0	0	0	0	0	0	0

<Note> *Bit name/initial value

表 21 MOUSE 模式的相关状态/数据寄存器

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit1	Bit 0
0x01	TCC/R1	TCC7	TCC6	TCC5	TCC4	TCC3	TCC2	TCC1	TCC0



EM78P257

OTP ROM

0X09	TCCSR/R9	CMPOUT4	CMPOUT3	CMPOUT2	CMPOUT1	0	TCCCIF	TCCBIF	TCCAIF
0X05	TCCA/I0C51	TCCA7	TCCA6	TCCA5	TCCA4	TCCA3	TCCA2	TCCA1	TCCA0
0x06	TCCBL/I0C61	TCCB7	TCCB6	TCCB5	TCCB4	TCCB3	TCCB2	TCCB1	TCCB0

- TCCA: 一个 8BIT 的时钟/计数器 A. 在 MOUSE 模式中, 它把 X-轴的数据装进 TCCA, 它可以被定义成增加/减少计数器
- TCCB: 一个 8BIT 的时钟/计数器 B. 在 MOUSE 模式中, 它把 Y-轴的数据装进 TCCB, 它可以被定义成增加/减少计数器
- TCCC: 一个 8BIT 的时钟/计数器 C. 在 MOUSE 模式中, 它把 Z-轴的数据装进 TCCC, 它可以被定义成增加/减少计数器

表 22 TCCX 状态寄存器 (1)

7	6	5	4	3	2	1	0
—	—	—	—	—	TCCAIE	TCCATS	TCCATE

- Bit 0(TCCATE) TCCA 信号边沿
0: 在 TCC2 管脚上有上升沿 (边沿) 信号时增加 1
1: 在 TCC2 管脚上有下降沿 (边沿) 信号时增加 1
- Bit 1(TCCATS) TCCA 信号源
0: 内部指令时钟周期
1: 在 TCC1 管脚上的信号
- Bit 2(TCCAIE) TCCAIF 中断使能位
0: 禁止 TCCAIF 中断
1: 使能 TCCAIF 中断
- Bit 3~Bit 7 没有用, 读时为 '0' .

表 23 TCCX 状态寄存器 (2)

7	6	5	4	3	2	1	0
—	TCCBIE	TCCBTS	TCCBTE	—	TCCCIE	TCCCTS	TCCCTE

- Bit 0(TCCCTE) TCCC 信号边沿
0: 在 TCC6 管脚上有上升沿 (边沿) 信号时增加 1
1: 在 TCC6 管脚上有下降沿 (边沿) 信号时增加 1
- Bit 1(TCCCTS) TCCC 信号源
0: 内部指令时钟周期
1: 在 TCC5 管脚上的信号
- Bit 2(TCCCIE) TCCCIF 中断使能位
0: 禁止 TCCCIF 中断
1: 使能 TCCCIF 中断
- Bit 3 没有用
- Bit 4(TCCBTE) TCCB 信号边沿
0: 在 TCC4 管脚上有上升沿 (边沿) 信号时增加 1
1: 在 TCC4 管脚上有下降沿 (边沿) 信号时增加 1
- Bit 5(TCCBTS) TCCB 信号源
0: 内部指令时钟周期
1: 在 TCC3 管脚上的信号
- Bit 6(TCCBIE) TCCBIF 中断使能位
0: 禁止 TCCBIF 中断
1: 使能 TCCBIF 中断
- Bit 7 没有用

表 24 MOUSE 控制寄存器



EM78P257

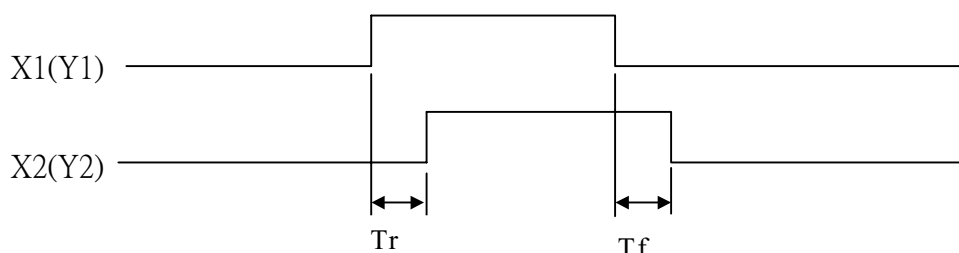
OTP ROM

7	6	5	4	3	2	1	0
MOUSEN	-	-	-	-	-	-	-

- Bit 0~Bit 6 没有用
- Bit 7 (MOUSEN) Mouse 应用使能位
0: 禁止 MOUSEN. TCCA, TCCB and TCCC 作为增加计数器.
1: 使能 MOUSEN. RA(禁止 Bit0(TCCATE), Bit1(TCCATS) is '1', Bit2(TCCAIE) is '0'), RB(禁止 Bit0(TCCCTE), Bit1(TCCCTS) is '1', Bit2(TCCCIE) is '0', Bi, 禁止 Bit4(TCCBTE), Bit5(TCCBTS) is '1', Bit6(TCCBIE) is '0'), and TCCA, TCCBL and TCCC 工作在向上/向下计数器方式, 别的管脚的设置参看 IOC80.

4. MOUSE 模式时序

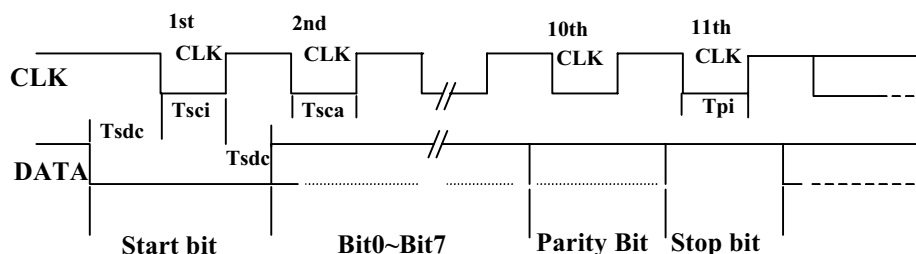
(1) 光电耦合脉冲宽度:



如果 X1 的上升/下降沿领先 X2 一个边沿, 计数器将增加一

如果 X1 的上升/下降沿落后 X2 一个边沿, 计数器将减少一

(2) 发送 DATA (数据从 EM78P257A/B 到系统)



如果 CLK 是低电平 (禁止状态), 将没有数据传送

如果 CLK 是高电平 DATA 是低电平 (请求发送), 数据会被更新. 将从系统接收数据直到 CLK 和 DATA 都为高电平. 如果 CLK 和 DATA 都为高电平表示已准备好传输. DATA 在 CLK 的下降沿有效而非 CLK 的上升沿. 在传输期间, EM78P257A/B 通过检查 CLK 线的电平来检查是否有传输的冲突, 检查间隔时间不会超过 100 μ S. 当 EM78P257A/B 已经开始传输数据时, 但系统把 CLK 线拉低禁止 EM78P257 的输出, 这样冲突就会发生. 如果冲突发生在第十个 CLOCK 的上升沿之前, EM78P257A/B 内部贮存要发送的数据, 把 DATA 和 CLK 返回到有效电平. 如果在第十个 CLOCK 冲突没有发生, 传输数据就会完成。

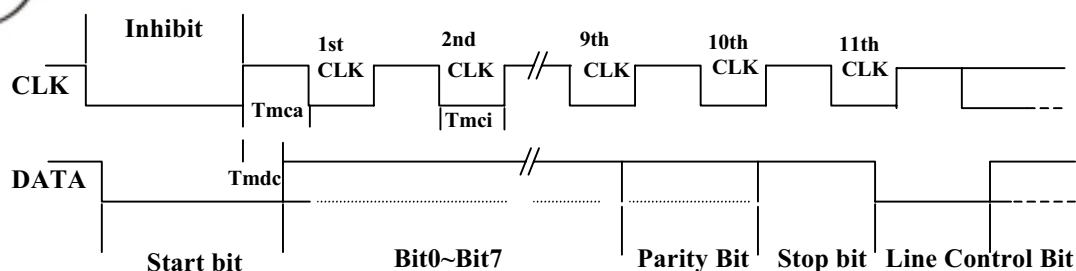
为了传输, 系统通过拉低 CLK 的电平来禁止 EM78P257A/B, 直到它能作为输入或系统收到 EM78P257A/B 发送的响应请求。

(3) 接收 DATA (从系统到 EM78P257A/B)



EM78P257

OTP ROM



系统首先检查 EM78P257A/B 是否正在传输数据。如果正在传输，在第十个 clock 之前将强行把 CLK 拉低而不管数据的输出。如果 EN78P257A/B 传输超过第十 clock，系统则收到该数据。如果 EM78P257A/B 没有正在传输或系统不理睬输出的数据，为准备输出数据，系统将强制 CLK 拉低一段不小于 100 μ S 的时间。当系统准备输出开始位 bit (0) 时，它将允许 CLK 变回高电平。如果探测到发送请求，EM78P257A/B 将送出 11 个 clocks。在第十个 clock 之后，EM78P257A/B 检查 DATA 线是否有效，如果有效，将强制 DATA 拉低，送出多于一次 clock。如果帧发生错误，EM78P257A/B 继续送 clock 直到 DATA 为高，然后送线控制位请求重新发送。当系统送出一个需要回复的命令或数据时，系统在送出下一帧之前要等到 EM78P257A/B 的响应。

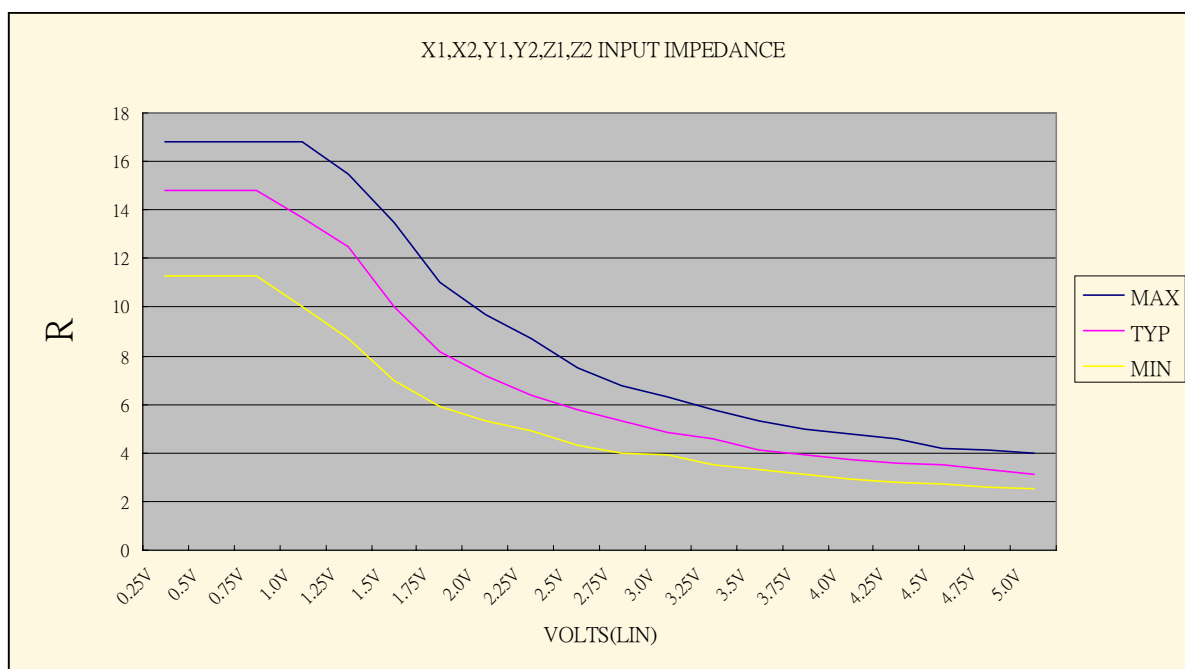


表 25 MOUSE 交流电器特性 ($T_A = 0^{\circ}\text{C}$ to 70°C)

Parameters	Sym.	Min.	Typ.	Max.	Unit
Key Debounce	Tkd	—	12	—	ms
Rising Edge Crossed Width Fosc=35 KHz	Tr	14.3	—	—	us
Falling Edge Crossed Width Fosc=35 KHz	Tf	14.3	—	—	us
Mouse CLK Active Time	Tmca	—	42.9	—	us
Mouse CLK Inactive Time	Tmci	—	42.9	—	us
Mouse Sample DATA from CLK rising Edge	Tmdc	—	14.3	—	us
System CLK Active Time	Tsca	—	42.9	—	us
System CLK Inactive Time	Tsci	—	42.9	—	us
Time from DATA Transition to Falling Edge of CLK	Tsdc	—	14.3	—	us



EM78P257

OTP ROM

Time from rising Edge of CLK to DATA Transition	Tscd	-	28.6	-	us
Time to mouse Inhibit after the 11 th CLK to ensure mouse does not start another Transmission	Tpi	0	-	50	us

In Oscillating Frequency = 34.3 KHz.

4.14 红外遥控应用模式

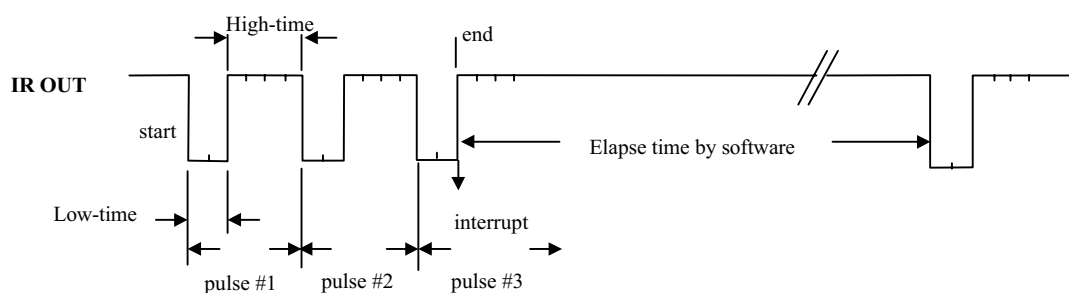
1. 概述和特性

概述：

EM78P257A/B 可应用在通用的遥控场所。图 29 画出了 EM78P257A/B 的硬件模块图。它能产生可编程脉冲序列以驱动红外 LED。

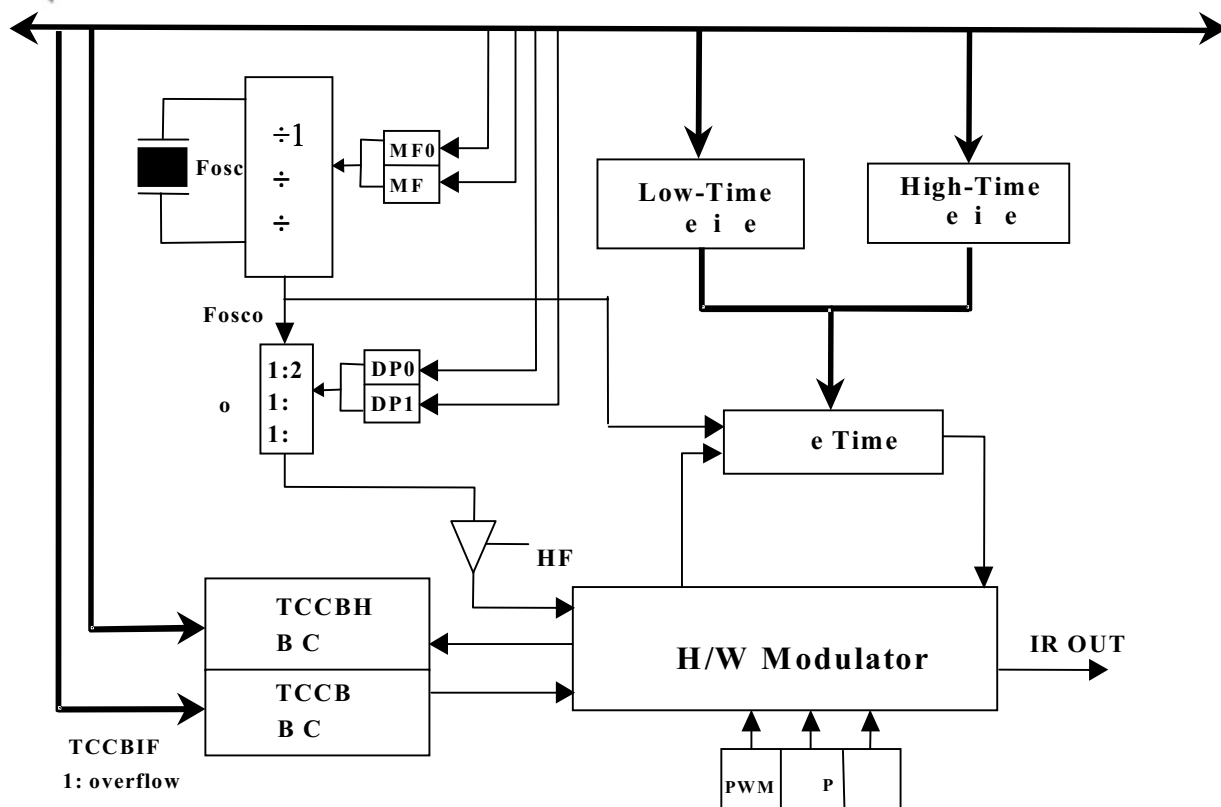
特性：

- 省电：提供 Idle and Stop 模式
- 硬件模块提供的脉冲具用：
 - 每一个脉冲的占空比可调
 - 脉冲的数目可编程
- 在死机或有故障时 WDT 定时器继续运行
- 片上的振荡器：455kHz 到 24MHz



Low-time = 2 (Low-time register = 2) High-time = 4 (High-time register = 4) number of pulse = 3

图 28 从 IR 输出脚输出的脉冲序列实例



〈注意〉在软件设计时， Low-time 和 High-time 寄存器在初始化时不能被设置为 ‘0’

图 29 硬件模块图

2. 功能描述

下面描述图 29 的信号和各框图的功能及怎样完成 IR 的功能（硬件模块）。

Low-time Register	8位 Low-time 寄存器控制激活IR输出 或脉冲的低电平时间。. 它里面的十进制值决定了振荡时钟的数目，也就是IR输出管脚在激活状态（低电平）的时间。IR输出管脚在激活状态的时间按以下公式计算： $t_{Low} = (\text{在 Low-time 寄存器的十进制值}) / fosco$
High-time Register	8位 high-time 寄存器控制禁止IR输出或脉冲的高电平时间。 它里面的十进制值决定了振荡时钟的数目，也就是IR输出管脚在禁止IR输出（高电平）的时间。IR输出管脚禁止IR输出的时间按以下公式计算： $t_{High} = (\text{在 High-time 寄存器的十进制值}) / fosco$
Pulse Timer	Low-time 寄存器和 High-time 寄存器的内容交替的装进 Pulse timer。当装载后，Pulse timer 的内容将在每一个振荡周期减一直达到零，Pulse timer 再重新装入另一个的寄存器的值
IR 控制寄存器	包含输出不同脉冲的控制位
LSB Counter	在一个 pulse burst 期间，由软件装载所需脉冲数目
MSB Counter	不允许置入零。
IRE	红外遥控使能位
IR OUT	IR 输出端口，在 $V_{dd} = 5V$ ，当输出电压降至 2.4V， $I_{IROUT} = 20mA$



2.1 硬件模块的操作

1. 使能 IRE , 为 IR (RD)设置参数
2. 置 Low-time 寄存器 (IOC91)
3. 置 High-time 寄存器 (IOCA1)
4. 置 MSB 和 LSB 计数器寄存器 (IOC61, IOC71)

Low-time、High-time、MSB 和 LSB 计数器寄存器由软件装入。下面的指令是产生五个脉冲序列的实例:

```
MOV A, @0B00001000
MOV 0x0D, A          ; (Enable IR)
MOV A, @0x10
IOW 0x08             ; (Enable TCCBH)
BS 0x03, 6           ; (Select control register segment 1)
MOV A, @0x10
IOW 0x09             ; (Set Low-Time Register=10h)
MOV A, @0x20
IOW 0x0A             ; (Set High-Time Register=20h)
MOV A, @0x5          ; (Set pulse number = 5 => LSB=5, MSB=0)
IOW 0x06             ; LSB=5
MOV A, @0x00
IOW 0x07             ; MSB=0
```

当 LSB 计数器寄存器以被装入, 硬件模块将开始工作, IR OUT 变为有效 (低)。同时 Low-time 寄存器的值被装入 Pulse Timer, Pulse Timer 的值在每一个振荡时钟周期减一。当 Pulse Timer 的值变为零时 LSB & MSB 计数器的值将减一, IR OUT 变为无效 (高)。

现在 High-time 寄存器的值被装入 Pulse Timer, Pulse Timer 的值在每一个振荡时钟周期减一。当 Pulse Timer 的值变为零时, IR OUT 变为有效 (低)。一个脉冲周期现在已完成。

交替的把 Low-time 寄存器和 High-time 寄存器的值装入 Pulse Timer 直到 LSB & MSB 计数器的值变为零, 此时就会产生 TCCBIF; CPU 产生一个中断, 中断标志被置位, 硬件模块的操作停止 (如果想清除 TCCIF, 首先得把 IR 禁止)。编程的脉冲现在已经被产生了。如果想让硬件模块重新开始, 我们必须先禁止 IR 然后再重新使能 IR。在两个脉冲之间的延迟时间由软件决定。

3. 管脚描述

SYMBOL	PIN	DESCRIPTION
P60 to P66	7~13	标准的 I/O 口线, 通常用做键盘扫描
P50 to P57	1~4, 17~20	标准的 I/O 口线, 通常用做键盘扫描
P67 (IR OUT)	14	脉冲序列输出脚, 最大陷灌电流为30mA
OSC0	16	外部clock信号输入
OSCI	17	外部clock信号输入
Vdd	15	电源
Vss	6	地

4. 相关寄存器的变编程

当定义为 IR 模式时, 参考表 26 和表 27 的相关寄存器的操作



表 26 IR 模式的相关控制寄存器

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit1	Bit 0
0x0B	TCR(2)/RB	0	TCCBIE/0	TCCBTS/0	TCCBTE/0	0	TCCCIE/0	TCCCTS/0	TCCCTE/0
0x08	TCCCR/IOC80	TCC2E	TCC4E	TCC6E	TCCBE	—	—	—	—
0x0D	IRCR/RD	DP1/0	DP0/0	MF1/0	MF0/0	IRE/0	HF/0	LGP/0	PWM/0

<Note> *Bit name/initial value

表 27 IR 模式的相关状态/数据寄存器

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit1	Bit 0
0x06	TCCBL/IOC61	TCCBL7	TCCBL6	TCCBL5	TCCBL4	TCCBL3	TCCBL2	TCCBL1	TCCBL0
0x07	TCCBH/IOC71	TCCBH7	TCCBH6	TCCBH5	TCCBH4	TCCBH3	TCCBH2	TCCBH1	TCCBH0
0x09	LTR/IOC91	LTR7	LTR6	LTR5	LTR4	LTR3	LTR2	LTR1	LTR0
0x0A	HTR/IOCA1	HTR7	HTR6	HTR5	HTR4	HTR3	HTR2	HTR1	HTR0
0x0B	PTR/IOCB1	PTR7	PTR6	PTR5	PTR4	PTR3	PTR2	PTR1	PTR0

- TCCBL : 8-bit 时钟计数器, TCCBX 的低位, 在任何复位状态下它可读、可写、可清除。
- TCCBH : 8-bit 时钟计数器, TCCBX 的高位, 在任何复位状态下它可读、可写、可清除。
- Low-time 寄存器: 8 位 Low-time 寄存器控制激活 IR 输出 或脉冲的低电平时间。

它里面的十进制值决定了振荡时钟的数目, 也就是IR输出管脚在激活状态(低电平)的时间。IR输出管脚在激活状态的时间按以下公式计算:

$$t_{Low} = (\text{在 Low-time 寄存器的十进制值}) / f_{osco}$$

- 8 位 high-time 寄存器控制禁止IR输出或脉冲的高电平时间。

它里面的十进制值决定了振荡时钟的数目, 也就是IR输出管脚在禁止IR输出(高电平)的时间。IR输出管脚禁止IR输出的时间按以下公式计算:

$$t_{High} = (\text{在 High-time 寄存器的十进制值}) / f_{osco}$$

- Pulse timer 寄存器: Low-time 寄存器和 High-time 寄存器的内容交替的装进 Pulse timer。当装载后, Pulse timer 的内容将在每一个振荡周期减一直到达到零, Pulse timer 再重新装入另一个寄存器的值

表 28 TCCX 状态寄存器 (2)

7	6	5	4	3	2	1	0
—	TCCBIE	TCCBTS	TCCBTE	—	TCCCIE	TCCCTS	TCCCTE

- Bit 6(TCCBIE) TCCBIF 中断使能位
0: 禁止 TCCBIF 中断
1: 使能 TCCBIF 中断

表 29 TCCX 控制寄存器

7	6	5	4	3	2	1	0
TCC2E	TCC4E	TCC6E	TCCBE	—	—	—	—

- Bit 4 (TCCBE): 控制位, 用来使能计数器的高 8 位 most significant byte of counter
1 =使能高 8 位 TCCBH.
0 =禁止高 8 位 TCCBH (默认值).

表 30 IR 控制寄存器

7	6	5	4	3	2	1	0
DP1	DP0	MF1	MF0	IRE	HF	LGP	PWM

- **Bit 0(PWM) 脉冲宽度调制。**当 $PWM = 1$ 和 $LGP = 0$, LSB 计数器 & MSB 计数器是被禁止的, 将会产生一个连续的脉冲序列, 输出信号实际是一个 PWM 的 PWM 波形
- **Bit 1(LGP) 长脉冲。**当 $LGP = 1$; High-time 寄存器的内容被忽略。将产生一个单脉冲。它的脉冲由以下公式决定:
脉冲宽度= (Low-time 寄存器的内容) x (脉冲数) x (1/Fosco)
当 $HF = 1$; 脉冲被 Fosco 调制 (通过 M1, M0 选择).
- **Bit 2(HF) 高频。**当 $HF = 1$, 产生脉冲的低电平的部分将被 Fosco 调制.
- **Bit 3(IRE) 红外遥控使能位**
0: 禁止 IRE. 禁止 H/W 模块功能
1: 使能 IRE. 忽略 RB(Bit4(TCCBTE); Bit5(TCCBTS)), TCCBX 设为减法计数器。 使能 H/W 模块功能
- **Bit 4:Bit 5 (MF0:MF1) : 调制频率**

MF1	MF0	Fosco
0	0	Fosc/1
0	1	—
1	0	Fosc/4
1	1	Fosc/8

- **Bit6:Bit7 (DP0:DP1) : 占空比**

DP1	DP0	Ratio
0	0	1:2(default)
0	1	1:3
1	0	1:4
1	1	—

5. IR 模式时序

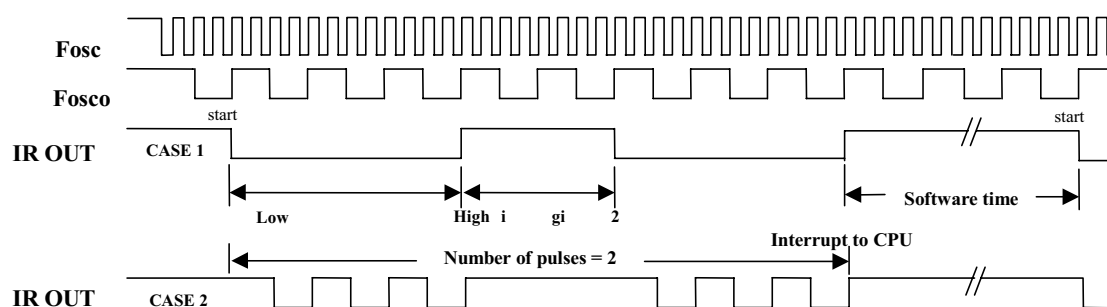


图 30 CASE 1 为一个典型的脉冲序列 (DP=00;MF=10;HF=0;LGP=0;PWM=0); CASE 2 为经过 $1/4Fosc$ 频率调制的相同脉冲序列 (DP=00 ;MF=10 ;HF=1;LGP=0;PWM=0).

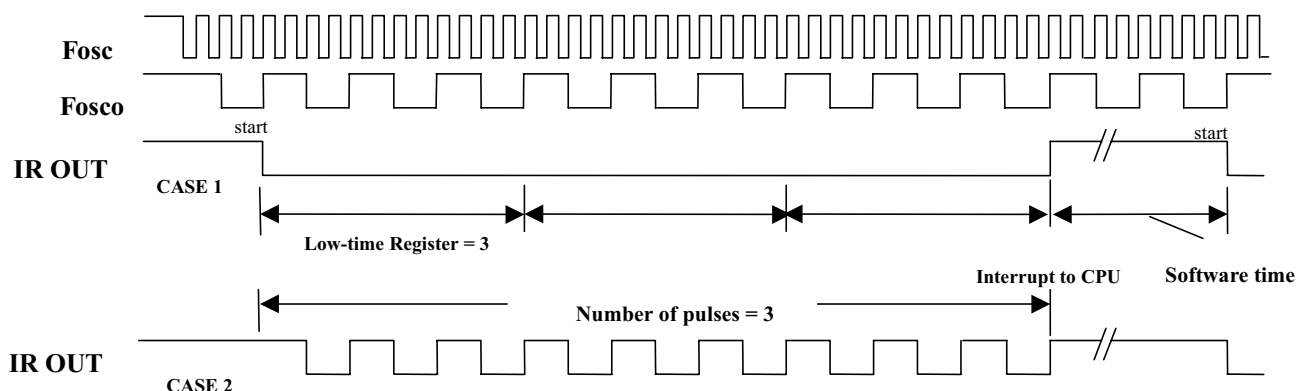


图 31 CASE 1 为一个典型的长脉冲 (DP=00;MF=10;HF=1;LGP=1;PWM=0); CASE 2 为经过 $1/4F_{osc}$ 频率调制的相同长脉冲 (DP=00;MF=10;HF=1;LGP=1;PWM=0)。

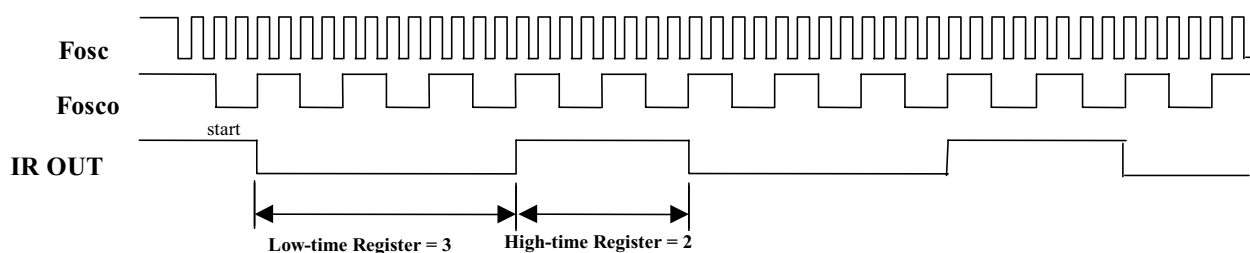


图 32 连续脉冲序列 (DP=00;MF=10;HF=0;LGP=0;PWM=1)。

4.15 CODE OPTION

EM78P257A/B 有一个 CODE option word 和一个用户 ID word, 它们不是程序存储器的一部分。

Word 0	Word 1
Bit12~Bit0	Bit12~Bit0
Code option12~0	Customer's ID

1. Code Option 寄存器 (Word 0)

Bit12	Bit11	Bit10	Bit9	Bit8	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
/RESETEN	/ENWDT	CLKS	OSC2	OSC1	OSC0	/PTB	SUT	TYP	RCOUT	RCM1	RCM0	-

- Bit 12 (/RESETEN): 定义 pin4 (EM78P257A) 或 Pin5 (EM78P257B) 作为 reset 脚
0: /RESET 使能
1: /RESET 禁止
- Bit 11 (/ENWDT): WDT 使能位
0: 使能
1: 禁止
- Bit 10 (CLKS): 指令周期选择位
0: 两个 clocks
1: 四个 clocks
参考指令设置部分



- Bit 9, 8 and 7 (OSC2, OSC1 and OSC0): 振荡模式选择位

表 31 振荡模式由 OSC2, OSC1 和 OSC0 定义

Mode	OSC2	OSC1	OSC0
IRC(内部RC 振荡模式)	1	1	1
IC(内部C 振荡模式)	1	1	0
ERC(外部RC 振荡模式)	1	0	1
HXT(高频 XTAL振荡模式)	0	0	1
LXT(低频XTAL振荡模式)	0	0	0

<Note> 在 HXT and LXT 之间的分界频率大约为 400 KHz.

- Bit 6 (/PTB): 加密位

0: 使能

1: 禁止

- Bit 5 (SUT): 器件的建立时间位

SUT	*Set-Up Time
1	18 ms
0	1 ms

*理论值, 仅工供参考

- Bit 4 (TYP): 选择 EM78P257A 或 EM78P257B

TYPE	Series
0	EM78P257B
1	EM78P257A

- Bit 3 (RCOUT): 振荡输出定义

RCOUT	Pin Function
0	P70
1	OSC0

- Bit 2, and Bit 1 (RCM1, RCM0): RC 模式选择位

RCM 1	RCM 0	*Frequency (MHz)
1	1	4
1	0	1
0	1	455kHz
0	0	32.768kHz

<注意> *理论值, 仅供参考。实际上, 以上的值有大约 $\pm 35\%$ 的误差。

- Bit0 : 没有用

2. 用户 ID 寄存器 (Word 1)

Bit12~Bit0
XXXXXXXXXXXX

- Bit 12~ 0: 用户的 ID 代码

4.16 指令集

指令集的每条指令为 13-bit 的字宽, 由操作代码和一个或一个之上的操作数组成。在一般情况下, 如果 PC 的值在没有被改变的情况下, 所有的指令花费一个指令周期 (一个指令周期由两个振荡周期组成),



如果 PC 的值的被“MOV R2, A”, “ADD R2, A”指令改变, 或对 R2 进行算术、逻辑运算 时(如 “SUB R2, A”, “BS (C) R2, 6”, “CLR R2”, …), 在这种情况下, 指令执行将花费两个指令周期。

如果由于其它的原因, 对某一个应用场所指令周期的特性不适合的话, 试着按照以下方法修改:

(A) 指令周期该为由 4 个振荡周期组成。

(B) 执行花费两个指令周期的“JMP”, “CALL”, “RET”, “RETL”, “RETI” 命令, 或结果为真的条件转移命令 (“JBS”, “JBC”, “JZ”, “JZA”, “DJZ”, “DJZA”)。有关写 PC 的指令, 都将花费两个指令周期

(A) 种的情况由 CODE Option 的 CLKS 位控制。如果 CLKS 设为 ‘0’, 指令周期将由两个振荡周期构成, 如果 CLKS 设为 ‘1’, 指令周期将由四个振荡周期构成。

(B) 种的情况由 CODE Option 的 CYES 位控制。如果 CYES 设为 ‘0’, 执行(B)种情况中所列的指令将花费一个指令周期, 如果 CYES 设为 ‘1’, 执行(B)种情况中所列的指令将花费两个指令周期,

(A) 种的情况和 (B) 种的情况是相互独立的选择位, 既就是说, 它们可以分开选择。请注意如果在 (A) 种情况中选择指令周期将由四个振荡周期构成, 那么内部 TCC 的时钟源将是 $CLK = F_{osc}/4$ (不是 $F_{osc}/2$) 如图 6 所示:

另外, 指令集有以下特性:

(1) 任何寄存器的每一个 bit 位置 ‘1’、清零或直接测试。

(2) I/O 寄存器可当作通用寄存器来对待。既就是, 相同的指令可用于 I/O 寄存器。

符号 “R” 表示寄存器 (包括操作寄存器和通用寄存器) 中的某一个指定的寄存器, 符号 “b” 表示当前寄存器 R 的一指定 bit 位。符号 “k” 表示一个 8 或 10-bit 的常数或立即数。

表 32 The List of the Instruction Set of EM78P257A/B

INSTRUCTION BINARY	HEX	MNEMONIC	OPERATION	STATUS AFFECTED
0 0000 0000 0000	0000	NOP	No Operation	None
0 0000 0000 0001	0001	DAA	Decimal Adjust A	C
0 0000 0000 0010	0002	CONTW	A → CONT	None
0 0000 0000 0011	0003	SLEP	0 → WDT, Stop oscillator	T, P
0 0000 0000 0100	0004	WDTC	0 → WDT	T, P
0 0000 0000 rrrr	000r	IOW R	A → IOCR	None <Note1>
0 0000 0001 0000	0010	ENI	Enable Interrupt	None
0 0000 0001 0001	0011	DISI	Disable Interrupt	None
0 0000 0001 0010	0012	RET	[Top of Stack] → PC	None
0 0000 0001 0011	0013	RETI	[Top of Stack] → PC, Enable Interrupt	None
0 0000 0001 0100	0014	CONTR	CONT → A	None
0 0000 0001 rrrr	001r	IOR R	IOCR → A	None <Note1>
0 0000 0010 0000	0020	TBL	R2+A → R2 Bit8,9 do not clear	Z, C, DC
0 0000 01rr rrrr	00rr	MOV R, A	A → R	None
0 0000 1000 0000	0080	CLRA	0 → A	Z
0 0000 11rr rrrr	00rr	CLR R	0 → R	Z
0 0001 00rr rrrr	01rr	SUB A, R	R-A → A	Z, C, DC
0 0001 01rr rrrr	01rr	SUB R, A	R-A → R	Z, C, DC
0 0001 10rr rrrr	01rr	DECA R	R-1 → A	Z
0 0001 11rr rrrr	01rr	DEC R	R-1 → R	Z
0 0010 00rr rrrr	02rr	OR A, R	A ∨ VR → A	Z

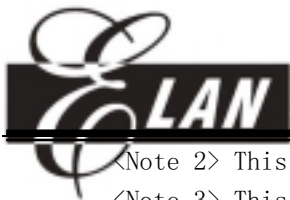


EM78P257

OTP ROM

0	0010	01rr	rrrr	02rr	OR R, A	$A \vee VR \rightarrow R$	Z
0	0010	10rr	rrrr	02rr	AND A, R	$A \& R \rightarrow A$	Z
0	0010	11rr	rrrr	02rr	AND R, A	$A \& R \rightarrow R$	Z
0	0011	00rr	rrrr	03rr	XOR A, R	$A \oplus R \rightarrow A$	Z
0	0011	01rr	rrrr	03rr	XOR R, A	$A \oplus R \rightarrow R$	Z
0	0011	10rr	rrrr	03rr	ADD A, R	$A + R \rightarrow A$	Z, C, DC
0	0011	11rr	rrrr	03rr	ADD R, A	$A + R \rightarrow R$	Z, C, DC
0	0100	00rr	rrrr	04rr	MOV A, R	$R \rightarrow A$	Z
0	0100	01rr	rrrr	04rr	MOV R, R	$R \rightarrow R$	Z
0	0100	10rr	rrrr	04rr	COMA R	$/R \rightarrow A$	Z
0	0100	11rr	rrrr	04rr	COM R	$/R \rightarrow R$	Z
0	0101	00rr	rrrr	05rr	INCA R	$R+1 \rightarrow A$	Z
0	0101	01rr	rrrr	05rr	INC R	$R+1 \rightarrow R$	Z
0	0101	10rr	rrrr	05rr	DJZA R	$R-1 \rightarrow A$, skip if zero	None
0	0101	11rr	rrrr	05rr	DJZ R	$R-1 \rightarrow R$, skip if zero	None
0	0110	00rr	rrrr	06rr	RRCA R	$R(n) \rightarrow A(n-1)$, $R(0) \rightarrow C$, $C \rightarrow A(7)$	C
0	0110	01rr	rrrr	06rr	RRC R	$R(n) \rightarrow R(n-1)$, $R(0) \rightarrow C$, $C \rightarrow R(7)$	C
0	0110	10rr	rrrr	06rr	RLCA R	$R(n) \rightarrow A(n+1)$, $R(7) \rightarrow C$, $C \rightarrow A(0)$	C
0	0110	11rr	rrrr	06rr	RLC R	$R(n) \rightarrow R(n+1)$, $R(7) \rightarrow C$, $C \rightarrow R(0)$	C
0	0111	00rr	rrrr	07rr	SWAPA R	$R(0-3) \rightarrow A(4-7)$, $R(4-7) \rightarrow A(0-3)$	None
0	0111	01rr	rrrr	07rr	SWAP R	$R(0-3) \leftrightarrow R(4-7)$	None
0	0111	10rr	rrrr	07rr	JZA R	$R+1 \rightarrow A$, skip if zero	None
0	0111	11rr	rrrr	07rr	JZ R	$R+1 \rightarrow R$, skip if zero	None
0	100b	bbrr	rrrr	0xxx	BC R, b	$0 \rightarrow R(b)$	None <Note2>
0	101b	bbrr	rrrr	0xxx	BS R, b	$1 \rightarrow R(b)$	None <Note3>
0	110b	bbrr	rrrr	0xxx	JBC R, b	if $R(b)=0$, skip	None
0	111b	bbrr	rrrr	0xxx	JBS R, b	if $R(b)=1$, skip	None
1	00kk	kkkk	kkkk	1kkk	CALL k	$PC+1 \rightarrow [SP]$, $(Page, k) \rightarrow PC$	None
1	01kk	kkkk	kkkk	1kkk	JMP k	$(Page, k) \rightarrow PC$	None
1	1000	kkkk	kkkk	18kk	MOV A, k	$k \rightarrow A$	None
1	1001	kkkk	kkkk	19kk	OR A, k	$A \vee k \rightarrow A$	Z
1	1010	kkkk	kkkk	1Akk	AND A, k	$A \& k \rightarrow A$	Z
1	1011	kkkk	kkkk	1Bkk	XOR A, k	$A \oplus k \rightarrow A$	Z
1	1100	kkkk	kkkk	1Ckk	RETL k	$k \rightarrow A$, $[Top\ of\ Stack] \rightarrow PC$	None
1	1101	kkkk	kkkk	1Dkk	SUB A, k	$k-A \rightarrow A$	Z, C, DC
1	1110	0000	0001	1E01	INT	$PC+1 \rightarrow [SP]$, $001H \rightarrow PC$	None
1	1111	kkkk	kkkk	1Fkk	ADD A, k	$k+A \rightarrow A$	Z, C, DC

<Note 1> This instruction is applicable to I0C50~I0C60, I0CB0~I0CF0 only.



EM78P257

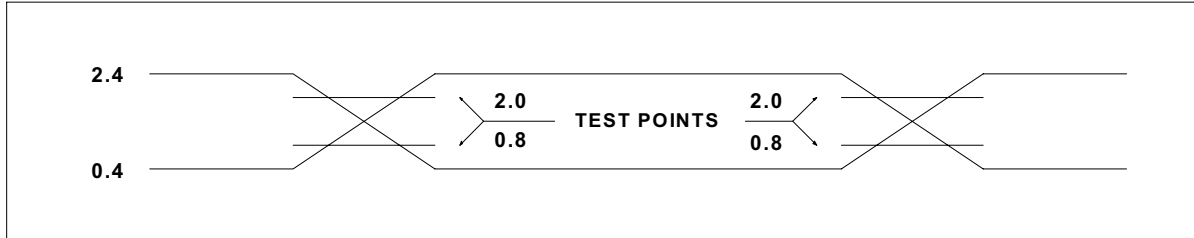
OTP ROM

<Note 2> This instruction is not recommended for RF operation.

<Note 3> This instruction cannot operate under RF.

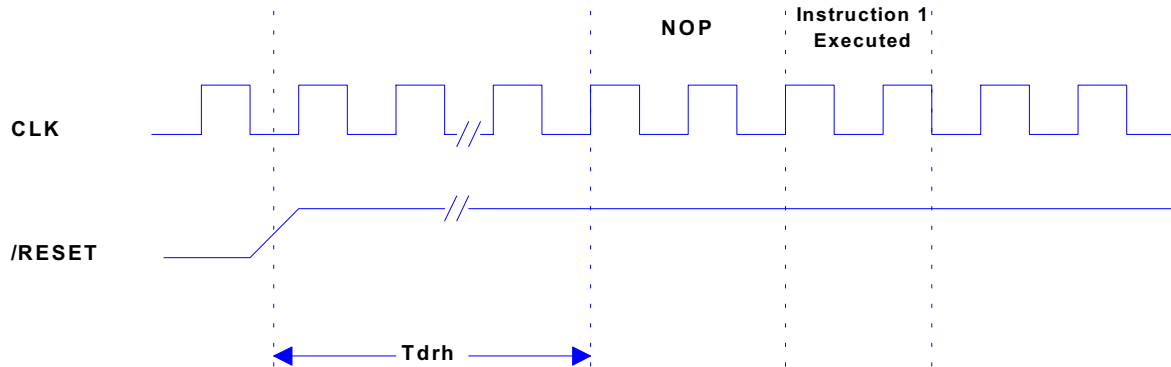
4.17 Timing Diagrams

AC Test Input/Output Waveform

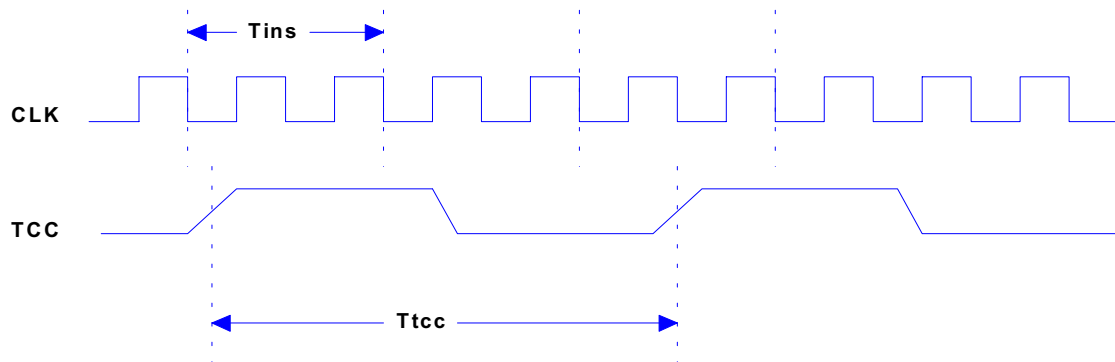


AC Testing : Input is driven at 2.4V for logic "1", and 0.4V for logic "0". Timing measurements are made at 2.0V for logic "1", and 0.8V for logic "0".

RESET Timing (CLK="0")



TCC Input Timing (CLKS="0")





5. ABSOLUTE MAXIMUM RATINGS

Items	Rating		
Temperature under bias	0°C	to	70°C
Storage temperature	-65°C	to	150°C
Input voltage	-0.3V	to	+6.0V
Output voltage	-0.3V	to	+6.0V



6. 电器特性

6.1 直流电器特性 (Ta=0°C ~ 70 °C, VDD=5.0V±5%, VSS=0V)

Symbol	Parameter	Condition	Min	Typ	Max	Unit
Fxt	XTAL: VDD to 3V	Two cycle with two clocks	DC		8	MHz
	XTAL: VDD to 5V		DC		20	MHz
	RC: VDD to 5V	R: 5.1KΩ, C: 100 pF	F±30%	830	F±30%	KHz
IIL	Input Leakage Current for input pins	VIN = VDD, VSS			±1	μA
VIH1	Input High Voltage ,VDD=5V	Ports 5, 6	2.0			V
VIL1	Input Low Voltage ,VDD=5V	Ports 5, 6			0.8	V
VIHT1	Input High Threshold Voltage ,VDD=5V	/RESET, TCC	2.0			V
VILT1	Input Low Threshold Voltage ,VDD=5V	/RESET, TCC			0.8	V
VIHX1	Clock Input High Voltage ,VDD=5V	OSCI	2.5			V
VILX1	Clock Input Low Voltage,VDD=5V	OSCI			1.0	V
VIH2	Input High Voltage ,VDD=3V	Ports 5, 6	1.5			V
VIL2	Input Low Voltage ,VDD=3V	Ports 5, 6			0.4	V
VIHT2	Input High Threshold Voltage ,VDD=3V	/RESET, TCC	1.5			V
VILT2	Input Low Threshold Voltage ,VDD=3V	/RESET, TCC			0.4	V
VIHX2	Clock Input High Voltage ,VDD=3V	OSCI	1.5			V
VILX2	Clock Input Low Voltage ,VDD=3V	OSCI			0.6	V
VOH1	Output High Voltage (Ports 5, 6)	IOH = -9.0 mA	2.4			V
VOL1	Output Low Voltage (Ports 5, 6)	IOL = 9.0 mA			0.4	V
IPH	Pull-high current	Pull-high active, input pin at VSS	-50	-100	-240	μA
IPD	Pull-down current	Pull-down active, input pin at VDD	25	50	120	μA
ISB	Power down current	All input and I/O pins at VDD, output pin floating, WDT enabled		1	5	μA
ISB	Power down current	All input and I/O pins at VDD, output pin floating, WDT disabled			1	μA
ICC1	Operating supply current (VDD=3V) at two clocks	/RESET= 'High', Fosc=32KHz (Crystal type, two clocks), output pin floating, WDT disabled		15	30	μA
ICC2	Operating supply current (VDD=3V) at two clocks	/RESET= 'High', Fosc=32KHz (Crystal type, two clocks), output pin		19	35	μA



EM78P257

OTP ROM

		floating, WDT enabled				
ICC3	Operating supply current (VDD=5.0V) at two clocks	/RESET= 'High', Fosc=4MHz (Crystal type, two clocks), output pin floating			2.0	mA
ICC4	Operating supply current (VDD=5.0V) at two clocks	/RESET= 'High', Fosc=10MHz (Crystal type, two clocks), output pin floating			4.0	mA

6.2 交流电器特性 (Ta=0°C ~ 70 °C, VDD=5V±5%, VSS=0V)

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
Dclk	Input CLK duty cycle		45	50	55	%
Tins	Instruction cycle time (CLKS="0")	Crystal type	100		DC	ns
		RC type	500		DC	ns
Ttcc	TCC input period		(Tins+20)/N*			ns
Tdrh	Device reset hold time	Ta = 25°C	9	18	30	ms
Trst	/RESET pulse width	Ta = 25°C	2000			ns
Twdt	Watchdog timer period	Ta = 25°C	9	18	30	ms
Tset	Input pin setup time			0		ms
Thold	Input pin hold time			20		ms
Tdelay	Output pin delay time	Cload=20pF		50		ms

* N= selected prescaler ratio.



APPENDIX

封装类型:

OTP MCU	Package Type	Pin Count	Package Size
EM78P257AP	DIP	18	300mil
EM78P257AM	SOP	18	300mil
EM78P257BP	DIP	20	300mil
EM78P257BM	SOP	20	300mil