

PFM DC/DC 升压恒流白光 LED 驱动器**概述：**

BL8532 是针对 LED 应用设计的 PFM 控制模式的开关型 DC/DC 升压恒流芯片，通过外接电阻可使输出电流值恒定在 0mA~500mA。

BL8532 可以给一个、多个并联或多并两串 LED 恒流供电。由于内部集成了限压保护模块，使得芯片在短开负载或不接负载的情况下不会烧毁芯片和外围电路。BL8532 也可以通过外部电阻调节输出 2.5~6.0 可调的稳定电压。

BL8532 电路采用了高性能的参考电压电路结构，以及在生产中引入修正技术，保证了输出电压的高输出精度及低温度漂移。

BL8532 提供 SOT-89-5 的封装形式。

特点：

- 0.8V 极低的启动电压 ($I_{out}=1mA$ 时)
- 0~500mA 输出电流范围可调(由外接电阻调节)，或由外围电阻调节 2.5V~6.0V 恒定输出电压。
- 输出电流精度 $\pm 10\%$
- 低输出电流温度漂移： $\pm 100ppm/^{\circ}C$
- 仅需电感、电容、肖特基二极管、调节电阻等少量外部元器件
- 效率高达 80%

用途：

- 给大功率白光 LED 灯提供能源
- 恒流源
- 恒压源，用于单、双节电池供电设备的电源部分

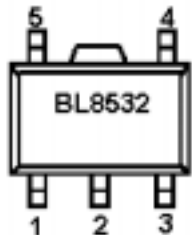
选型指南：**BL8532-XX X XX**

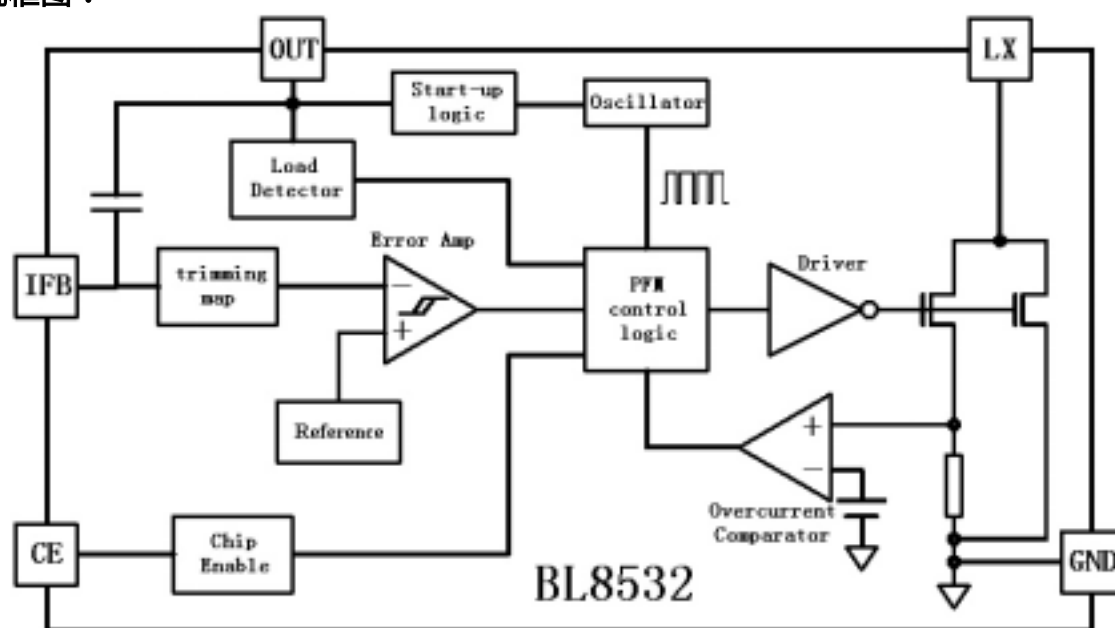
封装形式：
SN：SOT-89-5

温度范围：
C：标准
P：标准 (Pb free)

反馈电压：
10……100mV
20……200mV
25……250mV
30……300mV
35……350mV
40……400mV

引脚排列图：

产品型号		引脚定义
BL8532-□□PSN		SOT-89-5  1 IFB 2 Vout 3 CE 4 Lx 5 GND
引脚号	引脚符号	引脚定义
1	IFB	电流反馈端
2	Vout	输出电压监测，内部电路供电引脚
3	CE	使能端
4	Lx	开关引脚
5	GND	接地引脚

系统框图：**产品的极限参数**

输入电压	-----	-0.3V~10V
Lx 脚开关电压	-----	-0.3V~(Vout+0.3)
CE 脚电压	-----	-0.3V~(Vout+0.3)
IFB 脚输入电压	-----	-0.3V~(Vout+0.3)
Lx 脚输出电流	-----	1.5A
允许的最大功耗,Pd T=25°C		
SOT-89-5	-----	0.5W
最大工作结温	-----	150°C
工作温度	-----	-20°C ~+85°C
存贮温度	-----	-40°C ~125°C
焊接温度和时间	-----	260°C,10S

推荐工作条件

名称	最小	推荐	最大	单位
输入电压范围	0.8		Vout	V
电感值	10	22	100	μH
输入电容值	0	≥22		μF
输出电容值*	47	100	220	μF
补偿电容值*	10	22	47	μF
工作环境温度	-20		85	°C

*：建议使用钽电容以减小输出电压的开关纹波。

主要参数和工作特性

(缺省测试条件： $V_{in}=2.5V$ ， $V_{CE}=V_{out}=3.3V$ ， $R=33\Omega$ ， $T_A=25^\circ C$ 。有特殊说明除外)

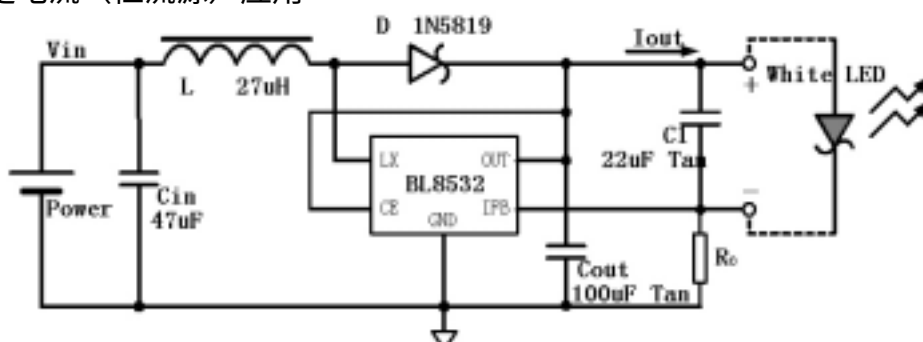
符号	定义	测试条件	数值			单位
			最小	典型	最大	
V_{IFB}	反馈电压	$I_{out}=100mA$	80	100	120	mV
			180	200	220	
			230	250	270	
			280	300	320	
			330	350	370	
			380	400	420	
V_{start}	启动电压	$I_{out}=1mA$, $V_{in}: 0 \rightarrow 2V$		0.8	0.9	V
V_{hold}	保持电压	$I_{out}=1mA$, $V_{in}: 2 \rightarrow 0V$	0.6	0.7		V
I_{DD2}^{*5}	静态功耗 ^{*5}	LX 悬空, $V_{CE}=V_{IFB}=$ $V_{out}=3.3V$, $V_{in}=2.5V$		20	30	μA
$I_{no load}^{*6}$	不带载功耗	OUT 和 IFB 端不接 负载, $V_{IFB}=0$		100	150	μA
I_{LX}	开关管合闸电流	$V_{Ix}=0.4V$, $V_{IFB}=0$	700			mA
$I_{LX leak}$	开关管漏电流	$V_{out}=V_{Ix}=V_{IFB}=6V$,			1	μA
I_{leak}	CE 为“L”时的芯 片漏 (Out 端)	$V_{out}=3.3V$, $V_{CE}=0$, LX、IFB 悬空		< 0.1	0.5	μA
F_{osc}	振荡频率	$V_{IFB}=0$,	300	350	400	KHZ
$Maxdty$	占空比	On (V_{Ix} “L”) side	70	75	80	%
η	效率	$I_{out}=300mA$		80		%
V_{CEH}	CE 为“H”时的 输入电压	$V_{CE}: 0 \rightarrow 2V$ (逐渐缓 慢升高至芯片工作)	0.6	0.9		V
V_{CEL}	CE 为“L”时的 输入电压	$V_{CE}: 2 \rightarrow 0V$ (逐渐下 降至芯片不工作)		0.3	0.6	V
V_{OM}	最大输出电压 (无负载输出)	OUT 和 IFB 端不接 负载, $V_{in} < V_{out}$	7.0	7.2	7.4	V
I_{OM}	最大输出驱动能 力	$V_{IFB}=0$, $V_{out} \equiv 3.3V$		500		mA

注：

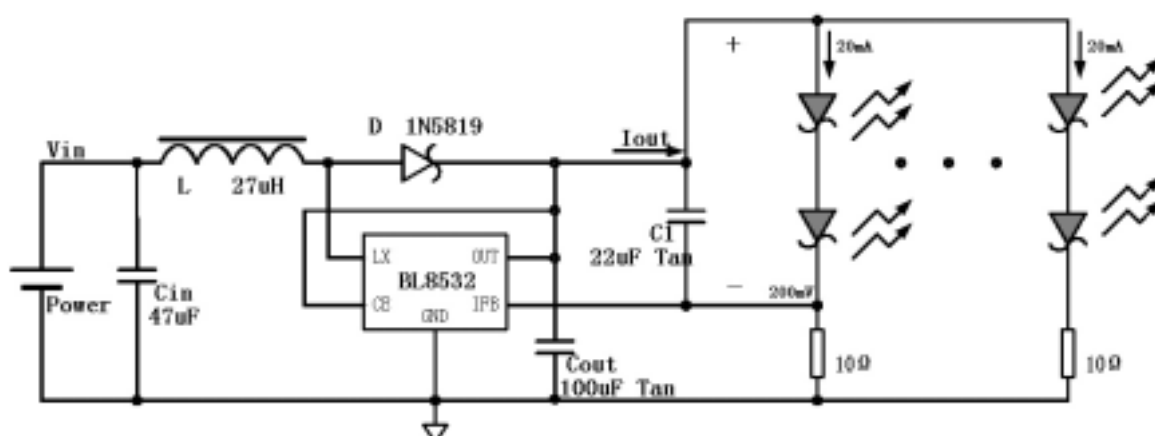
- 1、Diode：肖特基二极管（正向压降：0.3V，0.3A），如 1N5817,1N5819,1N5822
- 2、电感：22 μH ($R < 0.5\Omega$)
- 3、电容：100 μF (钽电容)
- 4、补偿电容：22 μF (钽电容)
- 5、 $V_{IFB}(\text{SET})$ 是芯片设定的反馈电压，是该表格第一个参数，例如 100mV、200mV 等。
- 6、 I_{DD2} 是指芯片的纯静态功耗，也就是芯片本身在没有动态损耗的情况下消耗的功耗，也是芯片最小损耗的功耗。
- 7、 $I_{no load}$ 是指芯片在恒流应用方式、没有输出负载情况下的功耗，也是整个升压 DC-DC 电路在输入电压为 2.5V，输出电压为 V_{OM} 时的自身功耗。

典型应用图：

(1) 输出恒定电流（恒流源）应用

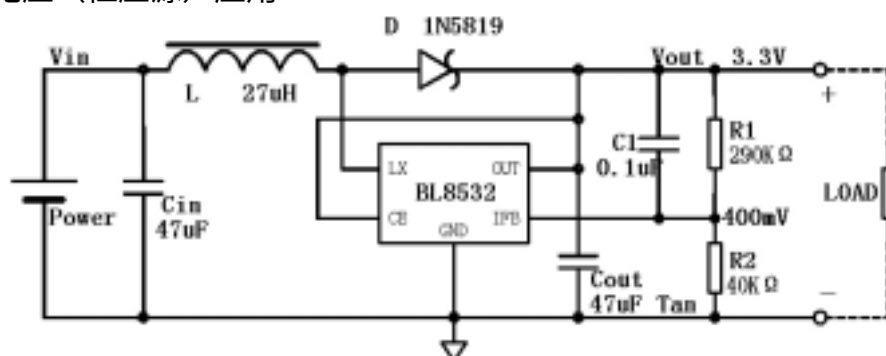


(A) 驱动一颗 1W 白光 LED



(B) 驱动多串两并小功率白光 LED

(2) 输出恒定电压（恒压源）应用



电路性能介绍

BL8532 是 BOOST 结构、电压型 PFM 控制模式的 DC-DC 转换电路，输出恒定电流或恒定电压。在恒定输出电流应用情况下外部只需要一个电感、一个输出电容、一个补偿电容、一个肖特基二极管和一个确定输出电流的电阻就可以提供 0~500mA 的恒定输出电流。在恒定输出电压应用情况下外部只需要一个电感、一个输出电容、一个肖特基二极管和两个分压电阻、一个补偿电容就可以提供可调的 2.0V~6.0V 的稳定的低噪声输出电压。芯片内部包括输出电压反馈和修正网络、启动电路、震荡电路、参考电压电路、PFM 控制电路、过流保护电路、过压保护电路以及功率管。

●恒流应用模式 Rc 确定方法：

假设输出恒定电流为 I_{out} ，则 $R_c = \frac{V_{IFB}}{I_{out}}$ 。

例如需要输出电流为 100mA 的恒流源，选择 $V_{IFB}=200mV$ 芯片，那么 $R_c=200mV/100mA=2\Omega$ 。

●恒压应用模式采样电阻确定方法：

假设输出恒定电压为 V_{out} ，则 $\frac{R1}{R2} = \frac{V_{out}}{V_{IFB}} - 1$ ， $R2$ 的范围为 $1K\Omega \sim 100K\Omega$ 。例如输出电压设定

为 3.3V，选择 $V_{IFB}=400mV$ 的 BL8532 芯片和 $R2=4K\Omega$ 的电阻，那么 $R1=29K\Omega$ 。

当在恒压应用的条件下，建议使用 V_{IFB} 较大的芯片。这是因为在反馈端总是有一定的纹波，当 V_{IFB} 较大时，纹波的影响相对比较小，输出也就越稳定。

PFM 控制电路是 BL8532 的核心，该模块根据其他模块传递的输入电压信号、负载信号和电流信号来控制功率管的开关，从而达到控制电路恒流或恒压输出的作用。在 PFM 控制系统中，固定震荡频率和脉宽，稳定的输出电压是根据输入-输出电压比例以及负载情况通过消脉冲来调节在单位时间内功率管导通时间来实现。震荡电路提供基准震荡频率和固定的脉宽。

高增益的误差放大器保证了在不同输入电压和不同负载电流情况下稳定的输出电压。为了减小输出电压的纹波和噪声，误差放大器采用司密特比较器结构，并且有很快的响应速度。

BL8532 内部集成了限压保护模块，使得在恒流输出应用情况下，避免了由于负载接触不良或没有接负载等不良应用情况下造成的芯片损坏。

BOOST 结构 DC-DC 转换器的功耗损失主要是由于电感的寄生串联电阻、肖特基二极管的正向导通压降、功率管的导通电阻以及控制功率管信号的驱动能力这四个方面；当然芯片本身消耗的静态功耗在低负载的情况下也会影响转换效率。为了获得教高的转换效率，除了用户选择合适的电感、肖特基二极管和电容外，芯片内部功率管的导通电阻也非常小。功率管有驱动能力很强的驱动电路驱动，保证功率管开关沿口很陡，大大减小了开关的功率损耗。

外围元器件选择

如上所述，电感、肖特基二极管会很大程度地影响转换效率，电容和电感会影响输出的纹波。选择合适的电感、电容、肖特基二极管可以获得高转换效率、低纹波、低噪声。

在讨论之前，定义 $D = \frac{V_{out} - V_{in}}{V_{out}}$ 。

(1) 电感 L 选择

电感值有以下几个方面需要考虑：

首先是需要保证能够使得 BOOST DC-DC 在连续电流模式能够正常工作需要的最小电感值 L_{min} ，

$$L_{min} \geq \frac{D(1-D)^2 R_L}{2f}$$

该公式是在连续电流模式，忽略其他诸如寄生电阻、二极管的导通压降的情况下推导出的，实际的值还要大一些。如果电感小于 L_{min} ，电感会发生磁饱和，造成 DC-DC 电路的效率大大下降，甚至不能正常输出稳定电压。

其次，考虑到通过电感的电流纹波问题，同样在连续电流模式下忽略寄生参数，

$$\Delta I = \frac{D \cdot V_{in}}{Lf}$$

$$I_{max} = \frac{V_{in}}{(1-D)^2 R_L} + \frac{DV_{in}}{2Lf}$$

当 L 过小时, 会造成电感上的电流纹波过大, 造成通过电感、肖特基二极管和芯片中的功率管的最大电流过大。由于功率管的不是理想的, 所以在特别大的电流时在功率管上的功率损耗会加大, 导致整个 DC-DC 电路的转换效率降低。

第三, 一般来说, 不考虑效率问题, 小电感可以带动的负载能力强于大电感。但是由于在相同负载条件下, 大电感的电流纹波和最大的电流值小, 所以大电感可以使得电路在更低的输入电压下启动。(以上均是在相同的寄生电阻条件下推导出的结论)

BL8532 需要 10uF 以上的电感就可以保证正常工作, 如果输出端需要输出大电流负载 (例如: 输出电流大于 50mA), 为了提高效率, 建议使用较大电感。

同时, 在大负载下, 电感上的串联电阻会极大地影响转换效率, 假设电感上的电阻为 r_L , R_{load} , 那么在电感上的功率损耗大致如下式计算:

$$\Delta\eta \approx \frac{r_L}{R_{load}(1-D)^2}$$

例如当输入 1.5V, 输出 3.0V, 负载 20Ω (150mA), $r_L=0.5\Omega$, 效率损失 10%。

综合考虑, 建议使用 22uH、 $<0.5\Omega$ 的电感。如果需要提高大负载效率, 需要使用更大电感值、更小寄生电阻值的电感。

(2) 输出电容 C 选择

不考虑电容的等效串联电阻 (ESR), 输出电压的纹波为:

$$r = \frac{\Delta V_{out}}{V_{out}} = \frac{D}{R_{load} C f}$$

所以为了减小输出的纹波, 需要比较大的输出电容值。但是输出电容过大, 就会使得系统的反应时间过慢。所以建议使用 100uF 电容, 如果需要更小的纹波, 则需要更大的电容。如果负载较小 (10mA 左右), 可以使用较小电容。

当考虑电容的 ESR 时, 输出纹波就会增加:

$$r' = r + \frac{I_{max} \cdot R_{ESR}}{V_{out}}$$

当大负载的时候, 由于 ESR 造成的纹波将成为最主要的因素, 可能会大大超过 100mV。同时, ESR 又会增加效率损耗, 降低转换效率。所以建议使用 ESR 低的钽电容, 或者多个电容并联使用。

(3) 二极管

用于整流的二极管对 DC-DC 的效率影响很大, 虽然普通的二极管也能够使得 DC-DC 电路工作正常, 但是会降低 5~10% 的效率, 所以建议使用正向导通电压低、反应时间低的肖特基二极管, 例如 1N5817、1N5819、1N5822 等。

(4) 输入电容

电源稳定, 即使没有输入滤波电容, DC-DC 电路也可以输出低纹波、低噪声的电流电压。但是当电源离 DC-DC 电路较远, 建议在 DC-DC 的输入端加上 10uF 以上的滤波电容, 用于减小输出的噪声。

(5) 分压电阻 R1、R2 的选择

在恒流应用情况下, R1 和 R2 的选择公式如下所示:

$$\frac{V_{out}}{V_{IFB}} = \frac{R1}{R2} + 1$$

例如当 $V_{IFB}=400\text{mV}$ ，输出要求为 3.3V ，取 $R_2=4\text{K}\Omega$ 时， $R_1=(\frac{V_{out}}{V_{IFB}}-1)\times R_2=29\text{K}\Omega$ ；当取 $R_2=40\text{K}\Omega$ 时， $R_1=290\text{K}\Omega$ 。

(6) 减小包络纹波的 L、C 和补偿电容 C1 选择

当负载较大时（例如负载电流大于 100mA ），就会产生比较大的纹波，可以用下公式表示：

$$\Delta V_{out} = \sqrt{\frac{L}{C} I_L^2 + V_{out}^2} - V_{out}$$

从公式可以看出，当输出电流增加的时候，电感上的最大电流 I_L 相应增加，造成输出电压纹波 ΔV_{out} 增加，有个办法可以减小该包络纹波，一是选取合适的 L、C 值，要求 $L\times C$ 不能太大，并且要求 L/C 比较小，例如选取 $L=22\mu\text{H}$ ， $C=100\mu\text{F}$ ；例如选取 $L=10\mu\text{H}$ ， $C=47\mu\text{F}$ 等。

如果选取 $L/C > 1$ （例如选取 $L=100\mu\text{H}$ ， $C=47\mu\text{F}$ ）在大电流负载（大于 100mA ）情况下应用是很不合适的。

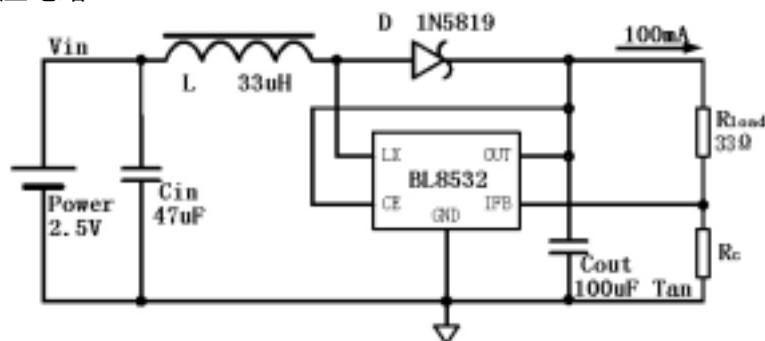
增加补偿电容 C_1 可以极大地消除输出电压和反馈电压上的纹波，但是对于恒流、恒压应用需要的补偿电容值只大不一样的。增加 C_1 ，连同与 C_1 并联的电阻形成了一个极点，补偿 L、C 造成的谐振频率。

在恒压应用中，由于与补偿电容 C_1 并联的电阻比较大，例如 $R_1=290\text{K}\Omega$ ，时间常数 $\tau=R_1\cdot C_1$ 比较大，所以 $C_1\geq 0.1\mu\text{F}$ ，就可以极大地消除输出纹波。

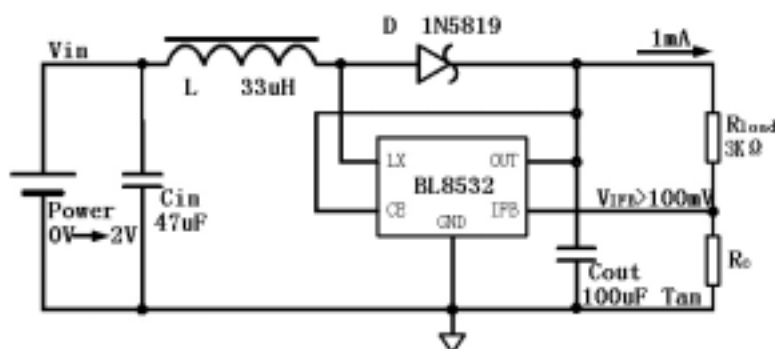
但是在恒流应用与补偿电容 C_1 并联的电阻也就是白光 LED 的等效电阻，一般只有 1Ω 量级，所以需要得到比较大的时间常数就需要比较大的补偿电容，一般在 $10\mu\text{F}\sim 47\mu\text{F}$ ，在理论和实验证明，在 $L=22\mu\text{H}$ ， $C_{out}=100\mu\text{F}$ 是，当 $C_1=22\mu\text{F}$ 时输出电压、输出电流和反馈电压的纹波最小，输出的恒流特性最好、效率最高。

测试电路：

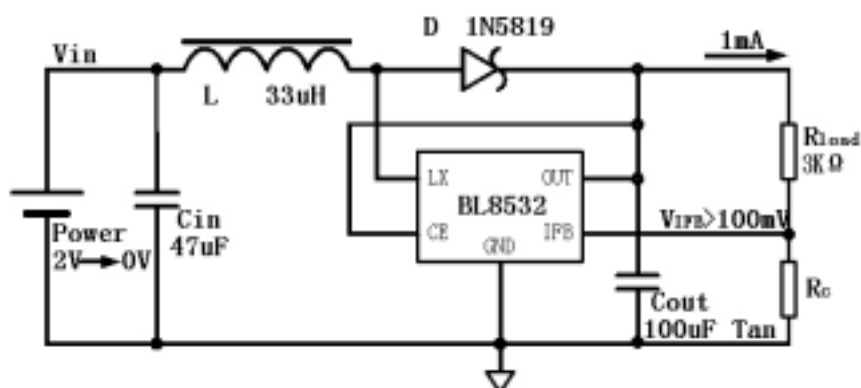
(1) 测试反馈电压电路



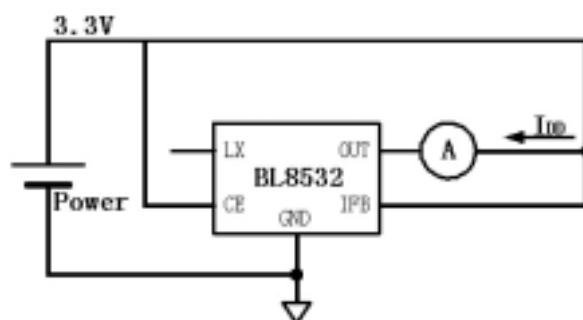
(2) 测试启动电压电路 ($I_{load}=1\text{mA}$)



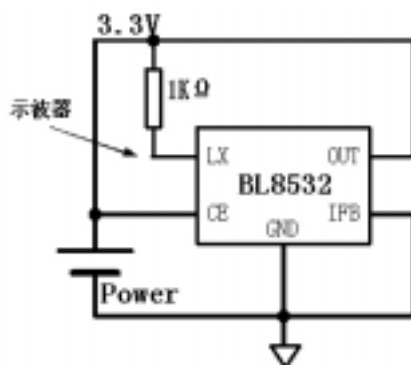
(2) 测试保持电压电路 ($I_{load}=1\text{mA}$)



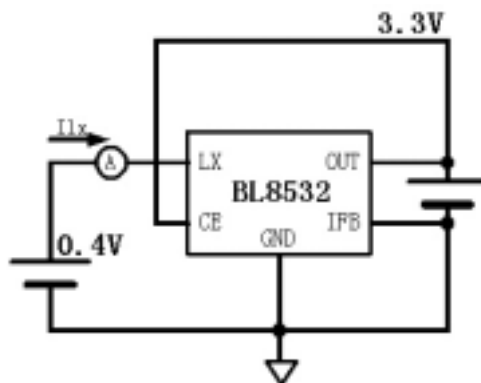
(3) 测试静态功耗电路



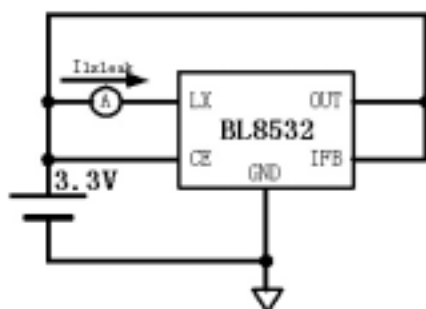
(4) 测试震荡频率和占空比电路



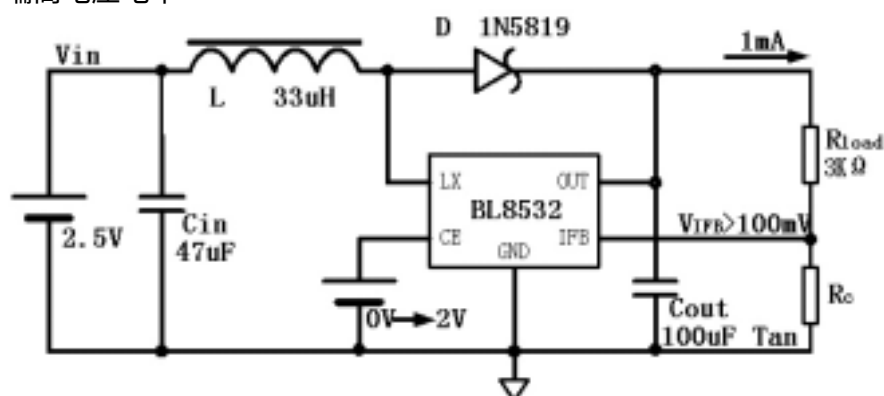
(5) 测试开关管合闸电流



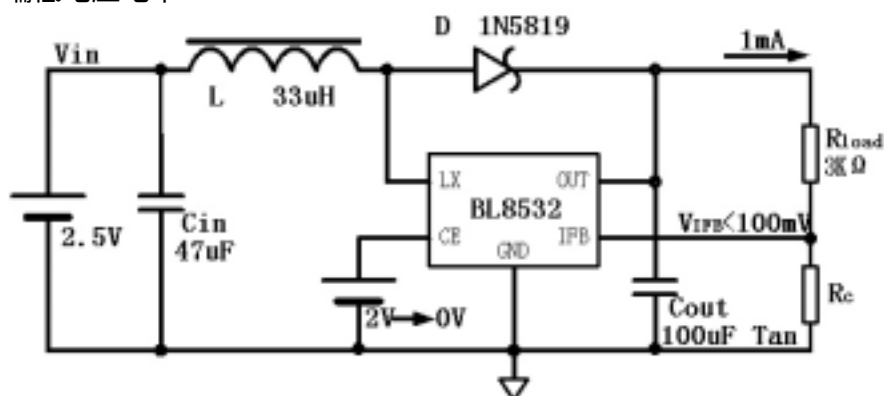
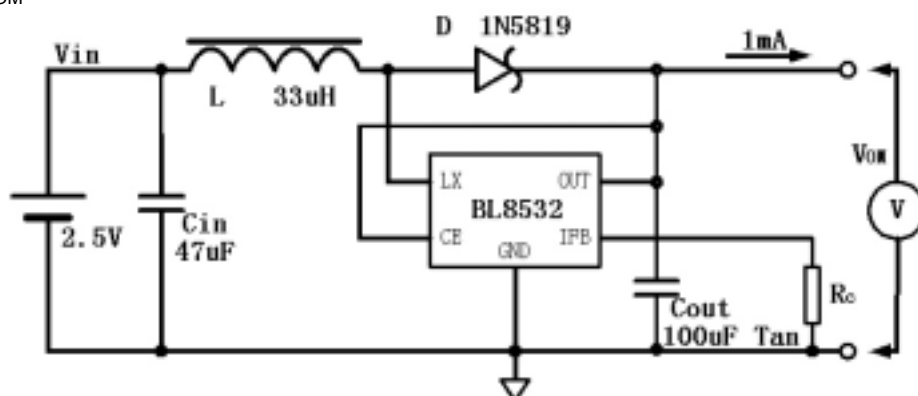
(6) 测试开关管漏电流



(7) 测试 CE 端高电压电平

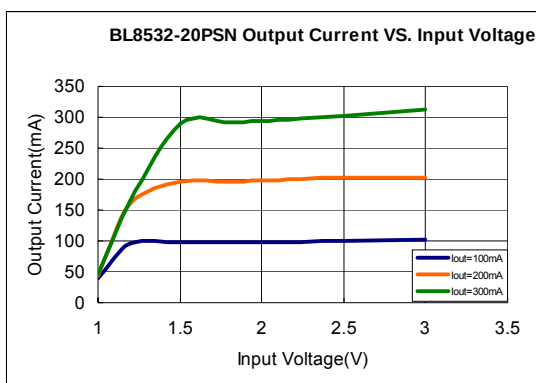


(8) 测试 CE 端低电压电平

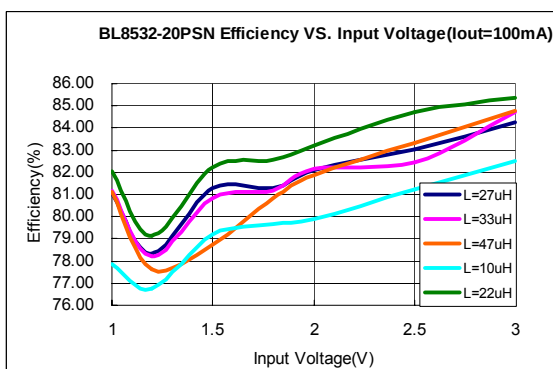
(9) 测试 V_{OM}

典型参数曲线：(缺省测试条件：Cin=47uF,C1=22uF,Cout=100uF,L=22uH T_{opt}=25°C。有特殊说明除外)

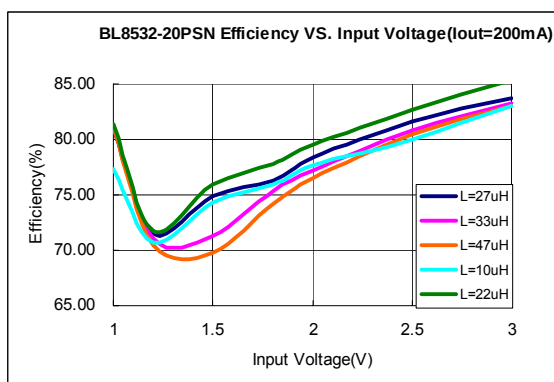
1.Output Current VS. Input Voltage



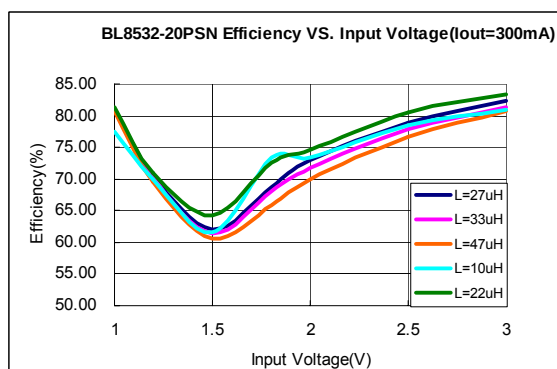
2.Efficiency VS. Input Voltage



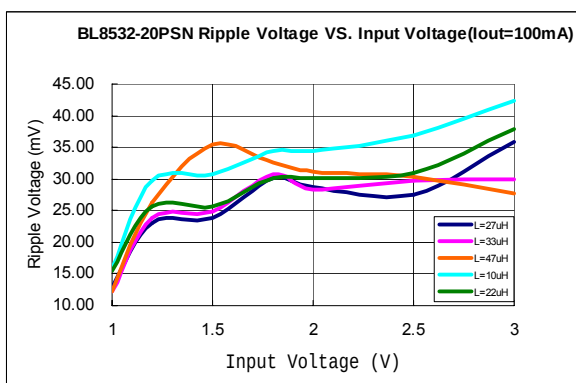
3.Efficiency VS. Input Voltage



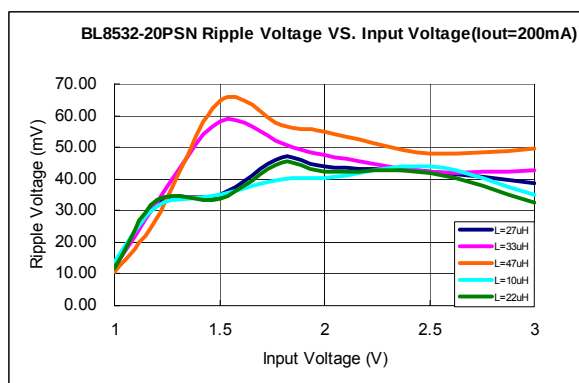
4.Efficiency VS. Input Voltage



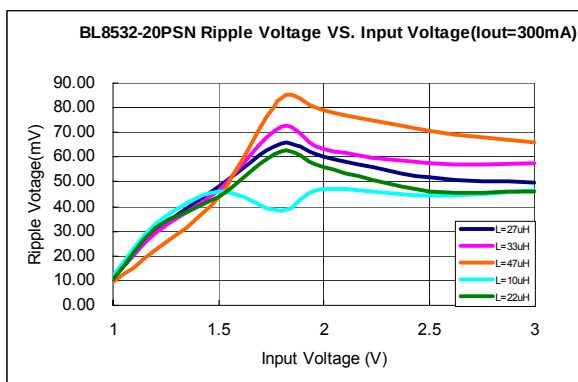
5.Ripple Voltage VS. Input Voltage



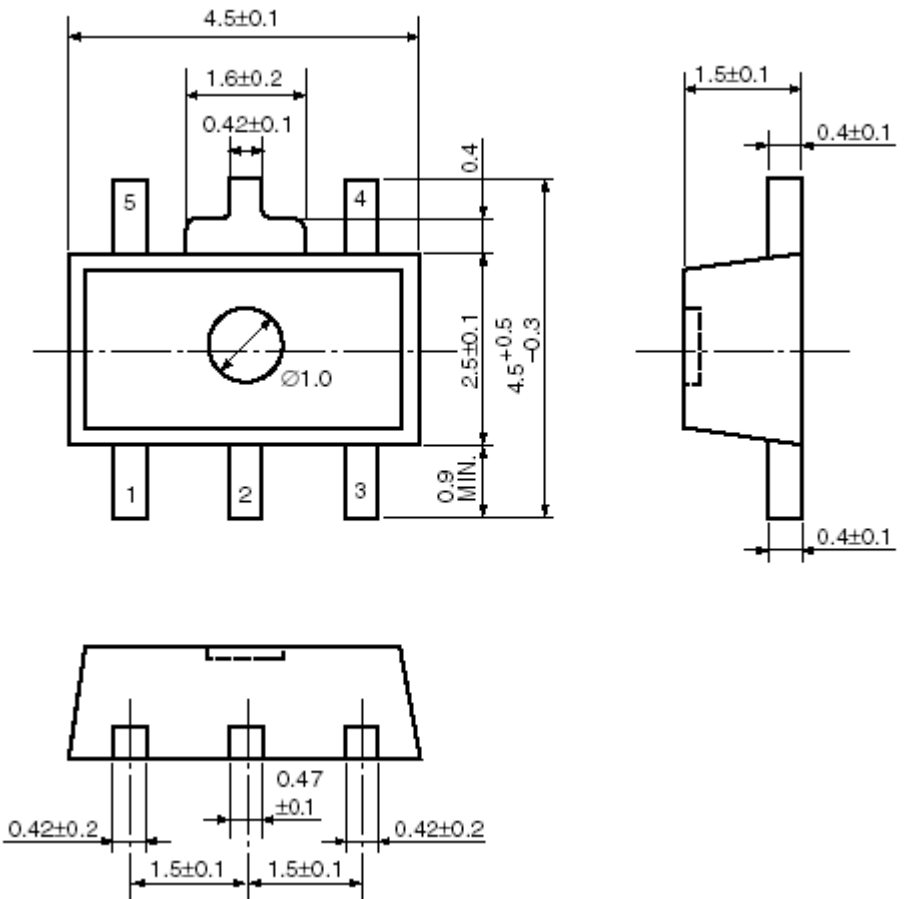
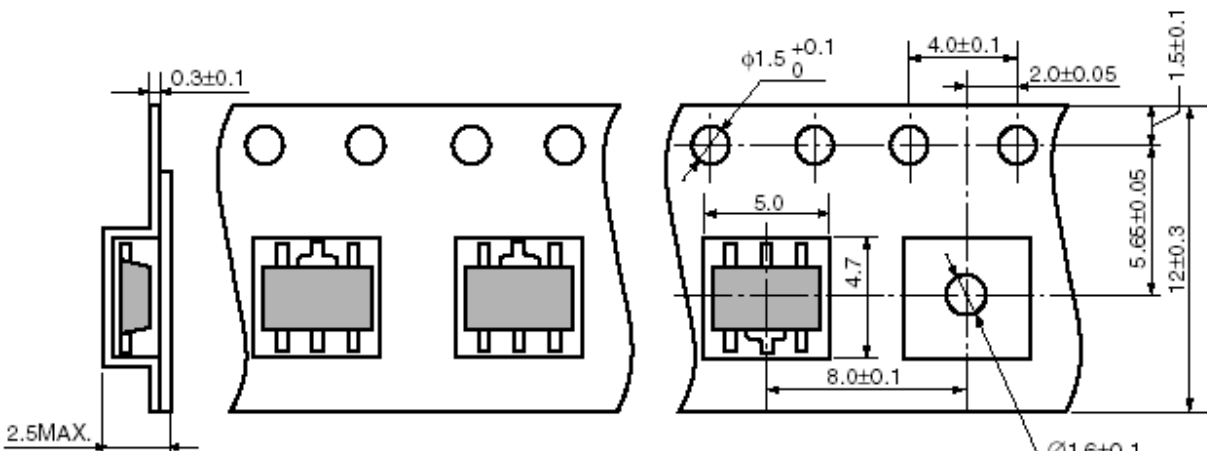
6.Ripple Voltage VS. Input Voltage



7.Ripple Voltage VS. Input Voltage



封装尺寸：

封装类型	SOT-89-5	每盘数量	1000 只	尺寸单位	mm
封装尺寸：  The drawing shows three views of the SOT-89-5 package. The top view shows a rectangular body with a central circular feature of diameter $\varnothing 1.0$. Dimensions include a total width of 4.5 ± 0.1, a central feature width of 1.6 ± 0.2, and a central feature height of 0.42 ± 0.1. The body height is 2.5 ± 0.1, and the total height is $4.5^{+0.5}_{-0.3}$. The bottom view shows the lead dimensions: a central lead width of 0.47 ± 0.1, and side lead widths of 0.42 ± 0.2. The side view shows a lead height of 0.9 MIN. and a lead width of 0.4 ± 0.1.					
编带尺寸：（方式一为出厂标准包装，方式二为客户定制）  The drawing shows two methods for tape dimensions. Method 1 (standard) shows a tape with a width of 2.5 MAX. and a lead height of 0.3 ± 0.1. Method 2 (custom) shows a tape with a width of 12 ± 0.3 and a lead height of 1.5 ± 0.1. The central feature has a diameter of $\varnothing 1.5^{+0.1}_0$ and a width of 5.0. The side lead width is 4.0 ± 0.1 and the central lead width is 2.0 ± 0.05. The central feature has a height of 4.7 and a width of 8.0 ± 0.1. The central feature has a diameter of $\varnothing 1.6 \pm 0.1$.					
方式一 OR 方式二 客户选择					

卷盘尺寸：

